

Universidade Federal de Juiz de Fora
Programa de Pós-Graduação em Engenharia Elétrica

Daniel Salomão Silva

**CONTROLE DE COMPENSADOR SÉRIE SÍNCRONO ESTÁTICO BASEADO EM
CONVERSORES MULTINÍVEIS EM CASCATA ASSIMÉTRICA**

Juiz de Fora
2011

Daniel Salomão Silva

Controle de Compensador Série Síncrono Estático baseado em Conversores Multiníveis em
Cascata Assimétrica

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica, área de concentração em Sistemas de Energia Elétrica, da Faculdade de Engenharia da Universidade Federal de Juiz de Fora como requisito parcial para a obtenção do grau de Mestre.

Orientador: Prof. Pedro Gomes Barbosa, D. Sc.

Juiz de Fora
2011

Silva, Daniel Salomão.

Controle de compensador série síncrono estático baseado em conversores multiníveis em cascata assimétrica / Daniel Salomão Silva. – 2011.

120 f. : il.

Dissertação (Mestrado em Engenharia Elétrica)–Universidade Federal de Juiz de Fora, Juiz de Fora, 2011.

1. Engenharia elétrica. I. Título.

CDU 621.3

Daniel Salomão Silva

Controle de Compensador Série Síncrono Estático baseado em Conversores Multiníveis em
Cascata Assimétrica

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica, área de concentração em Sistemas de Energia Elétrica, da Faculdade de Engenharia da Universidade Federal de Juiz de Fora como requisito parcial para a obtenção do grau de Mestre.

Aprovada em 01 de setembro de 2011:

BANCA EXAMINADORA:

Prof. Pedro Gomes Barbosa, D. Sc.
Universidade Federal de Juiz de Fora, UFJF
(Orientador)

Prof. André Augusto Ferreira, Dr.
Universidade Federal de Juiz de Fora, UFJF

Prof. Luis Oscar de Araújo Porto Henriques, D. Sc.
Instituto Federal de Educação, Ciência e Tecnologia
do Sudeste de Minas Gerais – IF Sudeste MG

À minha esposa Nathália e à minha família.

AGRADECIMENTOS

A Deus, pela Vida.

A Jesus, pelo Seu exemplo e pela Sua proteção.

Ao Instituto Militar de Engenharia e à Universidade Federal de Juiz de Fora, instituições em que aprendi Engenharia.

À minha família maravilhosa, que sempre me apoiou e me motivou ao estudo e ao trabalho.

À minha amada esposa, sempre companheira.

Ao professor Pedro Gomes Barbosa, pela paciência, pela orientação, pelo incentivo à pesquisa e pelos ensinamentos indispensáveis para a realização deste trabalho.

Ao amigo e engenheiro Diego Nascimento Arcanjo, por ter me incentivado à inscrição ao Programa de Pós-Graduação em Engenharia Elétrica da UFJF.

*“Duas regras infalíveis na santa Escola do Bem:
Quem não estuda, não sabe.
Quem não trabalha, não tem.”*

RESUMO

O Compensador Série Síncrono Estático (SSSC – *Static Synchronous Series Compensator*) é um controlador FACTS (*Flexible AC Transmission Systems*) proposto na literatura para controlar o fluxo de potência pelas linhas de transmissão a corrente alternada. O SSSC é um compensador de potência reativa baseado em conversores eletrônicos de potência de alta capacidade ligados em série com as linhas de transmissão. Neste trabalho são utilizados conversores fonte de tensão (do inglês, VSC – *Voltage Source Converters*) multiníveis em cascata assimétrica, ligados ao sistema elétrico sem transformadores. O uso do SSSC aumenta as margens de estabilidade, a controlabilidade e a capacidade de transferência de potência de um sistema elétrico. Como a tensão sintetizada pelo SSSC está em quadratura com a corrente pela linha, pode-se utilizá-lo para emular uma reatância série, impor uma tensão ou injetar/absorver potência reativa em série com a linha de transmissão compensada. Neste trabalho são estudados cinco diferentes algoritmos para controlar as tensões geradas pelo SSSC. Resultados de simulações digitais são utilizados para verificar o desempenho de cada algoritmo implementado.

Palavras-chave: Compensador série, SSSC, FACTS, Conversor estático, Conversor multinível.

ABSTRACT

The Static Synchronous Series Compensator (SSSC) is a FACTS (Flexible AC Transmission Systems) controller proposed in the literature to control the power flow through the transmission power lines. The SSSC is a series connected compensator based on static power electronics converters. In this work, three single-phase asymmetrical cascaded multilevel voltage source converters (VSC) are used, connected to the electric power system without transformers. The use of SSSC increases the stability limit, the controllability and the transfer power capacity of electric power systems. Since the voltage synthesized by SSSC is in quadrature with line current, it can be used to emulate a series reactance, to synthesize a voltage or to inject/absorb reactive power in series with the compensated transmission line. Five different control algorithms are investigated to control the output voltages of the SSSC. Digital simulation results are used to demonstrate the effectiveness of each control strategy.

Key-words: Series compensator, SSSC, FACTS, Static converter, Multilevel converter.

LISTA DE ILUSTRAÇÕES

Figura 1.1 – SSSC ligado à linha de transmissão	24
Figura 1.2 – Relação $V_q - V_p$ e trocas de P e Q entre o SSSC e o sistema elétrico.....	26
Figura 2.1 – Carga monofásica Z submetida à tensão $v(t)$ e percorrida pela corrente $i(t)$	28
Figura 2.2– Sistema elétrico simplificado	31
Figura 2.3 – Curvas de P_g e Q_g em função de δ	32
Figura 2.4 - Compensação série em linha de transmissão	34
Figura 2.5 - Relação entre os fasores em linha com compensação série ideal	34
Figura 2.6 – Curvas de P_g e Q_g em função de δ em linha com compensador série emulando reatância série	35
Figura 2.7 – Relação $V_c - I$ em linha com compensador série emulando reatância série para diferentes valores de X_c	36
Figura 2.8 – Curvas de P_g e Q_g em função de δ em linha com compensador série emulando tensão série independente	37
Figura 2.9– Reversão de fluxo de potência em compensação série impondo uma tensão independente	38
Figura 2.10 – Relação $V_c - I$ em linha com compensador série emulando tensão série independente para diferentes valores de V_c	39
Figura 2.11– Curvas de P_g e Q_g em função de δ em linha com compensação série injetando ou absorvendo potência reativa	41
Figura 2.12 – Relação $V_c - I$ em linha com compensação série injetando ou absorvendo potência reativa para diferentes valores de Q_c	41
Figura 2.13 – Curvas de P_g e Q_g em função de δ em linha não compensada, com compensação série injetando potência reativa Q_c , emulando reatância série X_c e impondo tensão série independente V_c	42

Figura 2.14 – Relações $V_c - I$ com compensador série (a) emulando uma reatância série e (b) injetando potência reativa.....	43
Figura 2.15 - Relações $Q_c - I$ com compensador série (a) emulando uma reatância série e (b) impondo uma tensão independente.....	44
Figura 2.16 - Relações $X_c - I$ com compensador série comportando-se como (a) fonte de tensão independente e (b) injetando potência reativa.....	45
Figura 3.1– Eixos abc e $\alpha\beta 0$ sobrepostos.....	48
Figura 3.2 – Sincronização em malha aberta.....	50
Figura 3.3 – Estrutura básica de um PLL monofásico	52
Figura 3.4 – Identificação da estrutura básica de um PLL na estrutura do EPLL ou PLL Karimi-Ghartemani.....	52
Figura 3.5 – Estrutura do EPLL	52
Figura 3.6 – Detector de sequência positiva trifásico seguido de PLL	55
Figura 3.7 – Detector de sequência positiva trifásico com EPLL na entrada.....	55
Figura 3.8 – Algoritmo de controle do SSSC baseado na Teoria $p-q$	56
Figura 3.9 – Diagrama em blocos de algoritmo alternativo para SSSC emulando reatância série (X_c <i>indireto</i>).....	59
Figura 3.10 – Bloco do cálculo das tensões de algoritmo para SSSC emulando fonte de tensão independente (V_c <i>direto</i>)	61
Figura 3.11 – EPLL modificado (malha inferior modificada do EPLL).....	62
Figura 3.12 – Diagrama em blocos de algoritmo alternativo para SSSC emulando fonte de tensão independente (V_c <i>indireto</i>).....	62
Figura 4.1 – Diagrama esquemático de um conversor monofásico multinível com n níveis...	66
Figura 4.2 – Conversor Multinível com Diodos de Grampeamento de cinco níveis monofásico	67
Figura 4.3 – Conversor Multinível com Capacitores Flutuantes de cinco níveis monofásico .	68
Figura 4.4 – Ponte-H monofásica.....	69
Figura 4.5 – Estrutura monofásica do CMC com três células	70

Figura 4.6 – CMCA com três células por fase e relação 1/2/6 entre as tensões CC de cada célula.....	71
Figura 4.7 – CMCA com CMCS nos estágios de maior e média tensão (uma fase).....	72
Figura 4.8 – Modulação <i>Staircase</i> (a) tensões sintetizadas em cada um dos três estágios e (b) tensão total de saída do CMC (tensões em pu).....	74
Figura 4.9 – Representação dos vetores espaciais nos eixos $\alpha\beta$	75
Figura 4.10 – Modulação por Largura de Pulso Senoidal Multiportadora com deslocamento em fase (a) tensão de referência e portadoras triangulares, (b) pulsos sintetizados nos dois estágios e (c) tensão total de saída do CMC (tensões em pu).....	77
Figura 4.11 – Modulação por Largura de Pulso Senoidal Multiportadora com deslocamento em nível (a) tensão de referência e portadoras triangulares, (b) pulsos sintetizados nos dois estágios e (c) tensão total de saída do CMC (tensões em pu).....	78
Figura 4.12 – Célula básica de um MMC (meia-ponte)	79
Figura 4.13 – Estrutura monofásica de um MMC a meia-ponte com quatro células	80
Figura 5.1 – SSSC ligado ao sistema elétrico simplificado.....	83
Figura 5.2 – Ligação dos três CMCA monofásicos ao sistema elétrico.....	84
Figura 5.3 – Algoritmo para regulação das tensões CC nos três capacitores da fase <i>a</i>	85
Figura 5.4 – Algoritmo de modulação e controle utilizado para uma fase.....	86
Figura 5.5 – Síntese da tensão pelo estágio de maior tensão do CMCA: (a) comparação de $v_{ref\ 1}$ e portadoras $\pm v_{port\ 1}$ e (b) tensão sintetizada v_1	87
Figura 5.6 – Síntese da tensão pelo estágio de média tensão do CMCA: (a) comparação de $v_{ref\ 2}$ e portadoras $\pm v_{port\ 2}$ e (b) tensão sintetizada v_2	88
Figura 5.7 – Síntese da tensão pelo estágio de menor tensão do CMCA: (a) comparação de $v_{ref\ 3}$ e portadora triangular $v_{port\ 3}$ e (b) tensão sintetizada v_3	89
Figura 5.8 – Comparação de $v_{ref\ 3}$ e portadora triangular $v_{port\ 3}$	89
Figura 5.9 – Tensão total na saída do CMCA ($v = v_1 + v_2 + v_3$)	90
Figura 5.10 – SSSC simulado.....	90
Figura 5.11 – Bloco <i>Controle de v_q</i> para uma fase	91

Figura 5.12 – Tensão de referência calculada para a fase <i>a</i> (V_c <i>direto</i> e V_c <i>indireto</i>).....	93
Figura 5.13 – Tensões de compensação v_c sintetizadas pelo CMCA da fase <i>a</i> a partir dos algoritmos (a) V_c <i>direto</i> e (b) V_c <i>indireto</i>	93
Figura 5.14 – Sobreposição de v_c e $v_{c\ ref}$ com (a) V_c <i>direto</i> e (b) V_c <i>indireto</i>	94
Figura 5.15 – Tensões nos capacitores dos três estágios do CMCA da fase <i>a</i> com (a) V_c <i>direto</i> e (b) V_c <i>indireto</i>	95
Figura 5.16 – Potências ativa P_c e reativa Q_c , respectivamente absorvida e fornecida pelo SSSC ao sistema com (a) V_c <i>direto</i> e (b) V_c <i>indireto</i>	96
Figura 5.17 – Corrente de linha na fase <i>a</i> com (a) V_c <i>direto</i> e (b) V_c <i>indireto</i>	97
Figura 5.18 – Potências ativa P e reativa Q fluindo no sistema elétrico com (a) V_c <i>direto</i> e (b) V_c <i>indireto</i>	98
Figura 5.19 – Distorção Harmônica Total (THD) na corrente da fase <i>a</i> com (a) V_c <i>direto</i> e (b) V_c <i>indireto</i>	99
Figura 5.20 – Tensão de referência calculada para a fase <i>a</i> (X_c <i>direto</i> e X_c <i>indireto</i>)	100
Figura 5.21 – Tensões de compensação v_c sintetizadas pelo CMCA da fase <i>a</i> a partir dos algoritmos (a) X_c <i>direto</i> e (b) X_c <i>indireto</i>	100
Figura 5.22 – Sobreposição de v_c e $v_{c\ ref}$ com (a) X_c <i>direto</i> e (b) X_c <i>indireto</i>	101
Figura 5.23 – Tensões nos capacitores dos três estágios do CMCA da fase <i>a</i> com (a) X_c <i>direto</i> e (b) X_c <i>indireto</i>	102
Figura 5.24 – Potências ativa P_c e reativa Q_c , respectivamente absorvida e fornecida pelo SSSC ao sistema com (a) X_c <i>direto</i> e (b) X_c <i>indireto</i>	103
Figura 5.25 – Corrente de linha na fase <i>a</i> com (a) X_c <i>direto</i> e (b) X_c <i>indireto</i>	104
Figura 5.26 – Potências ativa P e reativa Q fluindo no sistema elétrico com (a) X_c <i>direto</i> e (b) X_c <i>indireto</i>	105
Figura 5.27 – Distorção Harmônica Total (THD) na corrente da fase <i>a</i> com (a) X_c <i>direto</i> e (b) X_c <i>indireto</i>	106
Figura 5.28– Tensão de referência calculada para a fase <i>a</i> (Q_c <i>direto</i>).....	107

Figura 5.29 – Tensões de compensação v_c sintetizadas pelo CMCA da fase a (Q_c direto)	107
Figura 5.30 – Sobreposição de v_c e $v_{c\ ref}$ (Q_c direto).....	108
Figura 5.31 – Tensões nos capacitores dos três estágios do CMCA da fase a (Q_c direto)	108
Figura 5.32 – Potências ativa P_c e reativa Q_c , respectivamente absorvida e fornecida pelo SSSC ao sistema (Q_c direto)	109
Figura 5.33 – Corrente de linha na fase a (Q_c direto)	109
Figura 5.34 – Potências ativa P e reativa Q fluindo no sistema elétrico (Q_c direto).....	109
Figura 5.35 – Distorção Harmônica Total (THD) na corrente da fase a (Q_c direto).....	110
Figura 5.36 – Potências ativa P_c e reativa Q_c , ambas absorvidas pelo SSSC do sistema (Q_c direto)	110
Figura 5.37 – Corrente de linha na fase a (Q_c direto)	111

LISTA DE ABREVIATURAS E SIGLAS

AC	<i>Alternated Current</i>
BVI	<i>Bootstrap Variable Impedance</i>
CA	Corrente Alternada
CC	Corrente Contínua
CMC	Conversor Multinível em Cascata
CMCA	Conversor Multinível em Cascata Assimétrica
CMCF	Conversor Multinível com Capacitores Flutuantes
CMCS	Conversor Multinível em Cascata Simétrica
CMDG	Conversor Multinível com Diodos de Grampeamento
CSC	<i>Current Source Converter</i>
DF	Detector de Fase
EPLL	<i>Enhanced Phase-Locked Loop</i>
ETO	<i>Emitter Turn-Off thyristor</i>
FACTS	<i>Flexible AC Transmission System</i>
FM	Filtro de Malha
GTO	<i>Gate Turn-Off thyristor</i>
HVDC	<i>High-Voltage Direct Current</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
IGCT	<i>Integrated Gate Commutated Thyristor</i>
MMC	<i>Modular Multilevel Converter</i>
PLL	<i>Phase-Locked Loop</i>
POD	<i>Phase Opposite Disposition</i>
PWM	<i>Pulse-Width Modulation</i>
SDR	Síntese Direta de Reatâncias
SI	Sistema Internacional de Unidades
SPWM	<i>Sinusoidal Pulse-Width Modulation</i>
SSSC	<i>Static Synchronous Series Compensator</i>
STATCOM	<i>STATIC synchronous COMPensator</i>
TCSC	<i>Thyristor Controlled Series Capacitor</i>
THD	<i>Total Harmonic Distortion</i>

TSSC	<i>Thyristor Switched Series Capacitor</i>
VAPAR	<i>Variable Active-Passive Reactance</i>
VCO	<i>Voltage-Controlled Oscillator</i>
VSC	<i>Voltage Source Converter</i>

SUMÁRIO

1	Introdução	20
1.1	Identificação do problema.....	20
1.2	Motivação do estudo	21
1.2.1	Controle do Fluxo de Potência.....	21
1.2.2	Regulação de tensão.....	22
1.2.3	Compensação de linhas de transmissão longas.....	22
1.2.4	Amortecimento de oscilações e melhoria na estabilidade do sistema	22
1.2.5	Mitigação do problema de Ressonância Subsíncrona.....	23
1.3	O Compensador Série Síncrono Estático (SSSC).....	23
1.3.1	Componentes do SSSC	23
1.3.2	Operação do SSSC.....	25
1.4	Organização da dissertação.....	27
2	Compensação de Potência Reativa	28
2.1	Conceitos Básicos	28
2.2	Linhas de Transmissão sem compensação.....	30
2.3	Compensação Série Ideal.....	33
2.3.1	Emulando uma reatância série	34
2.3.2	Emulando uma fonte de tensão independente.....	36
2.3.3	Injetando ou absorvendo potência reativa	39
2.4	Conclusões parciais.....	46
3	Algoritmos de controle para o SSSC	47
3.1	Introdução	47
3.2	Teoria $p-q$	47
3.3	Métodos de sincronização das tensões de compensação do SSSC.....	49
3.3.1	Métodos em malha aberta	50

3.3.2	Métodos em malha fechada	51
3.4	Detector de sequência positiva	53
3.5	Algoritmos para compensação série	56
3.5.1	SSSC injetando ou absorvendo potência	56
3.5.2	SSSC emulando impedância série	57
3.5.3	SSSC emulando fonte de tensão independente	60
3.6	Conclusões parciais.....	63
4	Conversores Multiníveis	64
4.1	Introdução	64
4.1.1	Semicondutores.....	64
4.1.2	Topologias	66
4.2	Conversor Multinível com Diodos de Grampeamento	67
4.3	Conversor Multinível com Capacitores Flutuantes	68
4.4	Conversor Multinível em Cascata.....	69
4.5	Técnicas de Modulação para Conversores Multiníveis em Cascata.....	73
4.5.1	Modulação <i>Staircase</i> ou Multinível.....	73
4.5.2	Modulação por Vetores Espaciais.....	74
4.5.3	Modulação por Largura de Pulso Senoidal Multiportadora.....	76
4.6	Conversores Multiníveis Modulares	79
4.7	Conclusões parciais.....	81
5	Simulações	83
5.1	Introdução	83
5.2	SSSC	83
5.3	Controle e síntese das tensões no SSSC	84
5.4	Resultados	92
5.4.1	SSSC emulando fonte de tensão independente.....	92
5.4.2	SSSC emulando reatância série	99

5.4.3	SSSC injetando ou absorvendo potência reativa	106
6	Conclusões	112
6.1	Quanto ao conversor escolhido.....	112
6.2	Quanto às estratégias de compensação série.....	113
6.3	Quanto aos algoritmos de compensação série	114
6.4	Trabalhos futuros	116
7	Referências.....	117

1 INTRODUÇÃO

1.1 Identificação do problema

A crescente demanda por energia elétrica, em especial nos países em desenvolvimento, como o Brasil, tem motivado as empresas do setor de energia a desenvolverem mecanismos para tornar seus sistemas de transmissão e distribuição de energia elétrica mais eficientes (BARBOSA, 2000).

O conceito de sistemas flexíveis em corrente alternada (do inglês FACTS – *Flexible AC Transmission Systems*), como o próprio nome já diz, envolve a construção de sistemas elétricos de transmissão a corrente alternada flexíveis, capazes de se adaptar a mudanças internas na rede ou a novas condições de operação, sem interrupção do funcionamento. Controladores FACTS são dispositivos constituídos de elementos estáticos de compensação baseados em conversores eletrônicos de potência que, ao serem ligados aos sistemas elétricos, permitem aumentos das margens de estabilidade e da capacidade de transferência de energia pelas linhas de transmissão existentes (HINGORANI, 1999).

Entre os diversos controladores FACTS propostos para serem conectados em série ou em derivação aos sistemas elétricos de potência, consta o Compensador Série Síncrono Estático (do inglês SSSC – *Static Synchronous Series Compensator*) (CIGRÉ, 2009), que é o foco deste trabalho.

O SSSC opera como uma fonte de tensão síncrona conectada em série com uma linha de transmissão. A tensão sintetizada pelo SSSC pode ser calculada a partir de diferentes estratégias de controle (GYUGYI, 1997), permitindo ao compensador emular o comportamento de outros elementos, como capacitores e indutores, injetar uma determinada quantidade de potência reativa ou impor uma tensão independente, porém em quadratura com a corrente de linha. Nas aplicações estudadas neste trabalho, a tensão de compensação sintetizada possui uma pequena componente em fase com a corrente de linha, responsável pela compensação das perdas internas dos conversores estáticos que compõem o SSSC.

Para sincronizar as tensões de compensação com as correntes da linha compensada são usados métodos em malha aberta ou circuitos de sincronismo, também denominados de PLL

(*Phase-Locked Loop*), que rastreiam a frequência e a fase destes sinais (SVENSSON, 2001), (KARIMI-GHARTEMANI, 2004).

1.2 Objetivos e Motivação do estudo

Os objetivos deste trabalho são o estudo da compensação série através do SSSC e a análise de alguns algoritmos de controle e de topologias de conversores estáticos, que compõem este compensador.

Como motivação do estudo, são apresentadas a seguir algumas das aplicações destas novas tecnologias aos sistemas elétricos de potência, que destacam a importância dos objetivos traçados para esta dissertação.

1.2.1 Controle do Fluxo de Potência

Em (HATZIADONIU, 1996), (GYUGYI, 1997) e (SEN, 1998) é discutida a aplicação do SSSC no controle do fluxo de potência em sistemas elétricos. Aumentando ou diminuindo o fluxo de potência em determinadas linhas da rede elétrica, sem alteração nos ângulos de transmissão (diferença angular entre as tensões das barras geradora e receptora), é possível evitar circulação de potência (*loops*). Como exemplo, em (FUNATO, 2000) é apresentado o VAPAR (*Variable Active-Passive Reactance*) atuando no controle do fluxo de potência através da síntese de indutâncias virtuais. Em (ROGERS, 2009) são mostrados os ganhos de flexibilidade e controlabilidade no fluxo de potência ativa proporcionado por uma rede com diversos dispositivos FACTS distribuídos pelo sistema elétrico, entre eles o SSSC.

Além disso, melhorando a capacidade de transmissão de linhas já construídas, posterga-se ou evita-se a necessidade de construção de novas linhas, promovendo ganhos técnicos, ambientais e econômicos.

1.2.2 Regulação de tensão

Em um sistema elétrico, a tensão na barra receptora varia de acordo com a carga a ela conectada e segundo as alterações do fator de potência devido à reatância da linha de transmissão. Em (CIGRÉ, 2009) é citada a capacidade de se regular esta tensão através de um SSSC, variando o grau de compensação.

1.2.3 Compensação de linhas de transmissão longas

Linhas longas apresentam maiores indutâncias, o que exige maiores ângulos de transmissão para se manter determinados fluxos de potência. Além disso, com uma maior demanda de corrente, a tensão no ponto médio (para linhas simétricas), por exemplo, pode atingir valores bem abaixo da tensão nominal especificada para o sistema, provocando o aumento do fluxo de potência reativa e o estabelecimento do limite mínimo do fluxo de potência ativa em um valor economicamente inviável (CIGRÉ, 2009).

Ao contrário, com cargas menores, ou mesmo sem carga conectada à linha, o valor de tensão em seu ponto médio pode superar em muito a tensão nominal especificada para o sistema, o que aumenta os custos relativos à isolamento e prejudica a qualidade do fornecimento de energia elétrica aos consumidores (MATHUR, 2002).

O SSSC, bem como o STATCOM (*STATic synchronous COMPensator*) (HINGORANI, 1999), consegue absorver potência reativa do sistema quando há queda de tensão no ponto da linha em que estão conectados ou injetar potência reativa quando há sobretensão neste ponto.

1.2.4 Amortecimento de oscilações e melhoria na estabilidade do sistema

Devido a diversos tipos de distúrbios, podem ocorrer variações no fluxo de potência da linha que, quando superam determinados limites, influenciam fortemente a velocidade de rotação das máquinas geradoras, alterando a diferença angular entre elas. Se esta diferença ultrapassa o limite de estabilidade, o sincronismo entre as máquinas se perde e o sistema deve isolar uma delas para controlar o problema. A habilidade de o sistema manter seu sincronismo quando submetido à forte distúrbio transitório é chamada estabilidade transitória (KUNDUR, 1994).

A capacidade de o SSSC agir rapidamente sobre o fluxo de potência pela linha compensada pode ser utilizada para aumentar o limite de estabilidade e promover o amortecimento de oscilações na rede. Através da rápida imposição de uma tensão de compensação, o SSSC pode forçar o aumento ou a diminuição do fluxo de potência pela linha, desacelerando ou acelerando a rotação das máquinas em distúrbio, contribuindo assim para o amortecimento de suas oscilações eletromecânicas (CIGRÉ, 2009).

1.2.5 Mitigação do problema de Ressonância Subsíncrona

O SSSC é capaz de reproduzir o comportamento de um capacitor apenas na frequência fundamental, evitando o problema de ressonância subsíncrona (KUNDUR, 1994). Além disso, este compensador é capaz de amortecer oscilações subsíncronas do sistema provenientes de outras causas. Componentes em frequências subsíncronas presentes no sistema podem ser canceladas a partir da introdução de tensões nestas mesmas frequências, porém em oposição de fase (MATHUR, 2002).

1.3 O Compensador Série Síncrono Estático (SSSC)

1.3.1 Componentes do SSSC

O SSSC é composto por um conjunto de conversores que sintetizam tensões segundo estratégias definidas a partir de variáveis medidas do sistema elétrico e de objetivos determinados previamente. A Figura 1.1 mostra o diagrama unifilar de um SSSC conectado em série com uma linha de transmissão.

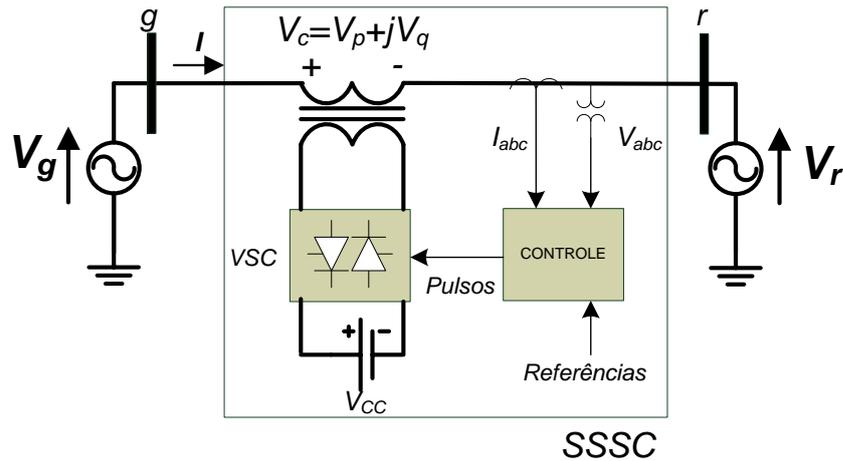


Figura 1.1 – SSSC ligado à linha de transmissão

Para os cálculos executados nos algoritmos de controle do SSSC e para monitoração, são necessárias medições das tensões nos terminais do compensador, das tensões nas fases e das correntes trifásicas na linha de transmissão. Como mostra a Figura 1.1, são utilizados sensores de corrente e tensão para aquisição destes sinais. A tensão V_{cc} também deve ser monitorada, pois tem relação direta com o processo de síntese das tensões de compensação. Em (MATHUR, 2002) é feita uma análise de métodos de medição e extração destas variáveis, bem como de filtragem de sinais indesejados. O Capítulo 3 traz os métodos de sincronização e filtragem utilizados neste trabalho para o tratamento dos sinais medidos.

Com os sinais medidos e tratados, e outros sinais de referência possíveis, são calculadas as tensões de referência pelos algoritmos de controle, também apresentados no Capítulo 3. A partir destas tensões, é feito o cálculo dos pulsos de chaveamento dos conversores fonte de tensão com base em métodos de modulação determinados, abordados no Capítulo 4 deste trabalho. O controle deve ser capaz também de tomar decisões que visam à proteção dos componentes do SSSC.

Os conversores sintetizam efetivamente as tensões e são ligados à rede geralmente através de transformadores, que elevam estas tensões ao nível desejado. As tensões de compensação provêm do processo de inversão das tensões contínuas (V_{cc}) de fontes ligadas aos VSC. Para fins de compensação de potência reativa, capacitores cumprem bem esta função (CIGRÉ, 2009). O tamanho destes capacitores é determinado pela velocidade desejada para as trocas de energia e pelo *ripple* permitido nas tensões contínuas (BARBOSA, 2000). As chaves semicondutoras usadas nos VSC são geralmente GTO (*Gate Turn-Off thyristors*), IGBT (*Insulated Gate Bipolar Transistors*) e IGCT (*Integrated Gate Commutated Thyristors*), segundo (MOHAN, 2006) e (CIGRÉ, 2009).

Em paralelo com os terminais do transformador de ligação do SSSC, devem ser colocadas chaves eletrônicas e/ou mecânicas para permitir o *by-pass* dos VSC em caso de curto-circuito no sistema. Esta precaução é importante, pois, como estes dispositivos estão ligados em série com a linha através de um transformador, uma possível sobrecorrente no sistema elétrico passaria integralmente pelos conversores, danificando seus componentes eletrônicos (CIGRÉ, 2009).

Sistemas auxiliares para mitigar problemas com harmônicos, resfriar as instalações etc., também são importantes. O sistema de resfriamento é o maior consumidor de energia entre os sistemas auxiliares de um SSSC e a potência consumida por ele pode ser obtida nos próprios processos de retificação dos conversores (CIGRÉ, 2009).

1.3.2 Operação do SSSC

O SSSC impõe uma tensão em série com a linha, sincronizada e em quadratura com a corrente do sistema. Este compensador pode emular uma reatância série, indutiva ou capacitiva, impor uma tensão independente (GYUGYI, 1997) ou ainda injetar ou absorver potência reativa em série.

Emulando uma reatância capacitiva série, é imposta uma tensão proporcional à corrente do sistema, com fase oposta à da queda de tensão devida à indutância da linha de transmissão, reduzindo virtualmente a reatância da linha. Desta forma, a corrente aumenta e, conseqüentemente, também o fluxo de potência na linha. O contrário ocorre ao se emular uma reatância indutiva.

A título de comparação, o TCSC (*Thyristor Controlled Series Capacitor*) (HINGORANI, 1999), outro compensador série, também se comporta como uma reatância série variável, porém, possui área de operação capacitiva bem menor. Em sua faixa indutiva, pode operar apenas como uma reatância fixa. Logo, mesmo quando trabalha de forma semelhante ao TCSC, o SSSC ainda tem a vantagem de operar igualmente nas faixas capacitiva e indutiva. Além disso, este compensador injeta a tensão no sistema a partir de uma lei definida em seu controle. Logo, quando quer emular uma capacitância, injeta apenas a tensão calculada para a componente fundamental da frequência, não apresentando o comportamento em frequência de um capacitor real, o que sujeitaria o sistema a problemas de ressonância (KUNDUR, 1994).

Outra vantagem sobre o TCSC é a capacidade de emular também resistências em série com a linha, o que pode ser útil, por exemplo, no amortecimento de oscilações no fluxo de potência.

Há também vantagens da operação como fonte de tensão, também possível para o SSSC, sobre a operação como reatância série, única possível para o TCSC. A tensão gerada dessa forma é independente da corrente na linha. Logo, é possível aumentar o fluxo de potência consideravelmente sem alteração no ângulo de transmissão, até certo limite. Comparações entre o SSSC e outros compensadores estão em (CIGRÉ, 2009) e (GYUGYI, 1997).

Em seu terceiro modo de operação, injeta-se uma tensão correspondente à quantidade de potência reativa que se deseja absorver do sistema ou fornecer a ele.

Além de compensar potência reativa, o SSSC também consegue trocar potência ativa com o sistema. Esse processo é necessário para compensação das perdas internas dos conversores, mas a tensão (em fase com a corrente) inserida com este propósito representa uma pequena parcela da tensão total. Por isso, na maior parte dos cálculos apresentados nesta dissertação, considera-se a tensão imposta em quadratura com a corrente da linha.

Em uma representação mais real, a Figura 1.2 mostra a relação entre as amplitudes das componentes em quadratura (V_q) e em fase (V_p) da tensão de compensação (V_c) e as consequentes trocas de potência ativa (P) e potência reativa (Q) com o sistema elétrico, segundo a convenção adotada neste trabalho. Os valores de amplitude (V_c) possíveis para a tensão de compensação estão no interior da região em negrito do círculo, limitada pelos valores máximos de V_p , que dependem da corrente que passa pela linha de transmissão, e pelos valores máximos de V_q , dependentes da tensão contínua das fontes de tensão dos VSC.

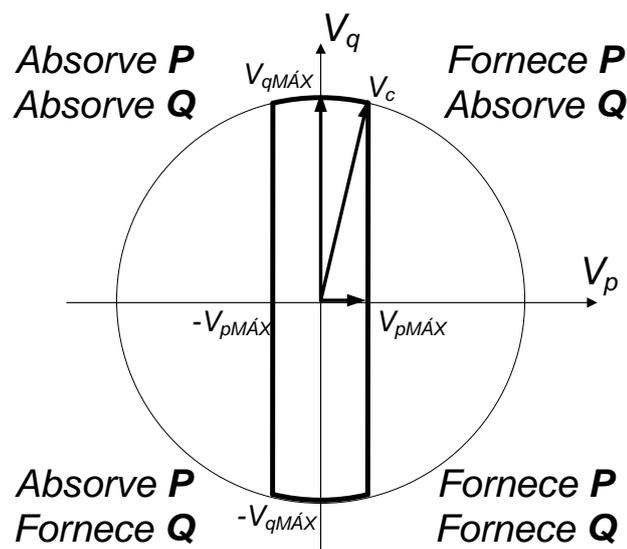


Figura 1.2 – Relação $V_q - V_p$ e trocas de P e Q entre o SSSC e o sistema elétrico

Quando a corrente pela linha é relativamente pequena, deve-se utilizar uma fonte externa de potência contínua para suprir as perdas internas, pois, neste caso, o sistema se torna incapaz de fornecer potência ativa para regular a tensão contínua dos capacitores utilizados como fonte de tensão CC nos conversores, segundo Gyugyi *et al* (1997).

1.4 Organização da dissertação

O segundo capítulo desta dissertação começa relembrando os conceitos básicos em sistemas elétricos de potência mais importantes para o objetivo do trabalho, como os relativos às linhas de transmissão. A compensação série é então apresentada e suas modalidades analisadas e comparadas através de equações e gráficos de fluxos de potências ativa e reativa pela linha compensada de acordo o ângulo de transmissão (δ).

O Capítulo 3 tem por objetivo a apresentação de algoritmos para o cálculo da tensão de compensação. Inicialmente é feito um resumo da Teoria $p-q$, base do desenvolvimento de algumas estratégias. Métodos de sincronização, importantes para a eficácia na determinação das tensões de referência, são descritos, com ênfase para o EPLL (*Enhanced Phase-Locked Loop*) ou PLL Karimi-Ghartemani, também base para alguns dos algoritmos estudados. Um Detector de Sequência Positiva derivado do EPLL é brevemente apresentado em sequência.

Após esta exposição inicial, são então apresentados os algoritmos de compensação série para o SSSC, divididos entre as três modalidades de comportamento deste compensador, estudadas no Capítulo 0.

O Capítulo 4 trata dos conversores ou inversores estáticos, componentes fundamentais do SSSC, responsáveis pela síntese das tensões inseridas em série com o sistema elétrico a partir de um algoritmo de controle escolhido. As topologias de conversores disponíveis comercialmente são apresentadas, com destaque para os Conversores Multiníveis em Cascata Assimétrica, que são os utilizados nas simulações. Estratégias de modulação aplicáveis a estes conversores são também descritas.

Por fim, no quinto capítulo, após apresentação do SSSC desenvolvido em software, com seus conversores e sua estratégia de modulação e controle, são mostrados os resultados obtidos para os algoritmos descritos no Capítulo 3.

2 COMPENSAÇÃO DE POTÊNCIA REATIVA

As redes elétricas, quando energizadas, incluindo todas as cargas e dispositivos a elas conectados, geram campos elétricos e magnéticos variantes no tempo, dependentes das tensões e correntes circulantes pelas mesmas. A energia elétrica flui por estes campos, permitindo o funcionamento dos sistemas elétricos. Transformadores, motores e geradores, trabalhando nos fenômenos de acoplamento e conversão de energia, são personagens deste processo. A energia elétrica é essencialmente dissipada apenas pelas cargas resistivas e perdas inerentes aos componentes (MATHUR, 2002).

2.1 Conceitos Básicos

A Figura 2.1 mostra um diagrama unifilar simplificado de uma carga monofásica Z , ligada entre as barras g e r , submetida a uma tensão instantânea $v(t)$ e percorrida por uma corrente instantânea $i(t)$.

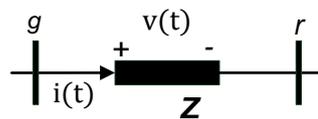


Figura 2.1 – Carga monofásica Z submetida à tensão $v(t)$ e percorrida pela corrente $i(t)$

Para este sistema, considerando corrente e tensão senoidais, pode-se escrever:

$$v(t) = \sqrt{2}V\text{sen}(\omega t) \quad (2.1)$$

e,

$$i(t) = \sqrt{2}I\text{sen}(\omega t - \theta) \quad (2.2)$$

As grandezas V e I representam os valores eficazes da tensão entre os terminais da impedância Z e da corrente pela mesma, respectivamente. A impedância Z pode representar o modelo simplificado de uma linha de transmissão que conecta as barras g e r , permitindo que

energia seja transferida entre os dois pontos do circuito. A frequência angular fundamental ω é expressa em radianos por segundo e o ângulo θ é a diferença de fase entre os sinais de tensão e corrente, expresso em radianos.

A potência ativa instantânea, fluindo da barra geradora (g) para a receptora (r), por convenção, é definida como:

$$p(t) = vi = VI\cos\theta - VI\cos(2\omega t - \theta) \quad (2.3)$$

Expandindo a parte oscilante de (2.3), pode-se reescrever a relação anterior da seguinte forma:

$$p(t) = VI\cos\theta[1 - \cos(2\omega t)] - VI\sin\theta\sin(2\omega t) \quad (2.4)$$

O primeiro termo de (2.4) possui uma parcela constante e outra parcela que oscila com o dobro da frequência angular do sistema, cujo valor médio é nulo. Já o segundo termo é composto somente de uma parcela oscilante de valor médio nulo. Definindo P e Q , respectivamente, como potência ativa e potência reativa fluindo pela impedância Z , pode-se escrever:

$$P = VI\cos\theta \quad (2.5)$$

e,

$$Q = VI\sin\theta \quad (2.6)$$

Observe que P é o valor médio da primeira parcela de (2.4), enquanto Q é o valor de pico da segunda parcela. As unidades no SI para as potências ativa e reativa são o Watt (W) e o Volt-Ampère Reativo (var), respectivamente.

A potência reativa Q é definida como a parcela da *potência* que flui pelo circuito da Figura 2.1 *que não realiza trabalho*. Outras definições, já estabelecidas na literatura, são apresentadas por Akagi *et al* (2007) e englobam situações em que os sinais de tensão e corrente estão distorcidos e desbalanceados e os componentes reativos não são apenas indutores e capacitores. Uma destas definições merece destaque, pois apresenta um significado físico para a potência reativa. Para um sistema trifásico com cargas eletrônicas não lineares, como conversores estáticos de potência, a potência reativa instantânea pode ser

definida como a energia trocada entre as fases sem contribuição para o fluxo ativo de energia entre as barras de geração e de carga. Este conceito deriva da Teoria p - q , resumida no início do Capítulo 3 deste trabalho.

Pode-se também definir uma potência complexa \mathbf{S} como uma terceira variável neste contexto, cuja unidade no SI é o Volt-Ampère (VA). A potência complexa ou potência aparente pode ser interpretada como a máxima potência que poderia fluir pelo circuito se a tensão e a corrente estivessem em fase. Considerando \mathbf{V} e \mathbf{I} os fasores tensão e corrente, respectivamente, j o operador complexo e \mathbf{I}^* o conjugado complexo da corrente que flui pela impedância \mathbf{Z} , a relação matemática entre \mathbf{S} , P e Q na forma complexa é:

$$\mathbf{S} = \mathbf{V} \cdot \mathbf{I}^* = P + jQ = VI \cos\theta + jVI \sin\theta \quad (2.7)$$

2.2 Linhas de Transmissão sem compensação

É possível analisar as linhas de transmissão pelos seus parâmetros distribuídos: resistência (r) e indutância séries (l), condutância (b) e capacitância (c) transversais, todos por unidade de comprimento. Estes parâmetros dependem da disposição dos condutores, do material utilizado em sua fabricação, de sua distância ao solo, temperatura e frequência de operação, distância de outras linhas próximas, entre outros fatores (FUCHS, 1977). As seguintes equações de onda definem a propagação da energia ao longo da linha:

$$\frac{d^2 \mathbf{V}}{dx^2} = k \mathbf{V} \quad (2.8)$$

e,

$$\frac{d^2 \mathbf{I}}{dx^2} = k \mathbf{I} \quad (2.9)$$

A variável x representa a distância a partir da barra de geração. Logo, $\mathbf{V}(x)$ e $\mathbf{I}(x)$ indicam os valores de tensão e corrente em qualquer ponto x da linha. O parâmetro k é definido por $k = (r + j\omega l)(b + j\omega c)$. Os parâmetros r e b estão relacionados às perdas e são desconsiderados nesta análise, logo as soluções de (2.8) e (2.9) são:

$$V(x) = V_g \cos(\beta x) - jZ_0 I_g \sin(\beta x) \quad (2.10)$$

e,

$$I(x) = I_g \cos(\beta x) - j \frac{V_g}{Z_0} \sin(\beta x) \quad (2.11)$$

O subíndice g refere-se à barra de geração. O parâmetro β é definido como o número de onda e Z_0 a impedância característica da linha, sendo $\beta = \omega\sqrt{l/c}$ (rad/km) e $Z_0 = \sqrt{l/c}$ (Ω). Para uma linha de a quilômetros, pode-se definir o comprimento elétrico como $\beta a = \omega a\sqrt{l/c}$ radianos e, a partir de (2.10) e (2.11), pode-se escrever:

$$I_g = \frac{V_g \cos(\beta a) - V_r}{jZ_0 \sin(\beta a)} \quad (2.12)$$

Assumindo que as tensões medidas nas barras g e r são $V_g = V_g \angle \delta/2$ e $V_r = V_r \angle -\delta/2$ (notação polar), respectivamente, sendo δ o ângulo de transmissão ou a diferença angular entre estas duas tensões, de (2.7) e (2.12) tem-se:

$$S_g = \frac{V_g V_r \sin \delta}{Z_0 \sin(\beta a)} + j \frac{V_g^2 \cos(\beta a) - V_g V_r \cos \delta}{Z_0 \sin(\beta a)} \quad (2.13)$$

Quando o comprimento elétrico da linha (βa) é pequeno, pode-se admitir que $\cos \beta a \cong 1$ e que $Z_0 \sin \beta a \cong Z_0 \beta a = \omega a \sqrt{l/c} \sqrt{l/c} = \omega a l = X_L$, sendo X_L a reatância série da linha (FUCHS, 1977).

A Figura 2.2 representa um sistema elétrico, considerando as aproximações apresentadas anteriormente, onde a linha de transmissão é representada apenas pela impedância jX_L .

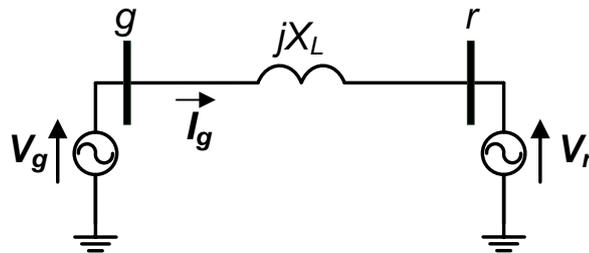


Figura 2.2– Sistema elétrico simplificado

Considerando também que $V_g = V_r = V$, (2.13) reduz-se a:

$$\mathbf{S}_g = \frac{V^2}{X_L} \text{sen}\delta + j \frac{V^2}{X_L} (1 - \text{cos}\delta) \quad (2.14)$$

Comparando (2.14) com (2.7), podem ser escritas as seguintes expressões para as potências ativa e reativa fluindo pela barra g :

$$P_g = \frac{V^2}{X_L} \text{sen}\delta \quad (2.15)$$

e,

$$Q_g = \frac{V^2}{X_L} (1 - \text{cos}\delta) \quad (2.16)$$

Na Figura 2.3 é mostrado o comportamento das potências ativa e reativa pela linha de transmissão sem perdas da Figura 2.2, dadas por (2.15) e (2.16), em função do ângulo de transmissão δ . As amplitudes das tensões terminais são iguais a 1 pu e $X_L = 1$ pu nesta figura.

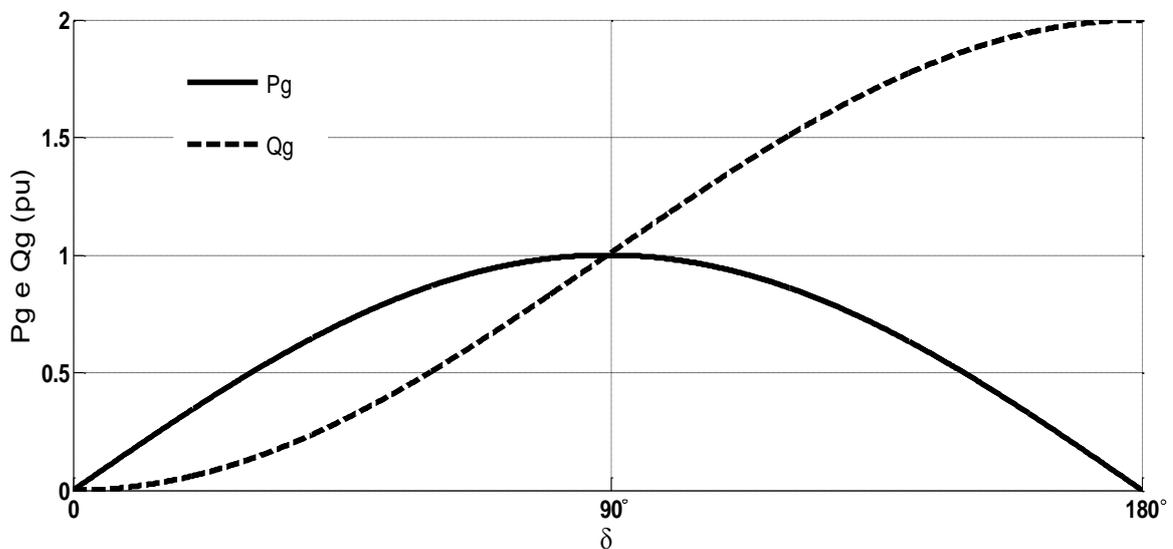


Figura 2.3 – Curvas de P_g e Q_g em função de δ

De (2.15) e (2.16) tem-se que um dos limites da utilização da linha de transmissão CA é dado por sua impedância série, ou seja, à medida que o comprimento de uma linha cresce, sua impedância série aumenta e a máxima potência ativa capaz de ser transmitida em regime permanente diminui (BARBOSA, 2000).

A inserção de capacitâncias série surgiu como um meio de se diminuir esta impedância série. A compensação série de linhas de transmissão com o uso de capacitores foi proposta

pela primeira vez há mais de quarenta anos. Em 1966, Kimbark mostrou que capacitores série poderiam ser chaveados para melhorar a estabilidade de um sistema elétrico após a ocorrência de um defeito (BARBOSA, 2000). Contudo, a inserção de capacitores em série com as linhas de transmissão pode provocar problemas de ressonância subsíncrona (CIGRE, 2009), (KUNDUR, 1994). Estudos recentes de compensadores série (TSSC – *Thyristor Switched Series Capacitor* e TCSC – *Thyristor Controlled Series Capacitor*) demonstram a possibilidade de obtenção de uma compensação série continuamente variável. Estes compensadores conseguem mitigar os problemas de ressonância através de um controle adequado dos ângulos de disparo dos tiristores de potência (BARBOSA, 2000).

Com o desenvolvimento de interruptores autocomutados de potência, como os GTO (*Gate Turn-off Thyristors*), os IGCT (*Integrated Gate Commutated Thyristors*) e os IGBT (*Insulated Gate Bipolar Transistors*), torna-se possível construir conversores tipo fonte de tensão (VSC – *Voltage Source Converters*) de alta capacidade. O Compensador Síncrono Estático (STATCOM – *STATIC synchronous COMPensator*) é um exemplo de compensador baseado na conexão em derivação de um VSC com um sistema elétrico CA.

Usando uma filosofia semelhante à STATCOM, foi proposto um compensador síncrono estático destinado a ser conectado em série com uma linha de transmissão (GYUGYI, 1997). A Figura 1.1 mostra o diagrama de blocos do Compensador Série Síncrono Estático (SSSC), estudado neste trabalho, conectado em série com a linha de transmissão.

Enfim, a compensação de potência reativa em sistemas elétricos pode ser subdividida em dois grupos principais: a compensação série, que é o foco desta dissertação, e a compensação em derivação ou *shunt*. Uma comparação interessante entre estas duas modalidades é feita por Mathur *et al* (2002).

2.3 Compensação Série Ideal

A Figura 2.4 mostra uma linha com um compensador série ideal conectado em seu ponto médio, representado pela fonte de tensão ideal V_c .

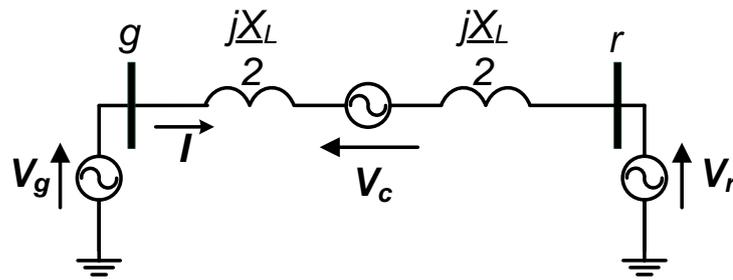


Figura 2.4 - Compensação série em linha de transmissão

As considerações para a linha de transmissão simplificada são as mesmas adotadas na Seção 2.2. Para os cálculos seguintes, é considerado também que a tensão V_c possui apenas uma componente em quadratura com a corrente pela linha, ou seja, este compensador série ideal não troca potência ativa com a linha de transmissão. A Figura 2.5 mostra o diagrama fasorial de uma tensão de compensação V_c em quadratura com a corrente I que flui pela linha. Nesta figura, as tensões terminais V_g e V_r têm a mesma amplitude V e estão defasadas entre si de um ângulo δ .

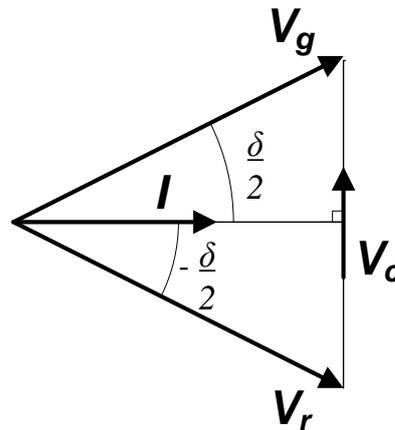


Figura 2.5 - Relação entre os fasores em linha com compensação série ideal

A atuação do compensador ideal pode ser analisada de três formas diferentes, mostradas em seguida.

2.3.1 Emulando uma reatância série

Nesta operação, o compensador série ideal emula uma reatância indutiva ou capacitiva em seus terminais (CIGRÉ, 2009), apenas na frequência fundamental do sistema. Pode-se, então, escrever a seguinte relação para a tensão sintetizada pela fonte $V_c = jX_c I$, onde X_c é

reatância de compensação emulada pela fonte ideal. Esta reatância pode ser escrita em função da reatância total X_L da linha de transmissão não compensada:

$$X_c = KX_L \quad (2.17)$$

Com o valor de K positivo, o compensador ideal tem um comportamento indutivo. Caso contrário, comportamento capacitivo. Assim, pode-se calcular a corrente pela linha compensada por:

$$I = \frac{V_g - V_r}{j(1+K)X_L} = \frac{V \angle \delta/2 - V \angle -\delta/2}{jX_{eq}} \quad (2.18)$$

Logo, apenas substituindo X_L por $X_{eq} = (1+K)X_L$ no equacionamento apresentado na Seção 2.2, obtém-se:

$$P_g = \frac{V^2}{(1+K)X_L} \text{sen} \delta \quad (2.19)$$

e,

$$Q_g = \frac{V^2}{(1+K)X_L} (1 - \text{cos} \delta) \quad (2.20)$$

As curvas de P_g e Q_g em função do ângulo de transmissão δ são mostradas na Figura 2.6, para $K = 0$, $K = -1/5$ e $K = -1/3$:

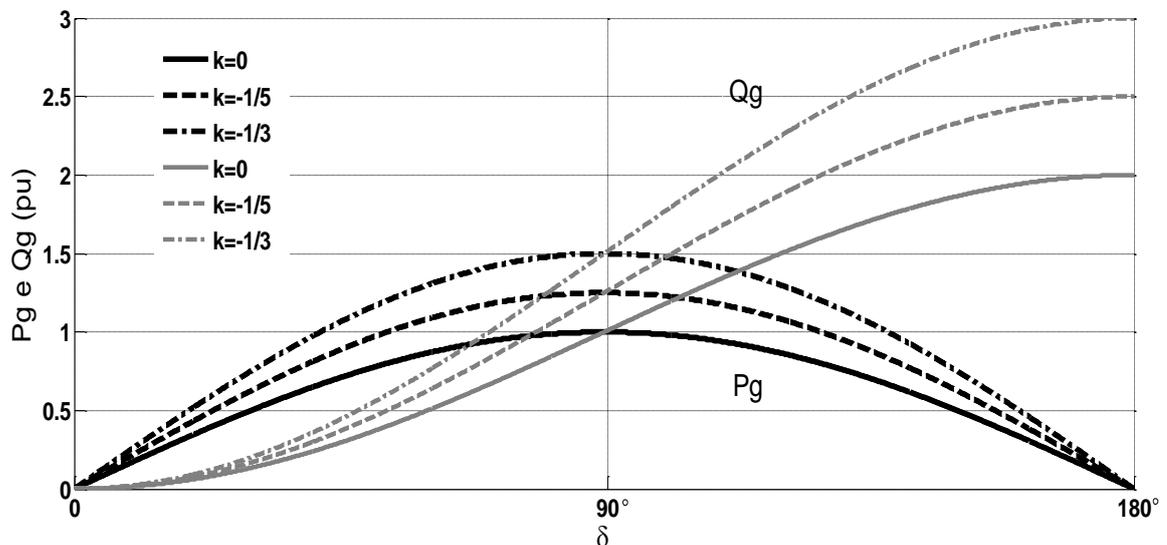


Figura 2.6 – Curvas de P_g e Q_g em função de δ em linha com compensador série emulando reatância série

A Figura 2.7 mostra a relação entre a tensão referente à reatância emulada pelo compensador série ideal e a corrente na linha de transmissão, para compensações série capacitiva e indutiva. Com a variação de X_c , tem-se uma família de retas $V_c - I$ que passam pela origem do sistema de eixos ortogonais.

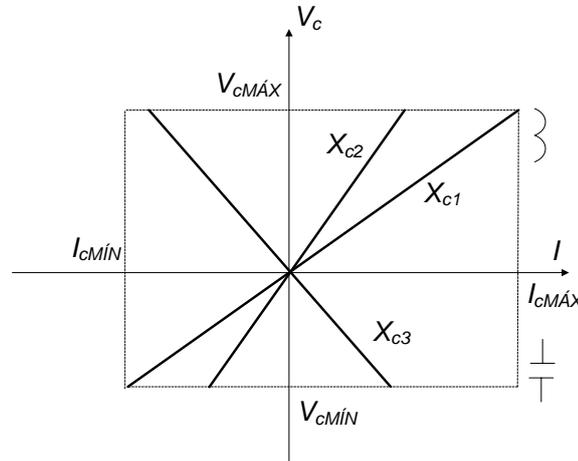


Figura 2.7 – Relação $V_c - I$ em linha com compensador série emulando reatância série para diferentes valores de X_c

Como X_c representa numericamente a inclinação da reta, quando tem valor positivo (X_{c1} e X_{c2}), o comportamento do compensador é indutivo. Quando X_c é negativo (X_{c3}), o comportamento do compensador é capacitivo.

Da observação das características de compensação mostradas na Figura 2.7, pode-se concluir que a tensão série de compensação varia com a corrente pela linha compensada.

2.3.2 Emulando uma fonte de tensão independente

O compensador ideal da Figura 2.4 pode também impor uma tensão série com a linha compensada, em quadratura com a corrente da linha e cuja amplitude seja independente do valor da amplitude desta. Ou seja, admitindo que $I = I \angle \phi$, sendo I a amplitude e ϕ o ângulo da corrente com relação ao eixo real, pode-se escrever $V_c = jV_c \angle \phi$ (MATHUR, 2002).

Neste tipo de operação, assumindo que as tensões terminais V_g e V_r têm a mesma amplitude V e estão defasadas entre si de um ângulo δ , tem-se que a corrente pela linha compensada é dada por:

$$I = \frac{V_g - V_r - V_c}{jX_L} = \frac{V_g - V_r}{jX_L} - \frac{V_c}{X_L} \angle \phi \quad (2.21)$$

Nesta dissertação, o sentido positivo da tensão de compensação é considerado como naturalmente em oposição ao fluxo de corrente pela linha, ou seja, quando V_c é positivo, este fluxo diminui (característica de compensação indutiva). Em (2.21), percebe-se que a presença do compensador apenas adiciona o termo $-V_c \angle \phi / X_L$ à corrente da linha não compensada. Considerando a corrente sobre o eixo real, pode-se admitir que $\phi = 0$. Logo, de (2.21) e (2.7), é possível reescrever as expressões das potências ativa e reativa pela linha compensada como:

$$P_g = \frac{V^2}{X_L} \text{sen} \delta - \frac{VV_c}{X_L} \cos \delta / 2 \quad (2.22)$$

e,

$$Q_g = \frac{V^2}{X_L} (1 - \cos \delta) - \frac{VV_c}{X_L} \text{sen} \delta / 2 \quad (2.23)$$

As curvas de P_g e Q_g em função de δ estão na Figura 2.8:

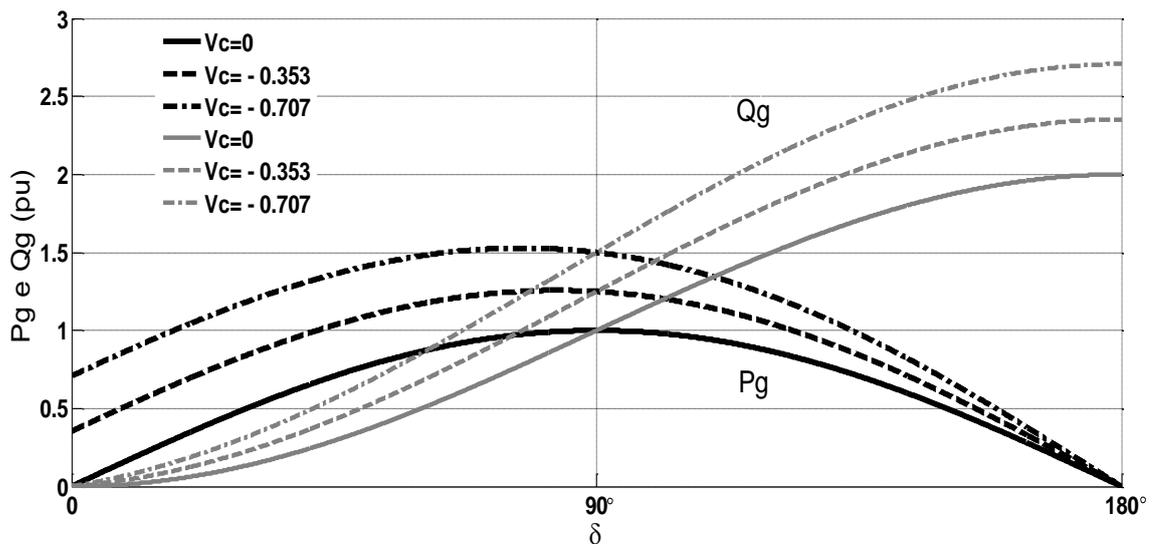


Figura 2.8 – Curvas de P_g e Q_g em função de δ em linha com compensador série emulando tensão série independente

Compensadores impondo tensões com amplitudes independentes em série com as linhas compensadas apresentam algumas vantagens em relação aos que emulam reatâncias. Para facilitar esta comparação, são escolhidos valores para a tensão V_c e para a reatância X_c que produzem o mesmo fluxo de potência em $\delta = 90^\circ$ ($K = -1/5$ e $V_c = -0,353$ pu, $K = -1/3$ e $V_c = -0,707$), conforme propõe Gyugyi *et al* (1997)

Para ângulos de transmissão pequenos, na faixa $0^\circ \leq \delta \leq 45^\circ$, como o valor de $\cos \delta / 2$ em (2.22) varia pouco, pode-se observar na Figura 2.8 que, para o compensador impondo

tensão série, o fluxo de potência na linha compensada aumenta uma quantidade aproximadamente constante em relação à potência transmitida pela mesma linha sem compensação. Já no caso do compensador emulando uma reatância série capacitiva, nota-se na Figura 2.6 que o aumento no fluxo de potência (P_g) pela linha compensada é um percentual do fluxo pela mesma linha não compensada (GYUGYI, 1997). Ou seja, quando o compensador série da Figura 2.4 emula uma reatância série, a taxa de compensação varia proporcionalmente com a variação da corrente ou do fluxo de potência ativa pela mesma, isto é, quando δ diminui, a tensão de compensação também diminui. Já no caso do compensador ideal impondo uma tensão independente em série com a linha compensada, à medida que o ângulo de transmissão diminui, a amplitude da tensão de compensação não se modifica. Assim, a capacidade de compensação se mantém aproximadamente constante até $\delta \cong 45^\circ$.

Outra vantagem deste tipo de compensação série é mostrada na Figura 2.9, onde se pode observar a reversão do fluxo de potência quando a tensão V_c imposta contraria o sentido natural do fluxo, ou seja, a tensão de compensação está adiantada de 90° em relação à corrente pela linha e $V_c > (V_g - V_r)$. Para $V_c = 0,353$ pu, isto ocorre quando $\delta \leq 20^\circ$, aproximadamente.

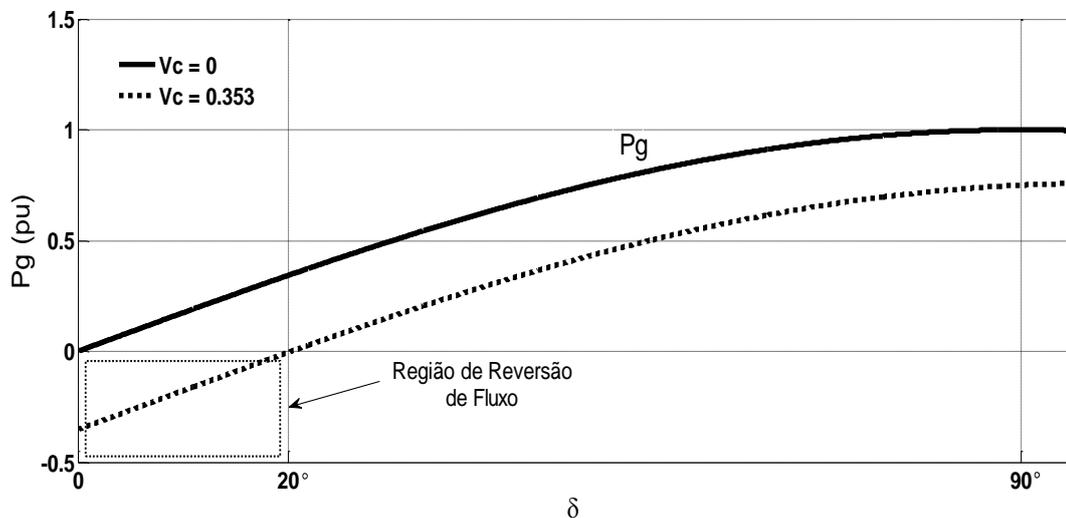


Figura 2.9– Reversão de fluxo de potência em compensação série impondo uma tensão independente

A Figura 2.10 mostra a relação entre V_c e a corrente na linha de transmissão. Nota-se que, respeitando os limites do sistema, qualquer ponto dentro do retângulo é possível para o compensador. Os símbolos mostram as regiões de operação capacitiva e indutiva.

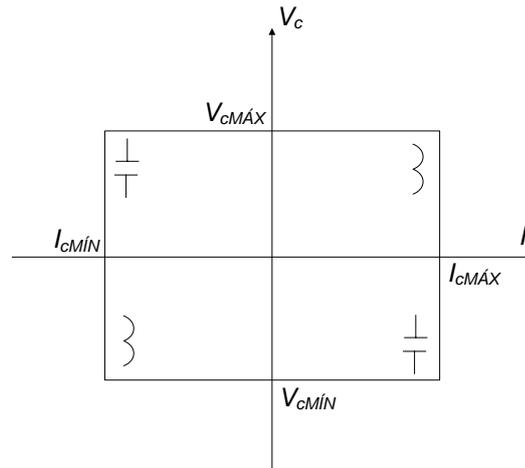


Figura 2.10 – Relação $V_c - I$ em linha com compensador série emulando tensão série independente para diferentes valores de V_c

A compensação por imposição de tensão independente apresenta também a vantagem de não provocar problemas de ressonância subsíncrona (KUNDUR, 1994), já que o compensador ideal sintetiza em seus terminais apenas tensões na frequência fundamental. Logo, sua impedância é idealmente nula em outras frequências, diferentemente do comportamento de um capacitor real (CIGRÉ, 2009). Isto também ocorre com o compensador emulando reatâncias série, pois as tensões sintetizadas também são nulas em frequências diferentes da fundamental.

2.3.3 Injetando ou absorvendo potência reativa

Considerando a linha sem perdas da Figura 2.2, sabe-se que o fasor corrente I está na bissetriz do ângulo δ entre os dois fasores das tensões nas extremidades da linha, V_g e V_r , como mostra a Figura 2.5. Além disso, admite-se que a tensão de compensação V_c está idealmente em quadratura com a corrente. A partir destas informações, torna-se prático considerar a corrente I sobre o eixo real, logo $I = I \angle 0$, $V_g = V \angle \delta/2$ e $V_r = V \angle -\delta/2$. A Equação (2.24) mostra então que a corrente I é ortogonal ao fasor $(V_g - V_r - V_c)$, ou seja, possui apenas parte real na representação complexa.

$$I = \frac{V_g - V_r - V_c}{jX_L} = \frac{j2V \text{sen } \delta/2 - jV_c}{jX_L} = \frac{2V \text{sen } \delta/2 - V_c}{X_L} \angle 0 \quad (2.24)$$

A tensão de compensação $V_c = jV_c \angle 0$ e a corrente $I = I \angle 0$ do sistema relacionam-se com a potência reativa Q_c , injetada ou absorvida pelo compensador, da seguinte forma:

$$Q_c = V_c I \therefore V_c = \frac{Q_c}{I} \quad (2.25)$$

Como Q_c segue o sinal da tensão imposta, quando Q_c e V_c são positivos, o compensador absorve potência reativa. Caso contrário, fornece.

Substituindo (2.25) em (2.24), pode-se escrever:

$$X_L I = 2V \text{sen } \delta/2 - \frac{Q_c}{I} \therefore X_L I^2 - (2V \text{sen } \delta/2)I + Q_c = 0 \quad (2.26)$$

Resolvendo esta equação quadrática na variável I :

$$I = \frac{V \text{sen } \delta/2}{X_L} \pm \frac{\sqrt{V^2 \text{sen}^2 \delta/2 - X_L Q_c}}{X_L} \quad (2.27)$$

Comparando o resultado anterior com (2.7), tem-se:

$$P_g = \frac{V^2 \text{sen} \delta}{2X_L} + \frac{(V \cos \delta/2) \sqrt{V^2 \text{sen}^2 \delta/2 - X_L Q_c}}{X_L} \quad (2.28)$$

e,

$$Q_g = \frac{V^2(1 - \cos \delta)}{2X_L} + \frac{(V \text{sen } \delta/2) \sqrt{V^2 \text{sen}^2 \delta/2 - X_L Q_c}}{X_L} \quad (2.29)$$

A Equação (2.26) possui duas raízes, como mostra (2.27). Contudo, para $Q_c = 0$, isto é, sem compensação, apenas com o sinal positivo no segundo termo da soma obtém-se um resultado coerente nas expressões de P_g e Q_g para a linha sem compensação.

Como esta análise refere-se aos valores reais P_g e Q_g , as raízes $\sqrt{V^2 \text{sen}^2 \delta/2 - X_L Q_c}$ não podem ser complexas. Logo, a restrição $(V^2 \text{sen}^2 \delta/2 - X_L Q_c) \geq 0$ deve ser atendida, resultando em:

$$Q_c \leq \frac{V^2 \text{sen}^2(\delta/2)}{X_L} = \frac{V^2(1 - \cos\delta)}{2X_L} \quad (2.30)$$

Logo, o máximo de potência reativa que o compensador pode absorver ($Q_c > 0$) equivale à metade da potência reativa que flui pelo sistema elétrico sem compensação referente à barra g , conforme (2.16).

As curvas de P_g e Q_g em função do ângulo de transmissão δ estão na Figura 2.11. Para compará-la com os resultados apresentados nas Figura 2.6 e Figura 2.8, foi calculado o valor de Q_c que fornece o mesmo fluxo de potência ativa em $\delta = 90^\circ$.

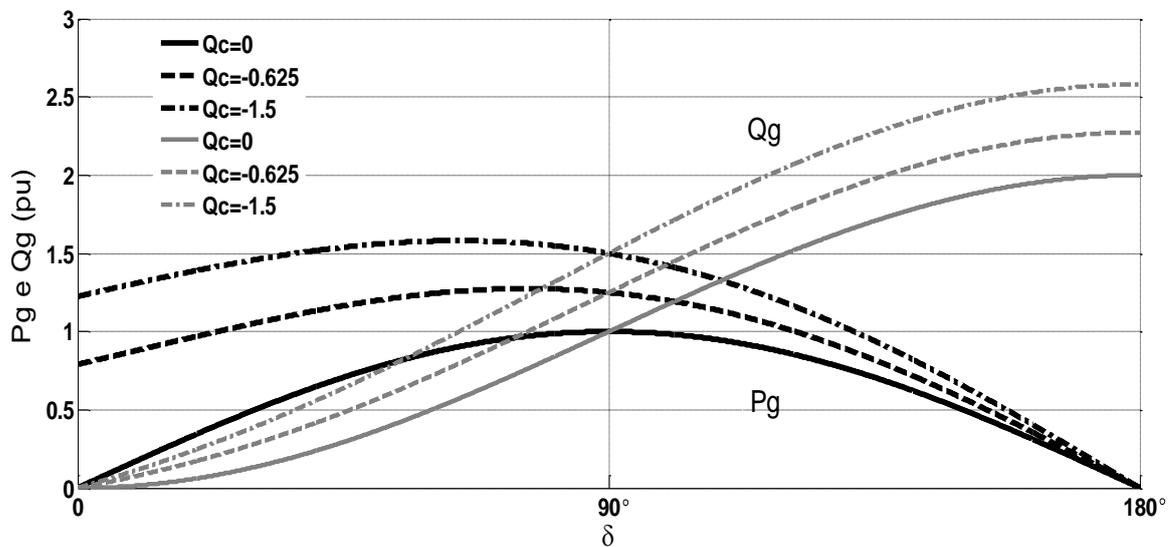


Figura 2.11– Curvas de P_g e Q_g em função de δ em linha com compensação série injetando ou absorvendo potência reativa

A relação entre a tensão V_c imposta pelo compensador série e a corrente na linha de transmissão, apresentada em (2.25), é esboçada na Figura 2.12:

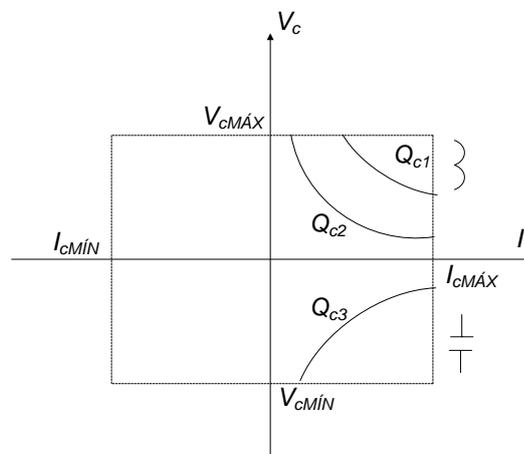


Figura 2.12 – Relação $V_c - I$ em linha com compensação série injetando ou absorvendo potência reativa para diferentes valores de Q_c

Os valores de Q_c positivos (Q_{c1} e Q_{c2}) indicam absorção de potência reativa. Neste caso, $Q_{c1} > Q_{c2}$. O valor negativo (Q_{c3}) indica fornecimento de potência reativa ao sistema. O retângulo apenas demarca os limites máximos e mínimos de tensão e corrente admitidos. Cabe salientar que a tensão imposta em série, referente à potência reativa que se quer injetar ao sistema, só possui a componente na frequência fundamental, evitando também problemas de ressonância subsíncrona (KUNDUR, 1994).

Enfim, é apresentada na Figura 2.13 uma sobreposição de curvas já obtidas nas três formas de compensação para um mesmo fluxo de potência ativa em $\delta = 90^\circ$, sendo $K = -1/5$, $V_c = -0,353$ pu e $Q_c = -0,625$ pu.

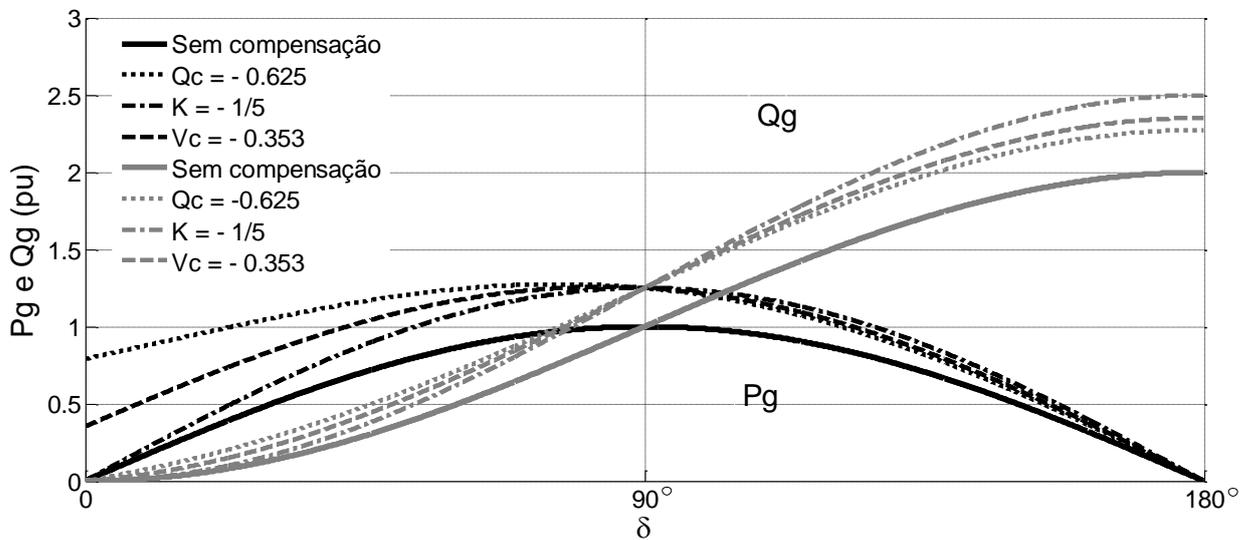


Figura 2.13 – Curvas de P_g e Q_g em função de δ em linha não compensada, com compensação série injetando potência reativa (Q_c), emulando reatância série (X_c) e impondo tensão série independente (V_c)

Enquanto não se observa grandes diferenças entre as curvas de Q_g para as três formas de compensação série, ao se analisar as curvas de P_g , percebe-se que o fluxo de potência tem maior acréscimo na compensação por injeção de potência reativa, seguida da imposição de tensão série independente e da emulação de reatância série. Isto ocorre até $\delta = 90^\circ$, pois, a partir deste ponto, a diferença se torna bem pequena.

As Figura 2.14, Figura 2.15 e Figura 2.16 também permitem a comparação dos três modos de operação apresentados e são baseadas nas seguintes relações básicas:

$$V_c = IX_c \quad (2.31)$$

e,

$$Q_c = IV_c \quad (2.32)$$

Todas as grandezas com subíndice c referem-se a parâmetros de controle do compensador.

A Figura 2.14 apresenta a relação entre a tensão V_c imposta e a corrente I na linha de transmissão, com o compensador série (a) emulando uma reatância série e (b) injetando potência reativa.

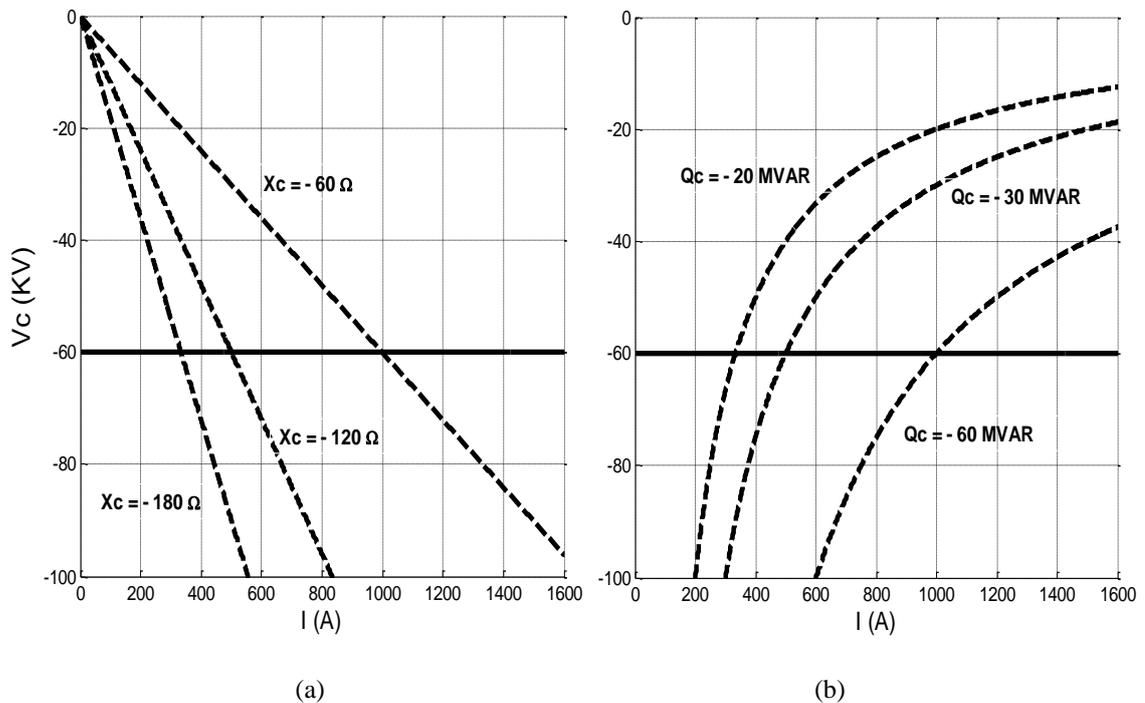


Figura 2.14 – Relações $V_c - I$ com compensador série (a) emulando uma reatância série e (b) injetando potência reativa

A linha contínua destacada representa a tensão $V_c = -60$ kV gerada pelo compensador comportando-se como fonte de tensão independente nos dois gráficos. As linhas tracejadas na Figura 2.14-(a) indicam a relação $V_c - I$ quando o compensador emula uma reatância série (X_c) de valores -60Ω , -120Ω e -180Ω . Já na Figura 2.14-(b), as linhas tracejadas representam a relação $V_c - I$ quando o compensador injeta -20 Mvar, -30 Mvar e -60 Mvar de potência reativa (Q_c) à linha de transmissão. Estes dois gráficos destacam a vantagem do comportamento do compensador como fonte de tensão independente sobre os demais quando o interesse do operador é manter uma tensão fixa para qualquer valor de corrente. Para se obter um valor fixo de tensão a partir das outras formas de compensação, é necessário variar continuamente os valores de Q_c ou X_c de acordo com a variação da corrente pela linha de transmissão.

Comparando agora entre si as compensações por emulação de reatância série e por injeção de potência reativa, percebe-se que a primeira apresenta a mesma sensibilidade à

variação de corrente na linha em qualquer ponto do gráfico. A segunda é mais sensível a variações na corrente para pequenos valores de corrente e grandes valores de tensão, e menos sensível quando a tensão é menor e a corrente maior.

A Figura 2.15 apresenta a relação entre a potência reativa Q_c injetada pelo compensador e a corrente I na linha de transmissão, com o compensador (a) emulando uma reatância série e (b) impondo uma tensão independente.

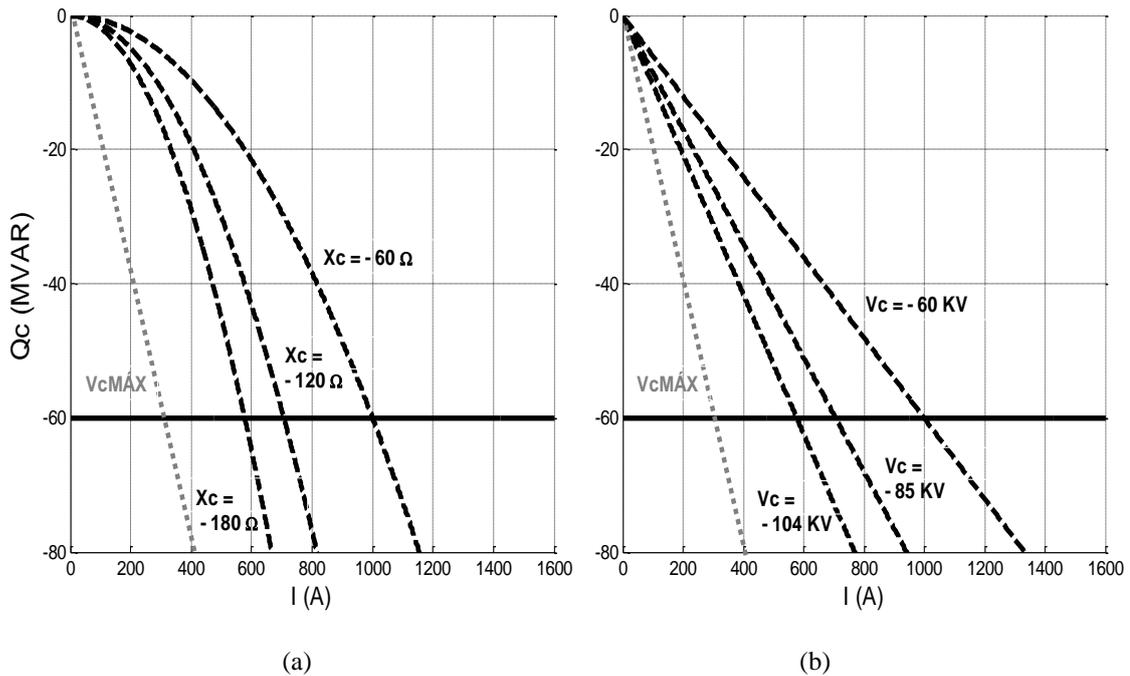


Figura 2.15 - Relações $Q_c - I$ com compensador série (a) emulando uma reatância série e (b) impondo uma tensão independente

A linha contínua destacada representa a potência reativa $Q_c = -60$ Mvar injetada pelo compensador nos dois gráficos. As linhas tracejadas na Figura 2.15-(a) indicam a relação $Q_c - I$ quando o compensador emula uma reatância série para X_c igual a -60Ω , -120Ω e -180Ω . Já na Figura 2.15-(b), as linhas tracejadas representam a relação $Q_c - I$ para um comportamento de fonte de tensão independente com V_c igual a -60 kV , -85 kV e -104 kV . Estes dois gráficos destacam a vantagem do comportamento do compensador como fonte de potência reativa sobre os demais quando o interesse do operador é manter uma injeção fixa de potência reativa para qualquer valor de corrente. Para se obter este mesmo resultado com as outras formas de compensação, é necessário variar continuamente os valores de V_c ou X_c de acordo com a variação da corrente pela linha de transmissão.

É importante notar que, na operação como gerador de potência reativa, o limite de tensão do sistema é indicado por uma reta, como a mostrada na Figura 2.15-(b), pontilhada e mais clara. Da mesma forma, estabelecida uma tensão V_c máxima, a meia-parábola referente à

reatância fixa máxima, dada por $Q_c = X_{cMÁX}I^2$, não deve ter pontos à esquerda da linha pontilhada e mais clara, destacada também na Figura 2.15-(a). Se X_c varia continuamente, para cada valor de corrente, $X_c \leq (V_{cMÁX}/I)$.

A Figura 2.16 apresenta a relação entre a reatância série X_c inserida pelo compensador e a corrente I na linha de transmissão, para os comportamentos como (a) fonte de tensão independente e como (b) gerador de potência reativa.

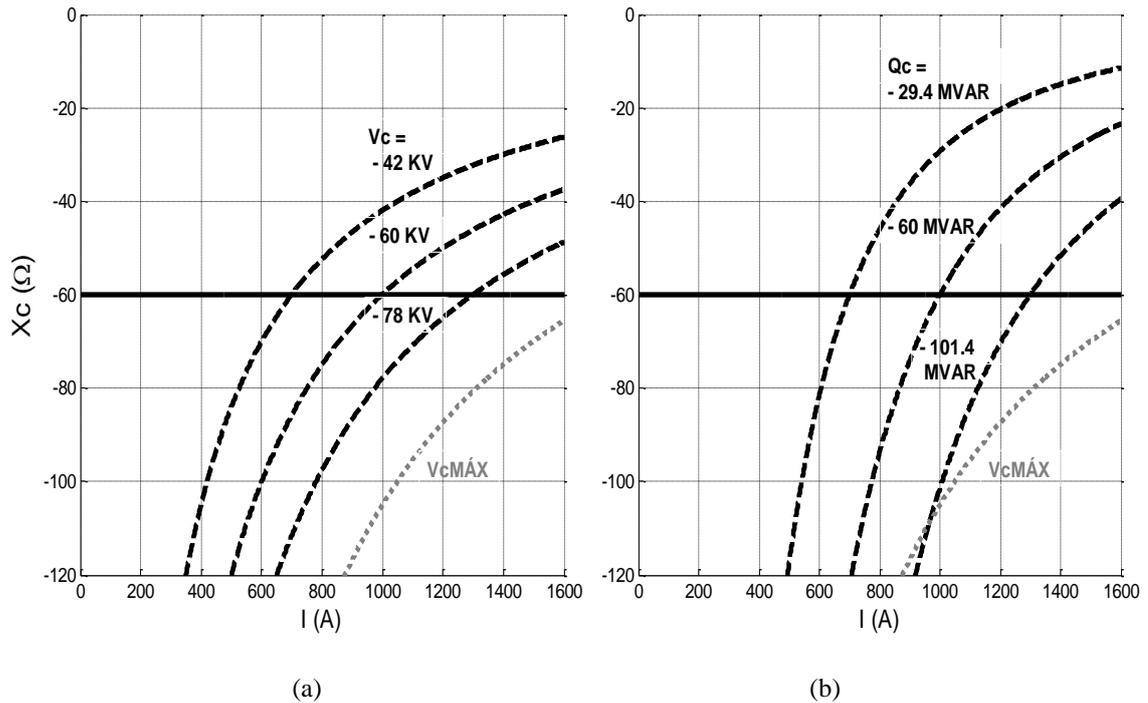


Figura 2.16 - Relações $X_c - I$ com compensador série comportando-se como (a) fonte de tensão independente e (b) injetando potência reativa

A linha contínua destacada representa a reatância série $X_c = -60 \Omega$ emulada pelo compensador, como exemplo. As linhas tracejadas na Figura 2.16-(a) indicam a relação $X_c - I$ quando o compensador comporta-se como fonte de tensão independente para V_c igual a -42 kV , -60 kV e -78 kV . Já na Figura 2.16-(b), as linhas tracejadas representam a relação $X_c - I$ quando o compensador injeta $-29,4 \text{ Mvar}$, -60 Mvar e $-101,4 \text{ Mvar}$ de potência reativa (Q_c). Estes dois gráficos destacam a vantagem do comportamento do compensador como reatância série sobre os demais quando o interesse do operador é manter uma reatância série fixa para qualquer valor de corrente. Para se obter este mesmo resultado com as outras formas de compensação, é necessário variar continuamente os valores de V_c ou Q_c de acordo com a variação da corrente pela linha de transmissão.

Um limite de tensão possível para o sistema é indicado pela curva pontilhada e mais clara mostrada nas Figura 2.16-(a) e Figura 2.16-(b). Estabelecida uma tensão V_c máxima, a curva

$X_c - I$ referente à potência reativa fixa máxima injetada, dada por $X_c = Q_{cMÁX}/I^2$, não deve ter pontos à direita e abaixo da linha pontilhada e mais clara. Se Q_c varia continuamente, para cada valor de corrente, $Q_c \leq IV_{cMÁX}^2$.

2.4 Conclusões parciais

Uma linha de transmissão pode ser compensada em série de três formas: com o compensador emulando uma reatância série, emulando uma fonte de tensão independente e injetando potência reativa ao sistema ou absorvendo-a do mesmo.

No primeiro caso, a tensão de compensação é proporcional à corrente pela linha, logo a taxa de compensação varia proporcionalmente com a variação do fluxo de potência ativa pela mesma.

Com o compensador emulando uma fonte de tensão independente, a taxa de compensação é aproximadamente fixa para ângulos de transmissão até 45° . Ou seja, mesmo para pequenas diferenças angulares entre as tensões terminais, é possível compensar uma linha de transmissão satisfatoriamente. Por esta perspectiva, este segundo modo de compensação é mais vantajoso que o primeiro (GYUGYI, 1997). Este modo também permite a reversão do fluxo de potência em determinadas condições.

A terceira estratégia de compensação, através da injeção ou absorção de uma quantidade fixa de potência reativa, é comparada com as duas anteriores também pelo método utilizado por Gyugyi *et al* (1997). A Figura 2.13 mostra que a taxa de compensação obtida por esta estratégia pode ser ainda maior que as obtidas pelas anteriores. Um limite máximo teórico para absorção de potência reativa do sistema elétrico é também calculado.

Enfim, dependendo dos objetivos desejados, uma das formas de compensação apresentadas pode ser mais adequada que outra. Conforme mostrado nas Figura 2.14, Figura 2.15 e Figura 2.16, o operador pode querer fixar um dos parâmetros de compensação (X_c , V_c , Q_c) através de qualquer um dos três métodos, porém, cada um deles terá comportamentos diferentes para determinados valores de tensão inserida e corrente pela linha.

3 ALGORITMOS DE CONTROLE PARA O SSSC

3.1 Introdução

Conforme apresentado no Capítulo 0, existem três modalidades de compensação série de potência reativa em linhas de transmissão. O compensador série pode impor uma tensão série com amplitude e fase controlada, impor uma reatância série ou ainda injetar ou absorver potência reativa em série com a linha compensada. Naquele capítulo foram também apresentados e discutidos modelos matemáticos, em regime permanente, para cada um dos casos citados, a fim de avaliar o desempenho do sistema compensado.

A partir dos valores medidos das correntes pela linha compensada e definida a estratégia de compensação utilizada, um algoritmo de controle deve calcular em “tempo real” a tensão (V_c), a reatância (X_c) ou a potência reativa (Q_c) injetada ou absorvida pelo compensador em série com a linha. Algumas propostas de algoritmos de controle são apresentadas e discutidas neste capítulo, entre as diversas encontradas na literatura.

Como a Teoria p - q , ou Teoria das Potências Instantâneas, é a base de alguns dos algoritmos usados para controlar o SSSC, suas principais definições e conceitos são apresentados de maneira resumida na seção seguinte.

3.2 Teoria p - q

A Teoria p - q foi primeiramente apresentada no ano de 1982 no Japão (AKAGI, 1983). Também chamada Teoria das Potências Instantâneas, apresenta um significado físico consistente para potências ativa e reativa no sistema elétrico trifásico e também uma explicação de como o fluxo de energia ocorre entre as fases (potência reativa instantânea ou potência imaginária – q) e entre o gerador e a carga (potência ativa instantânea ou potência real – p).

Com relação às definições de potência já conhecidas, esta teoria tem a vantagem de não impor restrições aos comportamentos das tensões e correntes, bem como de ser aplicável tanto

a sistemas trifásicos, com ou sem o condutor neutro, quanto a quaisquer outros sistemas ou formas de onda possíveis. É válida nos estados transitórios e permanentes dos circuitos e analisa o sistema trifásico não como três sistemas monofásicos superpostos, mas como um único sistema, sem desconsiderar seu caráter polifásico (AKAGI, 2007).

Sua base matemática parte da aplicação da transformação de Clarke ou transformação $\alpha\beta 0$ nos sinais de tensões e corrente trifásicos (CLARKE, 1943), conforme mostrado a seguir:

$$\begin{bmatrix} v_0 \\ v_\alpha \\ v_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \\ 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (3.1)$$

e,

$$\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} \frac{1}{\sqrt{2}} & 1 & 0 \\ \frac{1}{\sqrt{2}} & -\frac{1}{2} & \frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & -\frac{1}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_0 \\ v_\alpha \\ v_\beta \end{bmatrix} \quad (3.2)$$

As Equações (3.1) e (3.2) mostram, respectivamente, a transformação de Clarke, das tensões instantâneas v_a , v_b , v_c para as componentes instantâneas v_0 , v_α , v_β , e sua inversa. As equações também são válidas para as correntes trifásicas. A Figura 3.1 mostra a disposição dos eixos estacionários das bases abc e $\alpha\beta 0$.

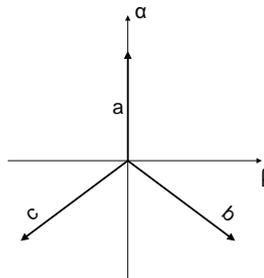


Figura 3.1– Eixos abc e $\alpha\beta 0$ sobrepostos

Para os objetivos deste trabalho, a componente de sequência zero (i_0) das correntes, separada na base $\alpha\beta 0$, é eliminada da matriz de transformação junto com sua fila correspondente, visto que o sistema considerado é a três fios. O mesmo ocorre com a tensão v_0 quando as tensões na base abc estão balanceadas (AKAGI, 2007) ou contêm apenas as

componentes de sequência positiva e/ou negativa. Logo, as relações dadas em (3.1) e (3.2) podem ser reescritas suprimindo a linha referente à sequência zero, conforme mostrado a seguir:

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (3.3)$$

e,

$$\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} \\ \frac{1}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} \quad (3.4)$$

Usando as tensões e correntes nas coordenadas $\alpha\beta 0$, pode-se calcular as potências ativa e reativa instantâneas pelo circuito como se segue:

$$\begin{bmatrix} p \\ q \end{bmatrix} = \begin{bmatrix} v_\alpha & v_\beta \\ -v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (3.5)$$

3.3 Métodos de sincronização das tensões de compensação do SSSC

Os compensadores estáticos de potência reativa precisam estar sincronizados eficientemente com a rede elétrica, o que exige a determinação dos ângulos de fase das tensões ou correntes de linha. Como os sistemas são dinâmicos, é importante que os métodos de sincronização sejam resistentes à corrupção dos sinais medidos por harmônicos, variações na amplitude, ruídos diversos, desbalanceamentos entre as fases e oscilações na frequência de interesse (SVENSSON, 2001). Para atingir esta robustez, o algoritmo deve agir o mais rápido possível, mitigando o impacto destas perturbações.

Além da sincronização necessária aos conversores eletrônicos de potência em sua interface com o sistema elétrico, são importantes para os algoritmos de compensação estudados a detecção da frequência e o rastreamento da amplitude dos sinais medidos.

Na literatura são apresentados diversos métodos de sincronização, alguns deles discutidos e comparados em (KARIMI-GHARTEMANI, 2004). Estes algoritmos podem ser divididos em métodos em malha aberta e em malha fechada.

3.3.1 Métodos em malha aberta

Os métodos em malha aberta fazem a estimativa do ângulo de fase $\theta = (\omega t + \phi)$ diretamente a partir dos sinais trifásicos medidos e transformados para o sistema de coordenadas $\alpha\beta$. Considerando que, idealmente, as correntes não apresentam distorções e estão balanceadas, pode-se representá-las como:

$$\begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = \begin{bmatrix} \sqrt{2}I \text{sen}\theta \\ \sqrt{2}I \text{sen}\left(\theta + \frac{2\pi}{3}\right) \\ \sqrt{2}I \text{sen}\left(\theta - \frac{2\pi}{3}\right) \end{bmatrix} \quad (3.6)$$

Aplicando a transformação $\alpha\beta$, são obtidas componentes i_α e i_β , em fase e em quadratura, respectivamente, com eixo a das componentes abc , como mostra a Figura 3.1. O ângulo θ pode ser então determinado a partir das seguintes relações trigonométricas:

$$\text{sen}\theta = \frac{i_\alpha}{\sqrt{i_\alpha^2 + i_\beta^2}} \quad (3.7)$$

e,

$$\text{cos}\theta = \frac{i_\beta}{\sqrt{i_\alpha^2 + i_\beta^2}} \quad (3.8)$$

A Figura 3.2 mostra o diagrama em blocos deste processo.

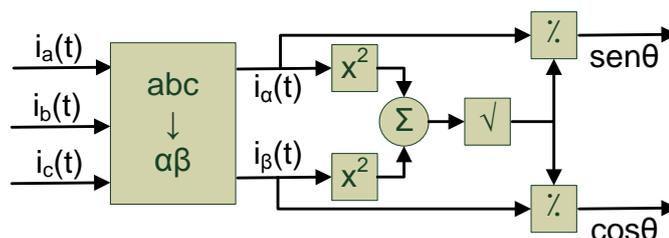


Figura 3.2 – Sincronização em malha aberta

Para adicionar robustez a esta técnica, são usados filtros nas correntes de linha para atenuar distorções. Em (SVENSSON, 2001) são analisados métodos em malha aberta com filtro passa-baixas (*LPF-Based method*), com filtro em espaço de vetores (*VSF-Based method*) e com filtro Kalman estendido (*EKF-Based method*).

Os dois primeiros métodos apresentam a desvantagem de serem bem sensíveis a variações na frequência da rede e a desbalanceamentos nas tensões/correntes. No primeiro método há também o compromisso entre o fator de qualidade do filtro e a velocidade de convergência do algoritmo. Modificações no segundo método o tornaram mais robusto que o primeiro.

O terceiro método já apresenta uma grande vantagem em relação aos dois primeiros, pois consegue rastrear também a amplitude do sinal e sua frequência. Porém, este método apresenta dificuldades diante de sinais desbalanceados e demanda maior esforço computacional (KARIMI-GHARTEMAN, 2004). Independentemente da técnica de malha aberta utilizada, uma característica comum a todas elas é a simplicidade de implementação computacional.

3.3.2 Métodos em malha fechada

Nos métodos em malha fechada, a estimação da fase do sinal de entrada é feita recursivamente, rastreando sempre seu valor atual. A estrutura de malha fechada busca reduzir ao máximo o sinal de erro entre o parâmetro medido e o estimado.

A base das estratégias de malha fechada mais utilizadas é o circuito *Phase-Locked Loop* (PLL), estruturado basicamente em três blocos: um detector de fase (DF), que percebe a diferença de fase entre os sinais de entrada e saída; um filtro de malha (FM) e um oscilador controlado por tensão, mais conhecido por seu nome na língua inglesa, *Voltage-Controlled Oscillator* (VCO). A tensão que controla o VCO é proporcional ao erro de fase entre o sinal medido e o estimado, após sua passagem pelo filtro de malha. A saída do PLL é um sinal em fase com a entrada e na mesma frequência (ZIARANI, 2005). A Figura 3.3 mostra a estrutura básica de um PLL.

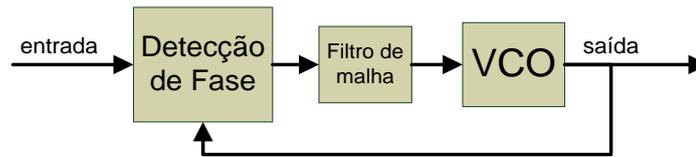


Figura 3.3 – Estrutura básica de um PLL monofásico

Em (HSIEH, 1996) encontra-se uma descrição básica do funcionamento do PLL. Na Figura 3.4 é mostrada a topologia de um PLL melhorado (EPLL, do inglês, *Enhanced PLL*) (KARIMI-GHARTEMANI, 2001).

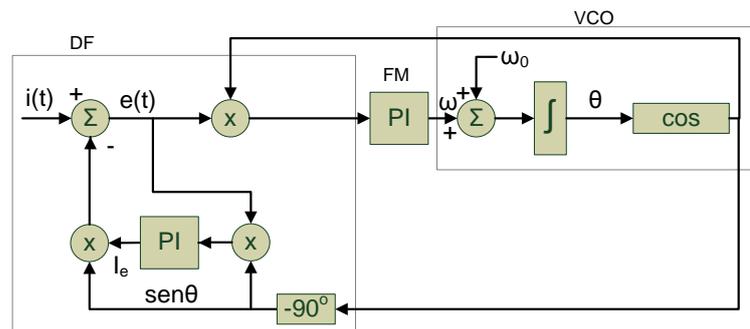


Figura 3.4 – Identificação da estrutura básica de um PLL na estrutura do EPLL ou PLL Karimi-Ghartemani

Uma maneira de se analisar o EPLL é dividindo-o em duas malhas, conforme mostra a Figura 3.5. A primeira delas rastreia a fase e a frequência do sinal de entrada, enquanto a segunda detecta a amplitude da componente fundamental deste mesmo sinal.

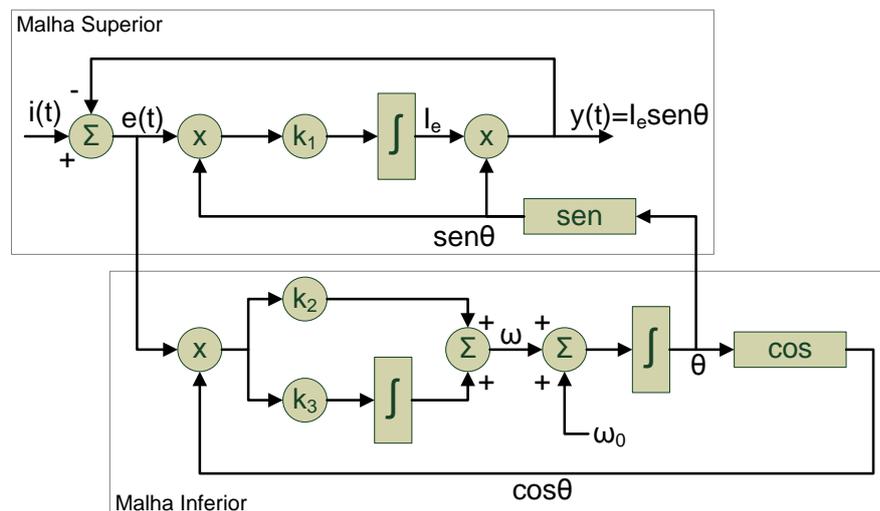


Figura 3.5 – Estrutura do EPLL

Na Figura 3.5, o sinal estimado é $y(t) = I_e \text{sen}\theta$. O parâmetro $e(t) = i(t) - y(t)$ é o erro instantâneo entre o sinal de entrada e o sinal estimado, I_e é a amplitude estimada do sinal de entrada, ω_0 é a frequência angular que se deseja rastrear em radianos por segundo, ϕ é a fase inicial e $\theta = \omega t + \phi$ é a fase total, ambas em radianos.

As equações diferenciais que regem o funcionamento deste PLL são:

$$\frac{dI_e}{dt} = (k_1 e(t)) \operatorname{sen} \theta(t) \quad (3.9)$$

$$\frac{d\omega}{dt} = (k_3 e(t)) \operatorname{cos} \theta(t) \quad (3.10)$$

e,

$$\frac{d\theta}{dt} = (k_2 e(t)) \operatorname{cos} \theta(t) + \omega(t) \quad (3.11)$$

A partir das equações acima é possível sintetizar o PLL digitalmente, apenas adaptando-as ao domínio discreto (ZIARANI, 2005).

Matematicamente, é possível demonstrar que a solução completa do sistema (I_e , ω e θ), representado pelas Equações (3.9), (3.10) e (3.11), encontra-se na vizinhança da órbita associada à componente fundamental da entrada $i(t)$ (ZIARANI, 2005). Em outras palavras, isto indica que o sinal extraído $y(t)$ aproxima-se da componente escolhida da entrada, cuja frequência é próxima da condição inicial do primeiro integrador, representada pela adição de ω_0 em sequência.

A escolha adequada dos ganhos k_1 , k_2 e k_3 melhora a estabilidade e a velocidade de resposta do circuito de sincronismo, porém, variações nestes parâmetros são toleradas pelo EPLL (KARIMI-GHARTEMANI, 2001). Além disso, mesmo sem estabelecer a frequência angular inicial ω_0 com exatidão, a saída converge para o esperado (ZIARANI, 2001).

As referências citadas nesta seção, com destaque para (KARIMI-GHARTEMANI, 2002), demonstram a robustez do EPLL frente a testes com sinais contendo ruídos e harmônicos, o que justifica sua utilização nos algoritmos de controle do SSSC.

3.4 Detector de sequência positiva

Um PLL trifásico poderia ser utilizado no processo de sincronização, porém apresentaria problemas diante de sinais desbalanceados. Lee *et al* (1999) propõe uma solução para este problema a partir da teoria das componentes simétricas (FORTESCUE, 1918), estendida para sinais no domínio do tempo. É proposta a inserção de um detector de sequência positiva em

conjunto com o processo de sincronização dos sinais medidos, eliminando o problema de desbalanceamento.

Nesta dissertação, tanto os conversores quanto os processos de sincronização e filtragem atuam de maneira independente em cada fase. Desse modo, desbalanceamentos entre as fases não constituem um problema crítico. O SSSC pode trabalhar com redes nesta situação, como em sistemas de distribuição, ou ter o objetivo de mitigar este problema, como no caso de faltas (LEZANA, 2010). Porém, se o objetivo do compensador é manter o mesmo grau de compensação em todas as fases, seja por imposição de tensão série, injeção de potência reativa ou emulação de reatância série, as correntes de referência devem estar balanceadas.

Considere um sistema de correntes desbalanceadas em regime permanente. A partir do método de decomposição em componentes simétricas proposto por Fortescue (1918), pode-se escrever:

$$\begin{bmatrix} I_{a+} \\ I_{b+} \\ I_{c+} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & a & a^2 \\ a^2 & 1 & a \\ a & a^2 & 1 \end{bmatrix} \begin{bmatrix} I_a \\ I_b \\ I_c \end{bmatrix} \quad (3.12)$$

A constante a é definida como $a = e^{j\frac{2\pi}{3}}$, cuja representação na forma retangular é $a = -\frac{1}{2} + j\frac{\sqrt{3}}{2}$. Desse modo, (3.12) pode ser reescrita da seguinte forma:

$$\begin{bmatrix} I_{a+} \\ I_{b+} \\ I_{c+} \end{bmatrix} = \begin{bmatrix} \frac{1}{3}I_a - \frac{1}{6}(I_b + I_c) - \frac{j}{2\sqrt{3}}(I_b - I_c) \\ -(I_{a+} + I_{c+}) \\ \frac{1}{3}I_c - \frac{1}{6}(I_a + I_b) - \frac{j}{2\sqrt{3}}(I_a - I_b) \end{bmatrix} \quad (3.13)$$

A Equação (3.13), estendida para sinais no domínio do tempo, pode ser representada por um diagrama em blocos, mostrado na Figura 3.6.

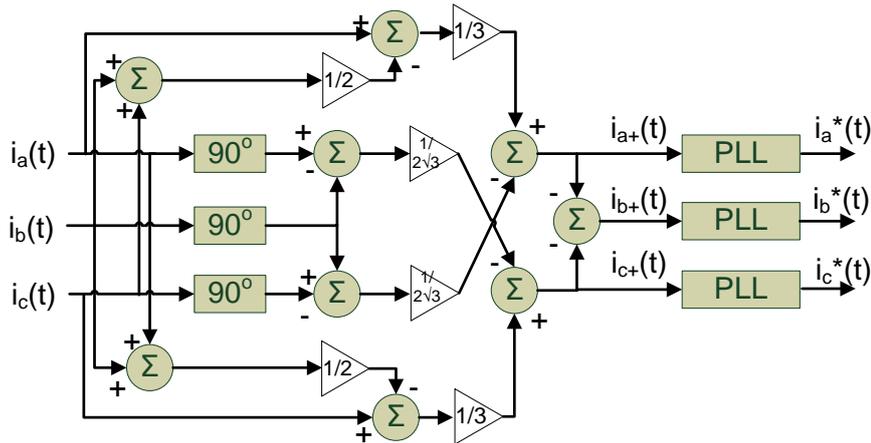


Figura 3.6 – Detector de sequência positiva trifásico seguido de PLL

Nesta estrutura, as correntes pela linha compensada medidas passam por um conjunto de blocos somadores, ganhos e defasadores, resultando em três sinais instantâneos, proporcionais às componentes de sequência positiva da corrente desbalanceada. Estas componentes alimentam três PLL monofásicos, cujas saídas são os sinais de referência usados para os demais cálculos do algoritmo de controle utilizado. Neste caso, um único PLL trifásico poderia substituir os três PLL monofásicos.

Comparando as Figura 3.5 e Figura 3.6, pode-se perceber que o EPLL adequa-se a esse modelo. Como já mostrado na seção anterior, o EPLL consegue rastrear o sinal de entrada eficientemente, bem como já fornecê-lo também adiantado de 90° . Então, unindo os dois métodos, é formada uma estrutura robusta a ruídos, presença de harmônicos e, enfim, ao desbalanceamento entre as fases, apresentada na Figura 3.7.

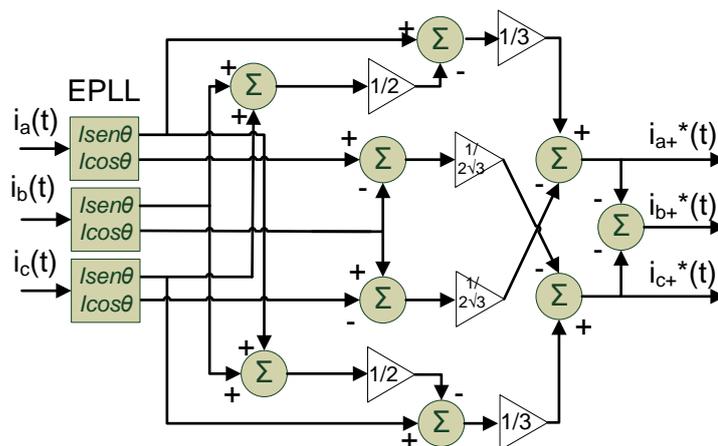


Figura 3.7 – Detector de sequência positiva trifásico com EPLL na entrada

Admitindo as correntes na forma senoidal, percebe-se que a saída em cosseno do EPLL representa o avanço do mesmo sinal em 90° , mantendo a amplitude. É possível ainda inserir

outros EPLL na saída para cada fase, reforçando a rejeição de distúrbios com uma segunda filtragem, como propõe Karimi-Ghartemani *et al* (2004).

Outros métodos de detecção de sequência positiva estão na literatura, como o proposto em (AKAGI, 2007) envolvendo a Teoria $p-q$.

3.5 Algoritmos para compensação série

A Figura 3.8 mostra a estrutura em blocos básica destes algoritmos.

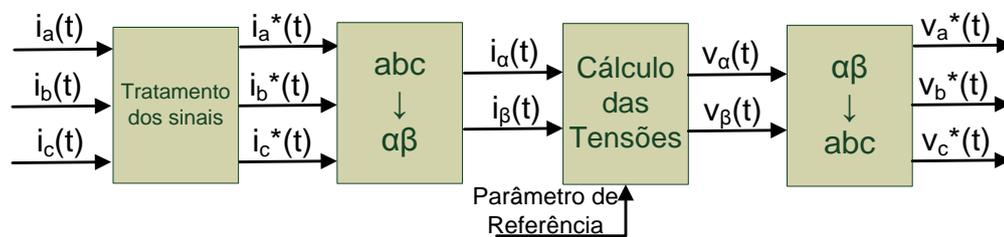


Figura 3.8 – Algoritmo de controle do SSSC baseado na Teoria $p-q$

Este modelo geral é composto de um bloco para tratamento dos sinais medidos, contendo EPLL para sincronização e opcionalmente um detector de sequência positiva, dentro das condições expostas na seção anterior. As correntes passam em seguida por uma transformação $abc \rightarrow \alpha\beta$.

Com as correntes na base $\alpha\beta$ e com o parâmetro de referência escolhido, são feitos os cálculos das tensões de compensação também na base $\alpha\beta$. Uma transformação inversa de Clarke fornece as tensões na base abc , que servem de referência para a geração dos pulsos de disparo para as chaves dos conversores do SSSC.

A diferença entre os três algoritmos propostos a partir da Teoria $p-q$ está no bloco onde é feito o cálculo das tensões de referência e nos parâmetros de referência. Dois algoritmos alternativos, nos quais não é utilizada a Teoria $p-q$, também são apresentados.

3.5.1 SSSC injetando ou absorvendo potência

O primeiro dos algoritmos descritos é baseado no método apresentado por Akagi *et al* (2007) e é identificado por Q_c *direto* neste trabalho. Este nome representa a característica

principal do algoritmo, que é a determinação da tensão de compensação a partir de uma potência reativa de compensação definida (Q_c), com os cálculos executados diretamente a partir das correntes medidas.

Os parâmetros de referência deste método são as potências ativa (p) e reativa (q) instantâneas que o SSSC deve fornecer ao sistema ou absorver do mesmo. Baseado na Teoria das Potências Instantâneas, pode-se escrever a seguinte expressão para as potência ativa e reativa instantâneas nos terminais do SSSC:

$$\begin{bmatrix} p \\ q \end{bmatrix} = \begin{bmatrix} i_\alpha & i_\beta \\ i_\beta & -i_\alpha \end{bmatrix} \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} \quad (3.14)$$

Conhecidas as correntes que fluem pela linha compensada, nas coordenadas $\alpha\beta$, e determinadas as potência ativa e reativa instantâneas que o SSSC deve compensar em seus terminais, é possível calcular as tensões v_α e v_β que o compensador deve sintetizar em série com a linha a partir de (3.14), como se segue:

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \frac{1}{i_\alpha^2 + i_\beta^2} \begin{bmatrix} i_\alpha & -i_\beta \\ i_\beta & i_\alpha \end{bmatrix} \begin{bmatrix} p \\ q \end{bmatrix} \quad (3.15)$$

As tensões v_α e v_β calculadas devem sofrer uma transformação inversa de Clarke para que sejam obtidas as tensões de referência nos eixos abc .

Como o objetivo principal deste trabalho é a compensação de potência reativa em série com uma linha de transmissão, a potência ativa instantânea p em (3.15) é sempre considerada nula. Outro algoritmo é o responsável pela compensação da potência ativa necessária ao suprimento de perdas internas nos conversores (Seção 5.3).

3.5.2 SSSC emulando impedância série

Os parâmetros de referência deste algoritmo são a reatância X_c (Ω) e a resistência R_c (Ω), que devem ser inseridas em série com a linha de transmissão.

A Equação (3.15) pode ser reescrita da seguinte forma:

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} i_\alpha & -i_\beta \\ i_\beta & i_\alpha \end{bmatrix} \begin{bmatrix} p \\ i_\alpha^2 + i_\beta^2 \\ q \\ i_\alpha^2 + i_\beta^2 \end{bmatrix} \quad (3.16)$$

Assumindo que as correntes trifásicas pela linha compensada estão balanceadas e simétricas, de (3.3) ou (3.4), pode-se demonstrar que $i_\alpha^2 + i_\beta^2 = i_a^2 + i_b^2 + i_c^2 = 3I^2$, sendo I a corrente eficaz em cada uma das fases. Admitindo uma impedância a ser inserida em série com as três linhas na forma $\mathbf{Z}_c = R_c + jX_c$, com R_c e X_c definidas para a frequência fundamental 60 Hz e, a partir das relações básicas $p = 3R_c I^2$ e $q = 3X_c I^2$, (3.16) pode ser reescrita como:

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} i_\alpha & -i_\beta \\ i_\beta & i_\alpha \end{bmatrix} \begin{bmatrix} R_c \\ X_c \end{bmatrix} \quad (3.17)$$

Realizando simples manipulações matriciais, chega-se a:

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} R_c & -X_c \\ X_c & R_c \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (3.18)$$

Um valor de reatância X_c positivo corresponde a uma tensão adiantada de 90° em relação à corrente pela linha, indicando comportamento indutivo e reduzindo o fluxo de potência ativa transmitida. Com um valor de reatância X_c negativo, o comportamento do SSSC é capacitivo, provocando um aumento no fluxo de potência ativa pela linha de transmissão

Quando este algoritmo é utilizado neste trabalho, a resistência R_c é sempre considerada nula, pois outro algoritmo é o responsável pela compensação da potência ativa necessária ao suprimento de perdas internas nos conversores (Seção 5.3).

Como o parâmetro de referência deste algoritmo é X_c e os cálculos são executados diretamente a partir das correntes medidas, este algoritmo é denominado **X_c direto** nesta dissertação, para fins de identificação.

Há também uma segunda forma de emular impedâncias em série com o sistema através de um SSSC, sem a necessidade de transformações de Clarke. Este outro método utiliza o EPLL, que fornece dois sinais em sua saída, um em fase e outro em quadratura com o sinal de entrada.

Neste algoritmo de compensação, a utilização do detector de sequência positiva é opcional, conforme explicado na Seção 3.4. A Figura 3.9, que é uma modificação da Figura 3.7, mostra as alterações necessárias para a implementação deste algoritmo.

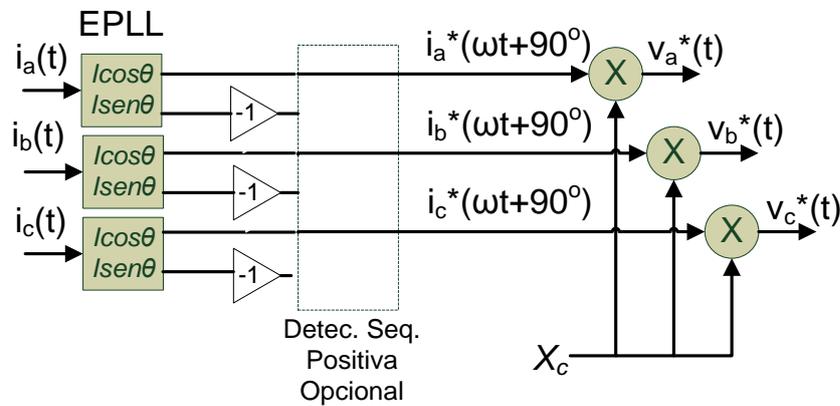


Figura 3.9 – Diagrama em blocos de algoritmo alternativo para SSSC emulando reatância série (X_c indireto)

As saídas do EPLL são originariamente o sinal rastreado da corrente de entrada e um segundo sinal adiantado de 90° em relação àquele, fornecendo as entradas necessárias ao detector de sequência positiva. Adiantando estas duas entradas do detector em 90° , consegue-se o mesmo adiantamento na saída deste. Isso é possível utilizando a saída originariamente adiantada de 90° do EPLL como a entrada principal do detector e multiplicando a saída em fase do EPLL por -1 (comparar com Figura 3.7). Como este sinal também está com amplitude e frequência iguais às da corrente medida do sistema, basta multiplicá-lo pelo valor da reatância para se obter a tensão de referência para uma fase, como mostra (3.19):

$$v_{a+}^*(\omega t) = X_c i_{a+}^*(\omega t + 90^\circ) \quad (3.19)$$

No domínio da frequência, pode-se reescrever (3.19) como:

$$V_{a+}^* = jX_c I_{a+}^* \quad (3.20)$$

Sem utilizar o detector de sequência positiva, basta tomar a saída em $\cos \theta$ do EPLL, que é a corrente medida adiantada de 90° , e multiplicá-la por X_c , fornecendo uma tensão adiantada de 90° em relação a esta corrente. A convenção adotada para os sinais é a mesma do algoritmo anterior. Um valor positivo de reatância indica comportamento indutivo. O contrário ocorre para X_c negativo. Este algoritmo é chamado X_c indireto, diferenciando-se

do anterior por não executar os cálculos das tensões de referência diretamente a partir das correntes medidas e sim, por fazê-los indiretamente através de sinais rastreados pelo EPLL.

Outras formas de se emular reatância são desenvolvidas a partir dos valores de capacitância ou indutância desejáveis para um componente reativo virtualmente inserido em série com a linha através de um SSSC. Em (SILVA, 2007) é apresentado um resumo das três principais propostas já conhecidas.

A primeira delas, o VAPAR (*Variable Active-Passive Reactance*), inicialmente apresentada em (FUNATO, 1992), é um algoritmo de controle capaz de sintetizar bipolos elétricos passivos, como indutores e capacitores, ou ativos, como fontes. Outra proposta apresentada é a Síntese Direta de Reatâncias (SDR), discutida em (ZUÑIGA, 2002b). Este método depende da solução direta da equação do tipo de elemento desejado. Para a síntese de um capacitor, a equação é a mesma utilizada no VAPAR, porém, diferentemente deste, o SDR não possui uma etapa de comparação entre a corrente calculada e a medida na linha, ou seja, não há realimentação de corrente. Uma terceira proposta, denominada BVI (*Bootstrap Variable Impedance*), é apresentada em (HAMIL, 1999). Este método reproduz em uma das extremidades de uma impedância padrão, cujo valor se gostaria de alterar, uma tensão proporcional à da outra extremidade. Desta forma, muda-se o valor que esta impedância padrão representa para o circuito no qual está conectada. É possível mostrar que não é possível produzir um valor de indutância nula com o BVI, o que dificulta o uso desta técnica para compensação série. Porém, reatâncias negativas também podem ser obtidas por este método. Sintetizando uma indutância negativa, evita-se o problema de ressonância que a tradicional compensação capacitiva pode trazer ao sistema elétrico (SILVA, 2007).

3.5.3 SSSC emulando fonte de tensão independente

O parâmetro de referência deste algoritmo é a tensão $V_c = V_p + jV_q$ a ser inserida em série com a linha de transmissão, sendo V_p a componente em fase e V_q a componente em quadratura com a corrente. O diagrama em blocos é o mesmo mostrado na Figura 3.8, com a mudança ocorrendo fundamentalmente no bloco de cálculo das tensões.

Conforme apresentado na Figura 3.2, o algoritmo de sincronização em malha aberta é capaz de calcular as componentes normalizadas das correntes medidas do sistema em fase e

quadratura, nos eixos $\alpha\beta$. A Figura 3.10 mostra o bloco de cálculo das tensões baseado neste algoritmo de sincronização, sendo θ a fase total da corrente i_a .

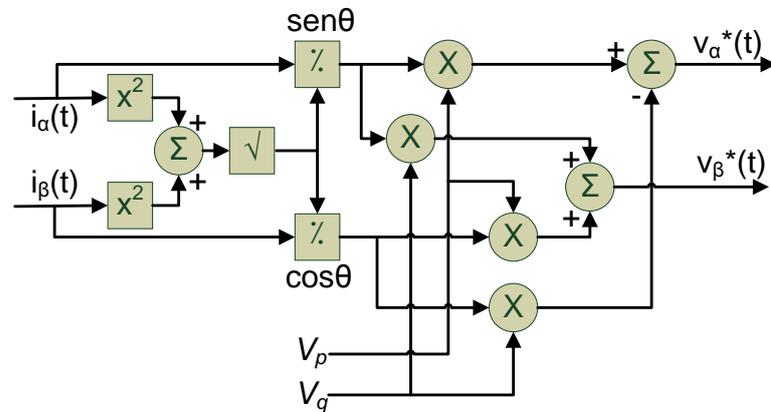


Figura 3.10 – Bloco do cálculo das tensões de algoritmo para SSSC emulando fonte de tensão independente (V_c *direto*)

Este algoritmo executa as seguintes operações matemáticas:

$$v_{\alpha}^*(t) = V_p \frac{i_{\alpha}}{\sqrt{i_{\alpha}^2 + i_{\beta}^2}} - V_q \frac{i_{\beta}}{\sqrt{i_{\alpha}^2 + i_{\beta}^2}} = V_p \text{sen}\theta - V_q \text{cos}\theta \quad (3.21)$$

e,

$$v_{\beta}^*(t) = V_p \frac{i_{\beta}}{\sqrt{i_{\alpha}^2 + i_{\beta}^2}} + V_q \frac{i_{\alpha}}{\sqrt{i_{\alpha}^2 + i_{\beta}^2}} = V_p \text{cos}\theta + V_q \text{sen}\theta \quad (3.22)$$

Aplicando a transformação inversa de Clarke nas tensões calculadas, são obtidas as tensões de referência nos eixos abc . Nesta dissertação, este algoritmo é chamado de **V_c *direto***.

O modelo alternativo apresentado na seção anterior pode ser adaptado também para esta modalidade de compensação série. Neste caso, a amplitude da corrente medida não precisa ser calculada, visto que a tensão a ser imposta independe daquela. Logo, a malha superior do EPLL não é necessária. A Figura 3.11 mostra o EPLL modificado, com apenas sua malha inferior, que rastreia a fase e a frequência do sinal de entrada.

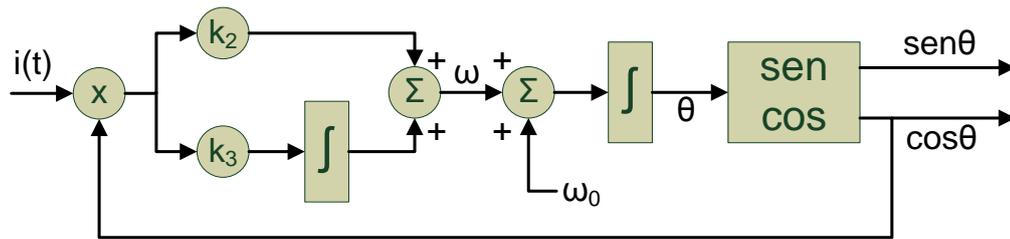


Figura 3.11 – EPLL modificado (malha inferior modificada do EPLL)

Caso se deseje utilizar o detector de sequência positiva já apresentado, a fim de garantir a eliminação de qualquer desbalanceamento entre as fases, seu diagrama de blocos torna-se bem semelhante ao do algoritmo que impõe reatância série (Seção 3.5.2), conforme a Figura 3.12.

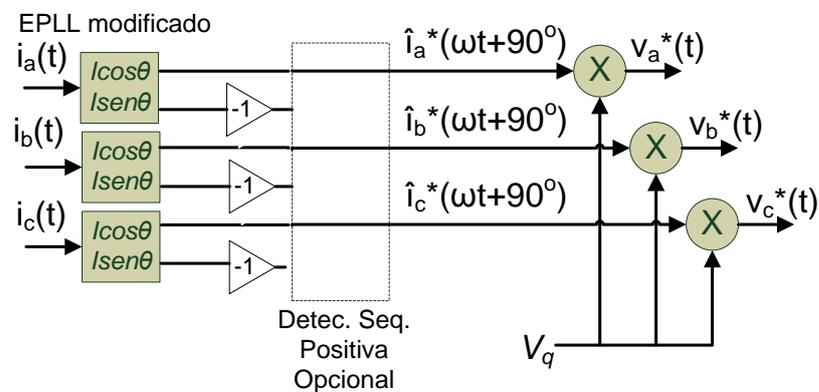


Figura 3.12 – Diagrama em blocos de algoritmo alternativo para SSSC emulando fonte de tensão independente (V_c indireto)

É possível perceber que os blocos dos EPLL modificados têm saídas normalizadas, fazendo com que as saídas do detector de sequência positiva também sejam normalizadas, indicadas pelos sinais \hat{i} . As multiplicações são feitas diretamente pela amplitude V_q da tensão em quadratura de compensação série, fornecendo as tensões de referência necessárias, sem necessidade de transformações de Clarke. Tensões diferentes podem ser inseridas para cada fase. Este algoritmo é chamado de V_c indireto neste trabalho.

Com relação à convenção dos sinais, para os dois modelos apresentados, uma tensão imposta positiva indica comportamento indutivo do SSSC, reduzindo o fluxo de potência. Caso contrário, o comportamento do SSSC é capacitivo, aumentando o fluxo de potência.

3.6 Conclusões parciais

Após a análise teórica feita no Capítulo 0, são apresentados neste capítulo os algoritmos capazes de realizar as três formas de compensação série possíveis para o SSSC.

A Teoria $p-q$ (AKAGI, 2007) aplicada aos interesses deste trabalho, ao reduzir as tensões e correntes trifásicas nos eixos abc a duas componentes nos eixos $\alpha\beta$, permite que simples manipulações matemáticas envolvendo as correntes medidas resultem nas tensões de referência para o compensador série. Os algoritmos **Q_c direto**, **X_c direto** e **V_c direto** calculam suas tensões de referência a partir das correntes medidas e representadas nas coordenadas $\alpha\beta$. Estas correntes, antes de passarem pela transformação de Clarke, devem ser sincronizadas e filtradas, excluindo possíveis componentes indesejadas. Estas duas funções podem ser realizadas pelo EPLL (KARIMI-GHARTEMANI, 2001), porém, nos algoritmos diretos, este PLL é utilizado apenas como filtro.

Os algoritmos **X_c indireto** e **V_c indireto** utilizam-se das correntes medidas trifásicas, sem necessidade de transformações de Clarke. Para estes dois algoritmos, além de responsável pela filtragem e pela sincronização dos sinais, o EPLL é base para o processo de cálculo das tensões de referência.

Os cinco algoritmos apresentados são de simples implementação computacional e alguns resultados derivados de sua utilização no SSSC são apresentados no Capítulo 5.

4 CONVERSORES MULTINÍVEIS

4.1 Introdução

No SSSC, os conversores ou inversores estáticos são os responsáveis pela síntese das tensões alternadas inseridas em série com o sistema elétrico a partir de um determinado algoritmo de controle. Estes conversores são basicamente dispositivos de eletrônica de potência formados por chaves semicondutoras autocomutadas e podem ser divididos em Conversores Fonte de Tensão (VSC – *Voltage Source Converters*) e Conversores Fonte de Corrente (CSC – *Current Source Converters*). Enquanto o primeiro utiliza uma fonte unidirecional de tensão em seu lado CC, o segundo utiliza uma fonte de corrente unidirecional nesta posição (MOHAN, 2006).

Em relação ao VSC, o CSC é menos eficiente devido ao fluxo constante de corrente contínua através de suas chaves semicondutoras, o que ocasiona maiores perdas. Estas perdas são ainda maiores quando a carga atendida pelo conversor é baixa (BARBOSA, 2000). Logo, o uso do VSC tem predominado em projetos de dispositivos FACTS, em geral (CIGRÉ, 2009). Nesta dissertação, apenas os VSC são analisados.

Com o objetivo de incrementar a potência injetada pelo SSSC e melhorar a qualidade da tensão sintetizada, vários conversores podem ser associados em série em diferentes topologias. Neste trabalho, é utilizado um Conversor Fonte de Tensão Multinível em Cascata Assimétrica para cada uma das fases, ligado ao sistema elétrico sem transformador.

4.1.1 Semicondutores

As limitações em tensão e corrente, a confiabilidade e o custo destes conversores dependem basicamente de seus dispositivos semicondutores (CIGRÉ, 2009), como diodos, tiristores e transistores, fundamentais no processo de síntese das tensões.

Os diodos são de grande importância para os conversores. Para se obter bidirecionalidade nos fluxos de potência ativa e reativa através do VSC, é necessário colocar diodos em antiparalelo com suas chaves semicondutoras. Como as fontes de tensão contínuas deste tipo

de conversor impõem tensões unidirecionais nestas chaves, a presença dos diodos permite a bidirecionalidade em corrente (BARBOSA, 2000), (MOHAN, 2006), (WU, 2006).

As chaves semicondutoras são elementos críticos no projeto de conversores de potência, pois têm relação direta com o custo, confiabilidade e desempenho destes dispositivos. Entre os diversos fatores que determinam a escolha destas chaves, deve-se destacar a *capacidade de bloqueio de tensão* e a *capacidade de condução de corrente*. Estes dois parâmetros determinam o número de chaves conectadas em série e paralelo. A associação de chaves para se obter maiores níveis de tensão no VSC não é trivial e exige técnicas para a distribuição balanceada das tensões entre elas (WU, 2006). Cabe salientar que as chaves operam, em condições normais, com níveis de tensão até metade de suas capacidades de bloqueio de tensão, aproximadamente (CIGRÉ, 2009).

A *frequência de chaveamento* é outro parâmetro importante, tendo relação direta com as perdas dos conversores (MOHAN, 2006). Quanto menor a frequência de chaveamento, menores são as perdas e maior a taxa de utilização das chaves (BARBOSA, 2000). Apesar disso, a operação em frequências mais altas melhora a qualidade do sinal sintetizado, pois os harmônicos gerados possuem frequências ainda mais altas (WU, 2006). Avanços nas pesquisas em dispositivos semicondutores têm permitido aos diodos e às chaves de potência limites cada vez mais elevados de corrente, tensão e frequência de operação (CIGRÉ, 2009).

Para os objetivos deste trabalho, cabe destaque aos GTO (*Gate Turn-Off thyristors*) e aos IGBT (*Insulated Gate Bipolar Transistors*). Os GTO trabalham em frequências baixas de chaveamento (até 600 Hz) em relação aos IGBT, mas podem operar com tensões em torno de 6 kV e correntes em torno de 6 kA, sendo adequados aos estágios de modulação em baixa frequência e maior tensão do conversor projetado (Seção 5.2), quando agrupados em série. Outros dispositivos derivados do GTO, como o IGCT (*Integrated Gate Commutated Thyristor*) e o ETO (*Emitter Turn-Off thyristor*), apresentam melhorias em relação àquele em diversos parâmetros (CIGRÉ, 2009), (WU, 2006).

Os IGBT já conseguem operar em frequências acima de 30 kHz (CIGRÉ, 2009), permitindo o uso de técnicas de modulação em frequências mais altas. Como seus parâmetros são pouco sensíveis a variações de temperatura e, devido à possibilidade de reduzir a diferença entre os parâmetros dos transistores entre si, é possível colocá-los em paralelo com facilidade (MOHAN, 2006). Logo, é provável que a capacidade de condução de corrente por esses módulos de IGBT supere os níveis atuais. Por esses motivos, são adequados para os estágios de menor tensão e modulação PWM do conversor projetado (Seção 5.2). Com o

crecente aumento de sua capacidade de bloqueio de tensão, a tendência é que estes transistores venham a substituir os GTO (BARBOSA, 2000).

Novas tecnologias são constantemente apresentadas pelos fabricantes tradicionais de semicondutores, com capacidades superiores às dos diodos, tiristores e transistores apresentados (SIEMENS, 2011), (ABB, 2011), (INFINEON, 2011).

4.1.2 Topologias

Uma alternativa para a excessiva serialização ou paralelização de chaves semicondutoras, para atingir altos níveis de tensão e corrente, é a construção de um VSC com vários estágios. Dependendo do número de estágios disponíveis e das tensões de compensação necessárias, torna-se viável até a ligação destes conversores à linha de transmissão sem a necessidade de transformador, como propõe este trabalho, diminuindo custos, perdas e complexidade de controle (CIGRÉ, 2009).

Um conversor com mais níveis permite também a síntese de tensões a partir de modulações com frequências mais baixas, diminuindo as perdas por chaveamento, e com menos conteúdo harmônico, demandando a utilização de filtros passivos com componentes menores (SILVA, 2007).

Silva (2007) ainda propõe uma forma interessante de analisar os conversores multiníveis, independentemente da topologia, conforme a Figura 4.1.

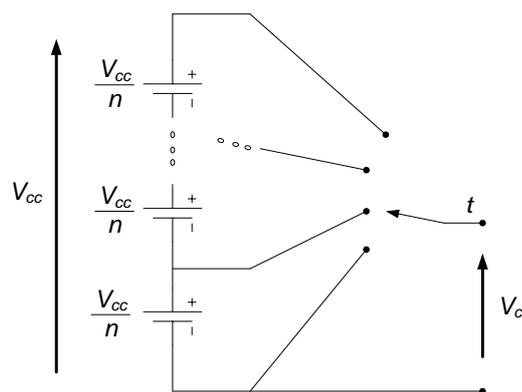


Figura 4.1 – Diagrama esquemático de um conversor monofásico multinível com n níveis

Idealmente, o conversor fonte de tensão multinível é um conjunto de fontes de tensão em série e de chaves semicondutoras que permitem a conexão do terminal de saída t a qualquer ponto deste conjunto, fornecendo a tensão V_c . Esta tensão é composta pela soma das tensões de alguns destes estágios, escolhidos de acordo com algoritmos de controle e técnicas de

modulação, podendo assumir vários valores. As fontes de tensão podem ser iguais ou diferentes entre si. Em alguns casos, a comutação de determinadas chaves pode inverter a polaridade da tensão de um dos estágios, permitindo ainda mais níveis. Atualmente existem três topologias comerciais de VSC multinível: o Conversor Multinível com Diodos de Grampeamento, o Conversor Multinível com Capacitores Flutuantes e o Conversor Multinível em Cascata (MALINOWSKI, 2010), que é o utilizado neste trabalho.

4.2 Conversor Multinível com Diodos de Grampeamento

A primeira delas, conhecida na literatura como Conversor Multinível com Diodos de Grampeamento (CMDG) (NABAE, 1981), utiliza capacitores em série no lado CC, carregados com frações da tensão total V_{CC} . Através de um determinado controle sobre suas chaves, são obtidos diferentes níveis de tensão entre os terminais a e n . A Figura 4.2 mostra um CMDG de cinco níveis monofásico.

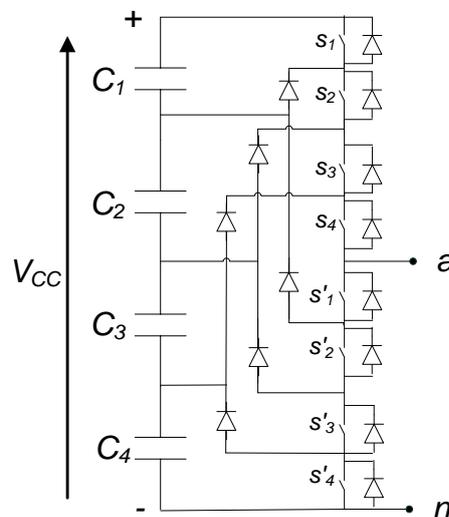


Figura 4.2 – Conversor Multinível com Diodos de Grampeamento de cinco níveis monofásico

Neste caso, admitindo que os capacitores são idênticos, cada um deles está carregado com a tensão $V_{CC}/4$. Com cinco combinações diferentes de chaves s e s' ligadas, é possível produzir cinco níveis de tensão entre os pontos a e n , variando de 0 a V_{CC} . Os diodos em antiparalelo com as chaves permitem a bidirecionalidade da corrente no conversor. Os diodos auxiliares são chamados diodos de grampeamento e, de acordo com a configuração das

chaves, conectam o ponto a a um determinado nível de tensão CC, formando a tensão v_{an} . Em (WU, 2006) é apresentada uma análise mais completa destes conversores.

4.3 Conversor Multinível com Capacitores Flutuantes

Outra topologia, conhecida na literatura como Conversor Multinível com Capacitores Flutuantes (CMCF) (MEYNARD, 2002), é apresentada na Figura 4.3.

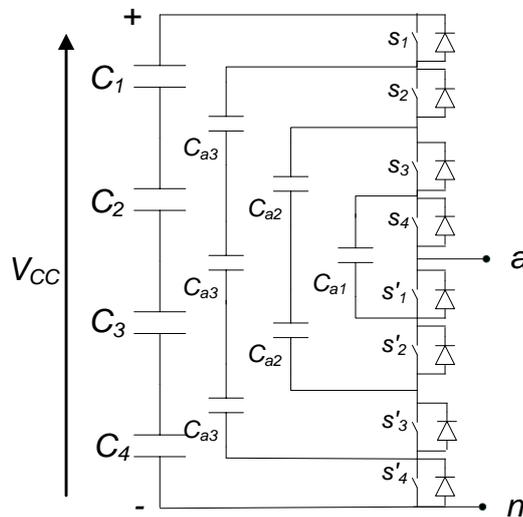


Figura 4.3 – Conversor Multinível com Capacitores Flutuantes de cinco níveis monofásico

Esta estrutura é semelhante à mostrada na Figura 4.2, referente ao CMDG, também fornece cinco níveis de tensão, porém apresenta capacitores internos e não diodos de grampeamento. Enquanto os capacitores externos, no lado CC, devem ser iguais para as outras fases, estes capacitores internos podem ser diferentes, o que torna o controle de suas tensões mais complexo e permite ações de balanceamento das tensões de cada fase (CIGRÉ, 2009). Os CMCF são também mais flexíveis que os CMDG, pois há redundância nas combinações possíveis de ligação das chaves para se obter um mesmo nível de tensão v_{an} . Isso ocorre porque as tensões dos capacitores internos também contribuem para a composição desta tensão.

4.4 Conversor Multinível em Cascata

A terceira topologia, chamada Conversor Multinível com Células em Cascata (PENG, 1996) ou apenas Conversor Multinível em Cascata (CMC), é a utilizada neste trabalho. De acordo com (ZHANG, 2001) e (SEN, 1998), ratificados ainda em (CIGRÉ, 2009), este tipo de conversor multinível, com capacitores CC separados por célula monofásica, é o mais adequado para suporte de potência reativa em aplicações em SSSC. Não necessita de diodos de grampeamento nem capacitores flutuantes e é capaz de sintetizar as maiores tensões apenas com o aumento do número de células em cascata. Segundo (SILVA, 2007), para os conversores anteriores, quando se deseja ampliar o número de níveis, a necessidade de componentes auxiliares aumenta consideravelmente. Isto não ocorre com o CMC. Ainda segundo este autor, o CMC é o que apresenta o menor número de componentes para a obtenção da mesma quantidade de níveis em tensão.

A célula básica destes conversores é a ponte-H monofásica ou ponte completa monofásica (MOHAN, 2006), mostrada na Figura 4.4.

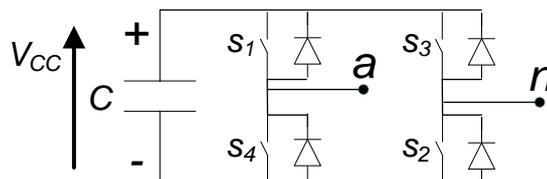


Figura 4.4 – Ponte-H monofásica

Considerando que a tensão nos terminais do capacitor C se mantém aproximadamente constante e igual a V_{CC} , esta célula pode impor entre os terminais a e n três níveis de tensão distintos, $+V_{CC}$, 0 e $-V_{CC}$. Através da Modulação por Largura de Pulso Senoidal ou SPWM (*Sinusoidal Pulse-Width Modulation*), uma sequência rápida e coordenada de fechamentos e aberturas das chaves (chaveamento) da ponte-H gera uma tensão v_{an} com componente fundamental na frequência desejada e conteúdo harmônico relativamente baixo, de acordo com a frequência de chaveamento. Maiores detalhes das estratégias de chaveamento deste conversor podem ser encontradas em (MOHAN, 2006).

O uso de células monofásicas em vez de trifásicas promove a separação efetiva do controle para cada fase, permitindo correções de desbalanceamentos devido a faltas no sistema (LEZANA, 2010). Esta característica facilita também a manutenção e diminui custos, pois o conversor é construído a partir de diversos blocos iguais, que podem ser substituídos

em caso de problema ou falha. Além disso, segundo (SILVA, 2007), se o conversor utilizado é trifásico, é necessária a instalação de um transformador de acoplamento com o sistema. Este transformador deve ter a capacidade de isolamento da tensão de linha, o que também aumenta os custos do compensador. O CMC simulado neste trabalho é ligado sem transformador.

A Figura 4.5 mostra a estrutura monofásica do CMC com três células.

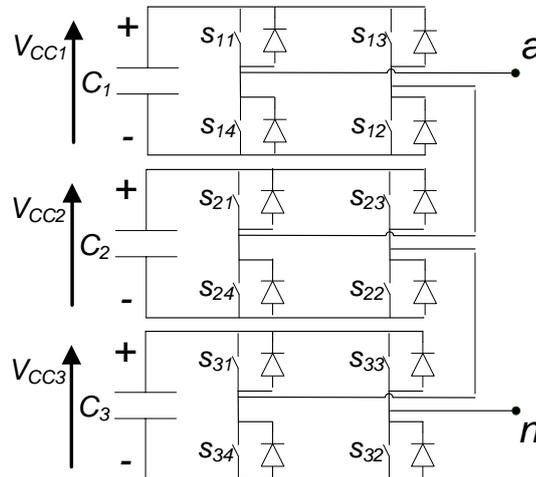


Figura 4.5 – Estrutura monofásica do CMC com três células

Em um CMC Simétrico (CMCS), ou seja, com todas as N células com mesmo valor de tensão contínua (V_{CC}), o número de níveis possíveis na tensão de saída (v_{an}) é $2N + 1$.

É possível obter mais níveis com o mesmo número de células quando as tensões contínuas em cada capacitor são diferentes. É o caso dos CMC Assimétricos (CMCA) (MANJREKAR, 1998). Conforme este autor, a relação entre estas tensões que produz o maior número de níveis para um mesmo número de células é a trinária, ou seja, para três células em série, as tensões nos capacitores devem estar na relação 1/3/9. Neste caso, 7% da tensão CA total estará na célula de menor tensão CC, 23% na de segunda maior tensão CC e 70% na de maior tensão CC, permitindo a obtenção de até 27 níveis. Esta grande disparidade na distribuição das tensões de cada estágio, entre outros pontos, reduz a praticidade desta ideia (RECH, 2002). A adição de uma quarta célula estaria então fora de cogitação, já que a nova relação de tensões CC seria 1/3/9/27.

Manjrekar *et al* (1998) ainda propõe as relações 1/2/3, 1/2/4, 1/2/5 e 1/2/6 que produzem até 13, 15, 17 e 19 níveis, respectivamente, e possuem menor disparidade entre os estágios. Estas relações apresentam ainda outra vantagem sobre a relação trinária: conseguem sintetizar níveis consecutivos de tensão, permitindo, por exemplo, utilizar a modulação por largura de pulso (PWM) na célula de menor tensão, o que melhora a qualidade da tensão sintetizada. Enquanto isso, as células de maior tensão podem ser moduladas em frequências mais baixas,

diminuindo as perdas nas chaves semicondutoras. Esta ideia é utilizada por (SILVA, 2007) e adotada nesta dissertação.

A Figura 4.6 apresenta o CMCA com três células por fase e com tensões CC relacionadas da forma $1/2/6$.

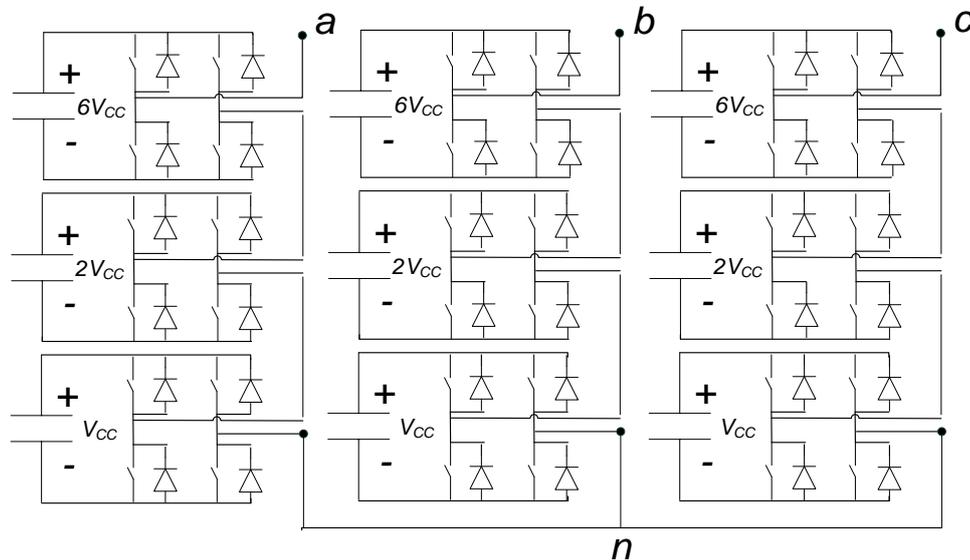


Figura 4.6 – CMCA com três células por fase e relação $1/2/6$ entre as tensões CC de cada célula

A distribuição das tensões fica aproximadamente em 66%, 22% e 11%, o que mostra ainda uma disparidade considerável entre os estágios de maior e menor tensão. Porém, chaves diferentes podem ser utilizadas para cada estágio, como, por exemplo, IGCT ou GTO para os estágios de maior tensão, e IGBT para os estágios de menor tensão, constituindo o chamado CMCA Híbrido (MALINOWSKI, 2010).

Os estágios de maior tensão podem ser CMCS, dividindo a tensão total entre diversas células de mesma capacidade. A Figura 4.7 apresenta o braço correspondente a uma fase de um CMCA formado por CMCS nos estágios de maior e média tensão.

Porém, com nove células, chega-se à mesma quantidade obtida de níveis de tensão para um CMCS também de nove células. Os dezenove níveis possíveis para a estrutura “assimétrica” da Figura 4.7 são obtidos também pelo CMCS equivalente ($2N + 1 = 19$). Logo, não há vantagem por este ponto de vista.

As desvantagens normalmente apontadas no CMCA em relação ao CMCS são a perda de modularidade, devido à utilização de chaves diferentes nos diversos estágios, e a responsabilidade pela síntese de grande parte da tensão alternada concentrada em apenas um dos estágios, o que demanda componentes mais robustos (SILVA, 2007), (MALINOWSKI, 2010).

Substituindo os estágios de maior e de média tensão por CMCS de mesma capacidade, conforme mostra a Figura 4.7, estes problemas são resolvidos. As células voltam a ser idênticas em todo o conversor, que recupera sua modularidade. Evita-se também a disparidade na distribuição das parcelas da tensão total de saída entre os estágios. Inclusive, em caso de falta em um destes módulos, basta redistribuir a potência demandada entre as células restantes. A colocação prévia de células sobressalentes permite ainda a substituição imediata ou, pelo menos, maior facilidade na redistribuição da potência (LEZANA, 2010).

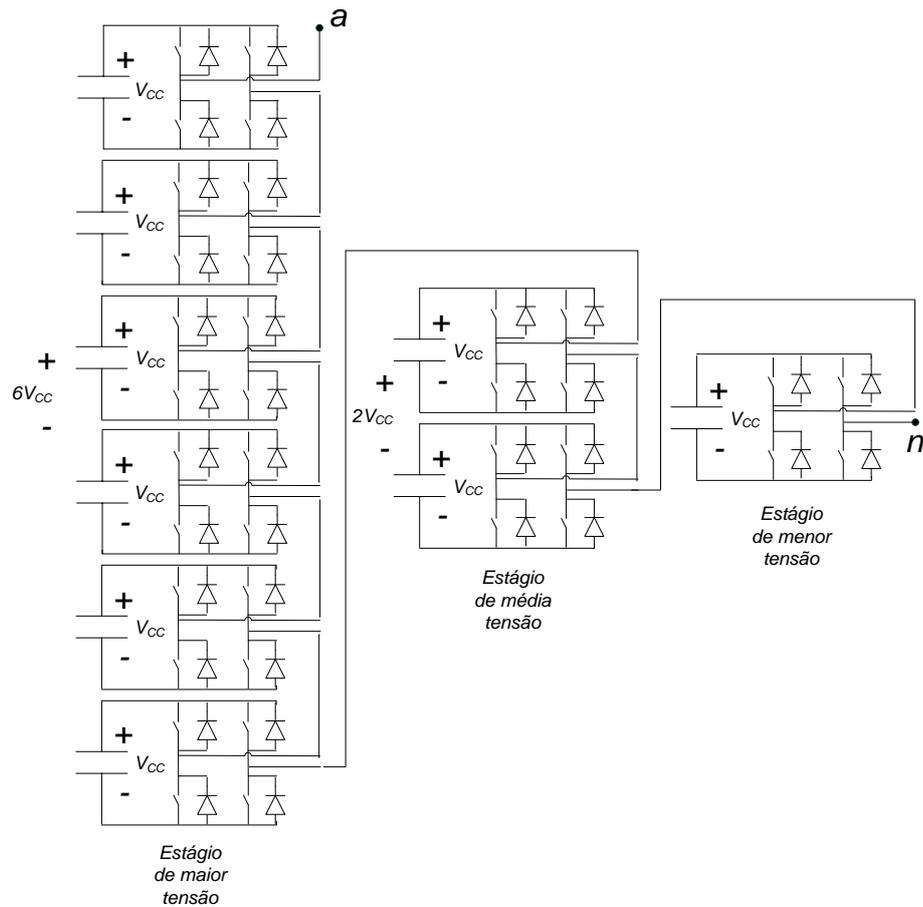


Figura 4.7 – CMCA com CMCS nos estágios de maior e média tensão (uma fase)

Outra vantagem desta proposta é a possibilidade de modificação da relação entre as tensões dos estágios, de acordo com necessidades do sistema, passando de 1/2/6 para 1/2/5 ou 1/3/4, ou mesmo para uma relação simétrica entre as nove células, apenas alterando o método de controle.

4.5 Técnicas de Modulação para Conversores Multiníveis em Cascata

De acordo com a classificação proposta em (MALINOWSKI, 2010), as técnicas de modulação para CMC podem ser divididas, quanto à frequência de chaveamento, em técnicas com chaveamento na frequência fundamental e técnicas com chaveamento em altas frequências. Na primeira, cada célula realiza apenas uma comutação por ciclo, enquanto que, na segunda, cada célula realiza várias comutações por ciclo da frequência fundamental do sistema.

Em (WU, 2006) as técnicas de modulação multiníveis apresentadas são também divididas, porém em Modulação por Largura de Pulso Senoidal Multiportadora, Modulação *Staircase* ou Multinível e Modulação por Vetores Espaciais.

4.5.1 Modulação *Staircase* ou Multinível

Com cada uma das células comutando na frequência fundamental, porém em ângulos diferentes, é possível obter diversos degraus de tensão que, somados, formam aproximadamente a tensão desejada (WU, 2006). A Figura 4.8 ilustra o processo em um conversor de três estágios.

Os degraus de cada estágio do conversor da Figura 4.8-(a) (v_1 , v_2 , v_3) apresentam o mesmo nível de tensão E , formando a tensão total de saída do CMC com valor de pico igual a $3E$. Níveis diferentes podem ser utilizados em cada estágio, como nas situações apresentadas na Seção 4.4 para os CMC Assimétricos. Além disso, os ângulos de comutação podem ser calculados previamente de forma a eliminar determinados harmônicos (DU, 2006).

Aumentando o número de comutações por ciclo em cada um dos estágios, é possível melhorar ainda mais a qualidade da tensão (MALINOWSKI, 2010), porém as perdas aumentam devido ao maior número de chaveamentos.

Esta técnica de modulação é base para o desenvolvimento do algoritmo de modulação do conversor simulado neste trabalho, mostrado na Seção 5.3.

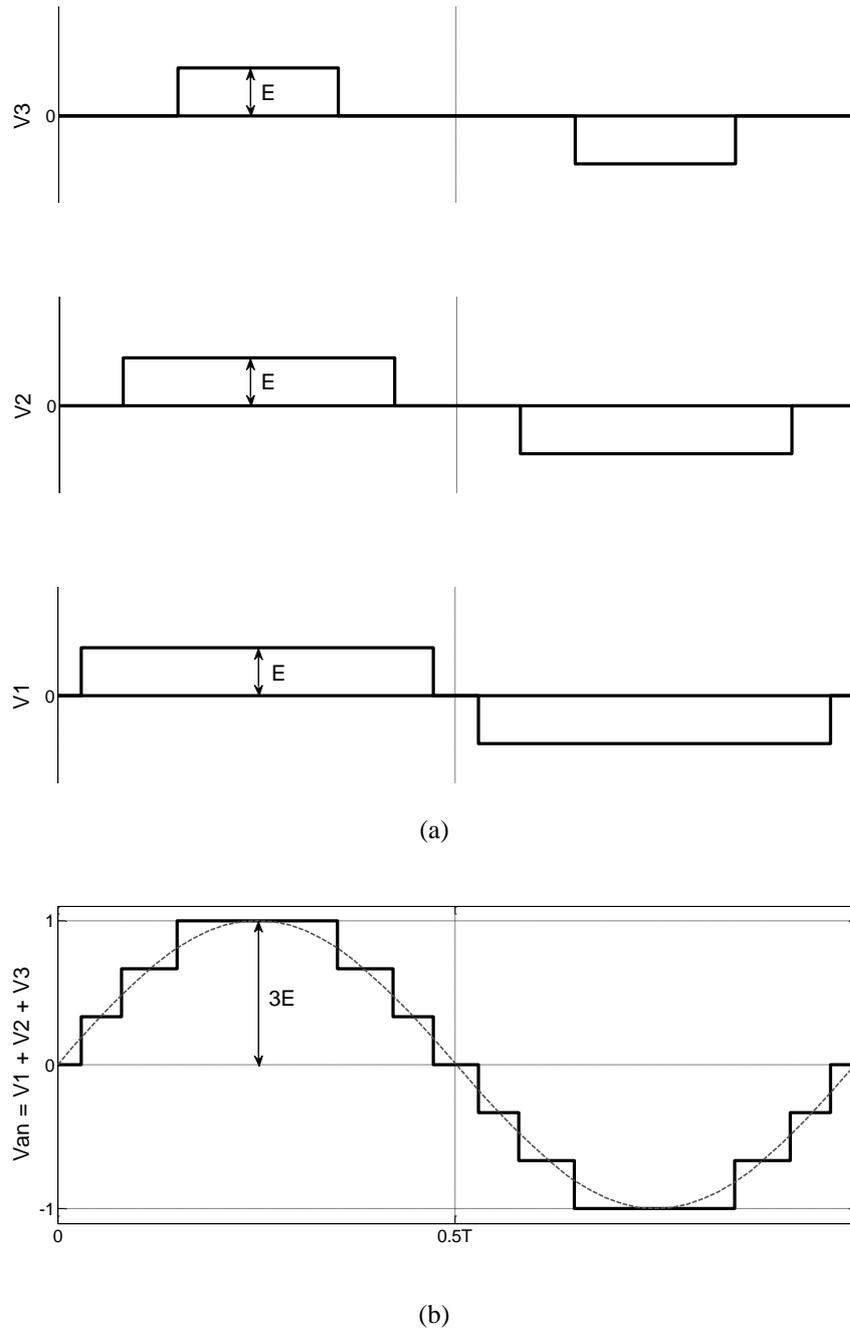


Figura 4.8 – Modulação *Staircase* (a) tensões sintetizadas em cada um dos três estágios e (b) tensão total de saída do CMC (tensões em pu)

4.5.2 Modulação por Vetores Espaciais

Em (WU, 2006) esta técnica de modulação é descrita para um conversor trifásico composto por apenas uma ponte-H trifásica. Em (MALINOWSKI, 2010) e (SILVA, 2007),

bem como em referências citadas por estes autores, são mostradas aplicações desta técnica em conversores com mais células e, conseqüentemente, mais níveis.

Em um conversor multinível formado por três braços monofásicos independentes com n níveis de tensão por fase, existem n^3 combinações possíveis destes níveis, que produzem diferentes valores de tensão nas três fases. Se for aplicada uma transformação de Clarke nas tensões a , b e c derivadas destas combinações, obtendo suas correspondentes nos eixos α e β , cada combinação pode ser representada como um vetor bidimensional, chamado vetor espacial, como mostra a Figura 4.9.

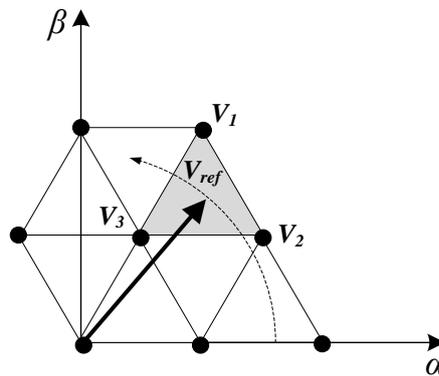


Figura 4.9 – Representação dos vetores espaciais nos eixos $\alpha\beta$

Conforme a Figura 4.9, entre três vetores próximos (V_1, V_2, V_3) forma-se uma região ou setor triangular. Para n níveis existem $6(n - 1)^2$ regiões. O vetor V_{ref} é uma composição dos vetores vértices do setor em que se encontra e gira na frequência angular $2\pi f$, em que f é a frequência de operação do sistema, percorrendo os diversos setores. O período em que V_{ref} permanece em cada região deve ser dividido entre seus vetores vértices, que representam determinadas combinações de níveis, que definem os períodos de condução das chaves semicondutoras (WU, 2006), (SILVA, 2007).

Após o cálculo de todos os vetores possíveis, a sequência de regiões a serem percorridas deve ser planejada de forma a melhorar o desempenho da técnica. Mais de um vetor pode ter sua representação nos eixos $\alpha\beta$ coincidente, logo, diferentes combinações de níveis podem resultar em uma mesma tensão na saída do conversor, permitindo certa redundância. Esta particularidade possibilita, além da minimização da frequência de chaveamento, o controle das tensões dos capacitores CC, a melhoria dos índices de qualidade da tensão sintetizada, entre outras vantagens (MALINOWSKI, 2010).

Resumindo, a frequência fundamental da tensão de saída do conversor multinível é definida a partir da frequência angular de V_{ref} , enquanto a amplitude desta tensão é definida

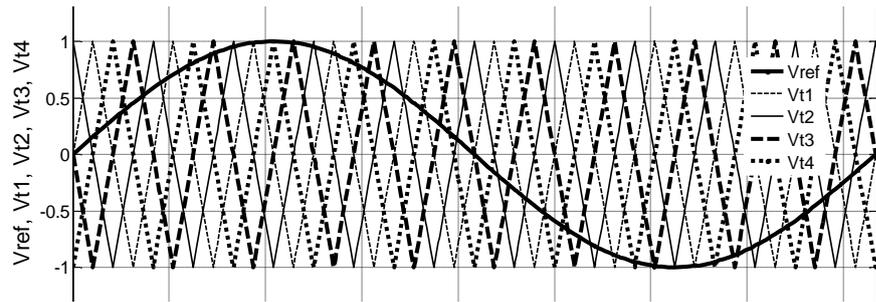
pela magnitude deste vetor. Logo, a tensão sintetizada é formada por diversos degraus, ou níveis, semelhante à obtida pela Modulação *Staircase*. Esta técnica é adequada para implementações digitais, porém torna-se complexa quando o número de níveis é grande (SILVA, 2007).

4.5.3 Modulação por Largura de Pulso Senoidal Multiportadora

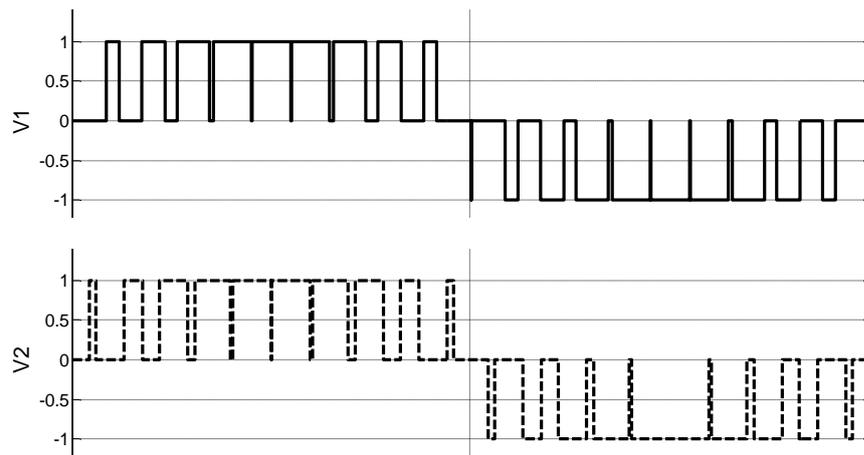
Esta técnica é uma aplicação da Modulação por Largura de Pulso (PWM) para conversores multiníveis. Através de diversas portadoras triangulares com fases ou posicionamentos verticais diferentes, é possível sintetizar uma forma de onda com baixo conteúdo harmônico.

No primeiro caso, utilizando portadoras defasadas entre si (*Phase-shifted carriers* PWM), para se obter n níveis na tensão sintetizada são necessárias $(n - 1)$ portadoras triangulares com mesmas frequência e amplitude, porém defasadas de $2\pi/(n - 1)$ radianos (WU, 2006). Variações no procedimento são citadas em (SILVA, 2007). A Figura 4.10 ilustra a técnica em um conversor de dois estágios, em que são geradas tensões com cinco níveis a partir da utilização de quatro portadoras defasadas de $\pi/2$ radianos entre si.

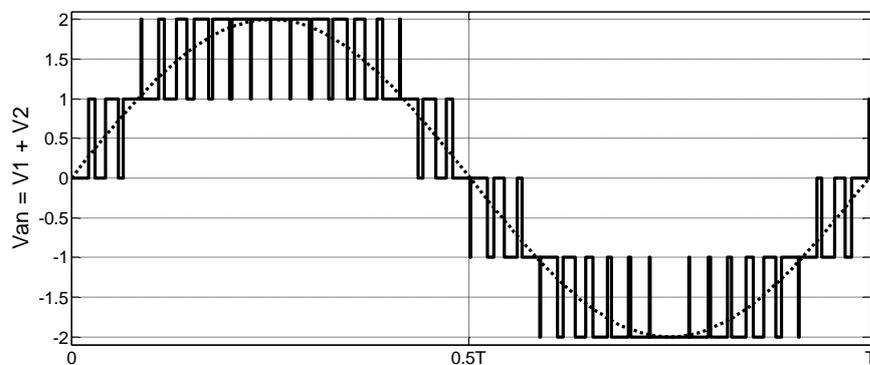
Na Figura 4.10-(a) são mostradas, além de v_{ref} , as quatro portadoras triangulares (v_{t1} , v_{t2} , v_{t3} , v_{t4}) em 600Hz, defasadas de $\pi/2$ radianos. Na comparação com a tensão de referência (v_{ref}) são gerados os pulsos (v_1 , v_2) mostrados na Figura 4.10-(b) que, somados, produzem a tensão v_{an} mostrada na Figura 4.10-(c). Segundo (MALINOWSKI, 2010), esta é a técnica de modulação mais usada em CMC. Apresenta distribuição uniforme de potência entre as células e é de fácil implementação computacional para qualquer número de estágios.



(a)



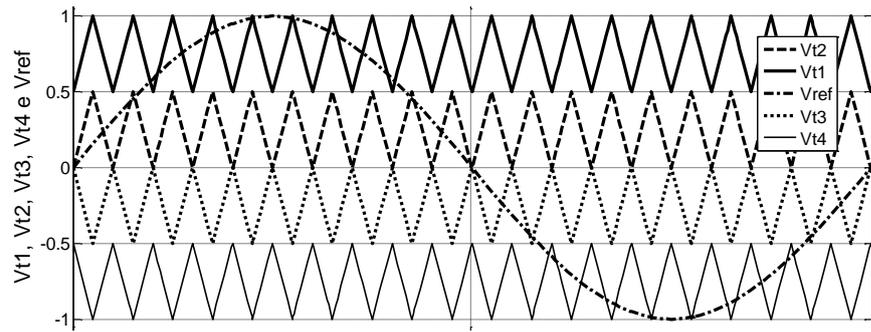
(b)



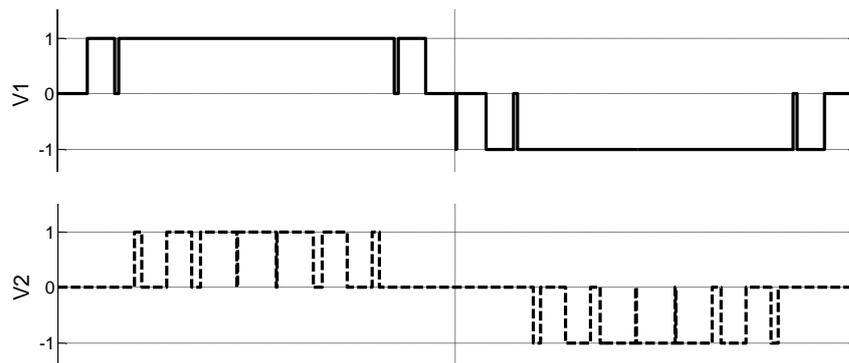
(c)

Figura 4.10 – Modulação por Largura de Pulso Senoidal Multiportadora com deslocamento em fase (a) tensão de referência e portadoras triangulares, (b) pulsos sintetizados nos dois estágios e (c) tensão total de saída do CMC (tensões em pu)

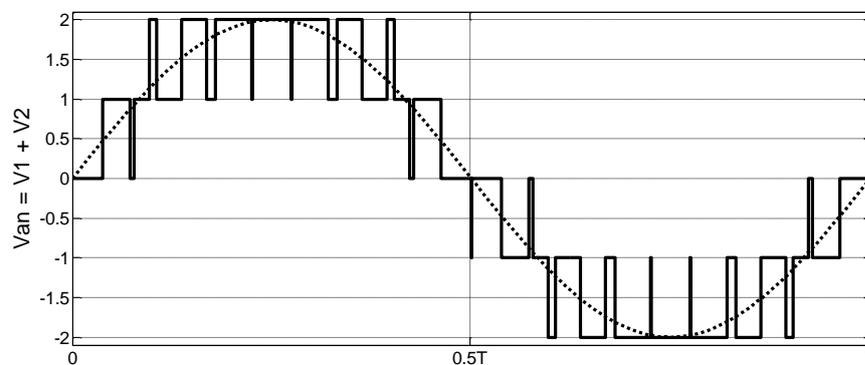
A segunda estratégia PWM Multiportadora utiliza-se de portadoras triangulares deslocadas de um nível CC entre si. A Figura 4.11 apresenta as formas de onda obtidas.



(a)



(b)



(c)

Figura 4.11 – Modulação por Largura de Pulso Senoidal Multiportadora com deslocamento em nível (a) tensão de referência e portadoras triangulares, (b) pulsos sintetizados nos dois estágios e (c) tensão total de saída do CMC (tensões em pu)

Semelhante ao método anterior, para n níveis na tensão sintetizada são necessárias $(n - 1)$ portadoras triangulares com frequência e amplitude iguais, porém vertical e continuamente dispostas em relação ao sinal senoidal de referência. Como mostrado na Figura 4.11-(a), são utilizadas quatro portadoras triangulares, produzindo cinco níveis de tensão, conforme a Figura 4.11-(c). A tensão v_1 é sintetizada a partir da comparação de v_{ref} com as portadoras v_{t2} e v_{t3} , e v_2 a partir da comparação de v_{ref} com v_{t1} e v_{t4} , conforme a Figura

4.11-(b). Neste caso, as portadoras estão dispostas em oposição de fase (POD – *Phase Opposite Disposition*). Variações no método são comentadas em (WU, 2006), bem como uma comparação entre as técnicas com deslocamento em nível e em fase. Com as portadoras deslocadas em nível, a distribuição de potência entre as células não é uniforme. Este problema pode ser resolvido com a rotação das portadoras entre as células (MALINOWSKI, 2010).

4.6 Conversores Multiníveis Modulares

Segundo (MALINOWSKI, 2010), topologias alternativas para conversores multiníveis têm sido apresentadas, com destaque para três: CMC com transformadores de alta frequência, CMC a partir de CSC em vez de VSC e Conversores Multiníveis Modulares (MMC – *Modular Multilevel Converter*) a meia-ponte.

Em (PEREIRA, 2010), o termo MMC também é aplicado aos CMC em geral, usando como célula a ponte-H completa (Figura 4.4 – Ponte-H monofásica), como as utilizadas neste trabalho, ou a meia-ponte, como mostra a Figura 4.12.

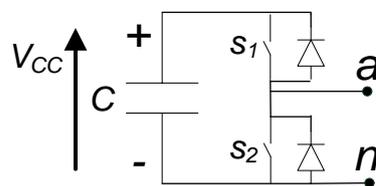


Figura 4.12 – Célula básica de um MMC (meia-ponte)

Porém, no MMC com meia-ponte, além do cascadeamento das células, é utilizada uma fonte de tensão CC em paralelo com todas as células em conjunto. Para os objetivos do SSSC, pode-se utilizar um capacitor nesta função.

Ainda segundo Pereira *et al* (2010), o MMC com ponte completa é mais indicado para aplicações diretas em tensão alternada, enquanto o MMC a meia-ponte tem melhor desempenho em conversões CA/CC, crescendo em importância depois dos anúncios de sistemas de transmissão CC HVDC PLUS (DORN, 2008).

A Figura 4.13 mostra a estrutura de um MMC monofásico com meia-ponte.

Cada uma das células possui dois estados. Quando a chave superior está fechada e a inferior aberta, a célula está ligada (*ON-state*) e a tensão em seus terminais é a de seu capacitor flutuante. Quando em situação contrária, está fechada (*OFF-state*), com tensão nula

em seus terminais. As tensões nos terminais dos estágios em conjunto com a tensão do capacitor C (V_{cc}) compõem a tensão v_{an} .

As tensões de cada capacitor flutuante são normalmente V_{cc}/n , sendo V_{cc} a tensão do capacitor externo e n o número de células em cada fase. Com a seleção dos diferentes módulos para a composição da tensão v_{an} , os capacitores flutuantes estão sempre sendo carregados ou descarregados, de acordo com o sentido da corrente e devido às perdas internas. Para que não haja desbalanceamento entre suas tensões, determinados algoritmos são utilizados na escolha dos estágios usados em cada sequência de chaveamentos (ROHNER, 2010).

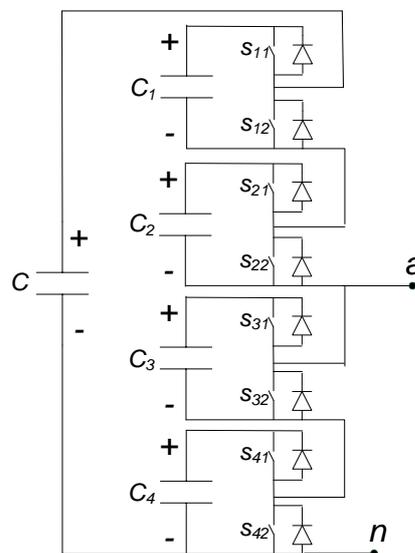


Figura 4.13 – Estrutura monofásica de um MMC a meia-ponte com quatro células

Com um MMC semelhante ao da Figura 4.13, as células podem ser agrupadas em dois braços, um superior e outro inferior ao ponto a . Logo, cada braço pode sintetizar $(n/2) + 1$ níveis de tensão, múltiplas de V_{cc}/n e zero. As tensões de cada braço em conjunto com a tensão V_{cc} do capacitor externo formam a tensão de saída do conversor.

São apontados como pontos positivos do MMC a modularidade; a possibilidade de ligação sem transformador, pois o número de módulos pode ser aumentado até atingir a tensão desejada; a qualidade da tensão sintetizada, o que pode dispensar filtros; a diminuição da frequência de chaveamento para os semicondutores, entre outros (MALINOWSKI, 2010), (PEREIRA, 2010).

4.7 Conclusões parciais

O avanço da tecnologia de fabricação de dispositivos semicondutores de potência permitiu o desenvolvimento de VSC de maior capacidade que, ao serem agrupados em diferentes topologias, conseguem sintetizar tensões cada vez mais altas.

De acordo com (ZHANG, 2001), (SEN, 1998) e (CIGRÉ, 2009), os CMC, com capacitores CC separados por célula monofásica, são os mais adequados para suporte de potência reativa em aplicações em SSSC. Não necessitam de diodos de grampeamento, nem capacitores flutuantes, e ampliam o número de níveis de tensão e a tensão total de saída apenas com o aumento do número de células em cascata. Para as outras topologias de conversores multiníveis, quando se deseja ampliar o número de níveis, a necessidade de componentes auxiliares aumenta consideravelmente (SILVA, 2007). De qualquer forma, aumentando a amplitude da tensão sintetizada até valores compatíveis com o sistema elétrico em questão, torna-se viável a ligação do SSSC sem transformador, o que poupa custos e outras dificuldades (MALINOWSKI, 2010). Os MMC, mais recentes, também compartilham das vantagens do CMC (PEREIRA, 2010).

Utilizar células monofásicas em vez de trifásicas no conversor propicia a separação efetiva do controle para cada fase, permitindo correções de desbalanceamentos. Esta característica facilita também a manutenção e diminui custos, pois o conversor é construído a partir de diversos blocos iguais, que podem ser substituídos em caso de problema ou falha.

Se os capacitores CC de cada estágio são carregados com tensões diferentes (cascata assimétrica), relacionadas de uma forma que permita a síntese de níveis consecutivos de tensão para a composição da tensão total de saída, como propõe Manjrekar *et al* (1998), é possível utilizar a modulação por largura de pulso (PWM) em altas frequências na célula de menor tensão, o que melhora os índices de qualidade da tensão sintetizada. Enquanto isso, as células de maior tensão podem ser moduladas em frequências mais baixas, diminuindo as perdas nas chaves semicondutoras (SILVA, 2007).

Nesta dissertação foi escolhida a relação $1/2/6$ entre as três tensões CC de cada um dos três braços monofásicos do conversor, o que permite dezenove níveis de tensão consecutivos e disparidade na distribuição das tensões entre os estágios relativamente menor, em comparação com outras possíveis relações. O resultado da composição das três tensões sintetizadas pelos estágios é semelhante ao obtido pela Modulação *Staircase* (Seção 4.5.1), porém com PWM de alta frequência na célula de menor tensão.

As desvantagens do CMCA em relação ao CMCS são a perda de modularidade, devido à utilização de chaves semicondutoras de diferentes capacidades nos diversos estágios, e a responsabilidade pela síntese de grande parte da tensão de saída concentrada em apenas um dos estágios (SILVA, 2007), (MALINOWSKI, 2010). Apesar disso, se em cada estágio do CMCA é utilizado um CMCS (Figura 4.7), de forma que todas as células do conversor sejam idênticas, a modularidade torna-se novamente uma realidade, porém um número maior de células é necessário para uma mesma tensão total sintetizada.

5 SIMULAÇÕES

5.1 Introdução

Neste capítulo são mostrados o SSSC desenvolvido e os resultados obtidos nas simulações deste compensador ligado ao sistema elétrico simplificado. A Figura 5.1 mostra o diagrama de blocos do SSSC ligado à rede elétrica.

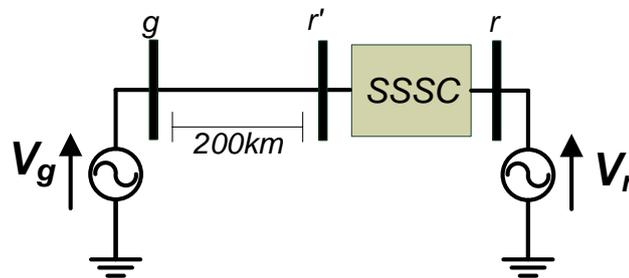


Figura 5.1 – SSSC ligado ao sistema elétrico simplificado

Nas simulações foram utilizadas fontes trifásicas ideais, indicadas na Figura 5.1 por V_g e V_r , defasadas de 30° entre si, ambas com tensão eficaz de 230 kV entre fases, na frequência de 60 Hz. As linhas de transmissão, de 200 km, possuem resistência de $0,0375 \Omega/\text{km}$ e indutância de $0,9781 \text{ mH}/\text{km}$. As capacitâncias foram desprezadas.

5.2 SSSC

O SSSC utilizado é composto de três CMCA monofásicos de três estágios, com relação 1/2/6 entre as tensões CC de cada estágio. Sua ligação com o sistema é feita sem transformadores. Maiores explicações sobre estas características acima estão em seções anteriores, com destaque para a Seção 4.4.

A Figura 5.2 apresenta a estrutura do VSC ligado ao sistema de forma mais detalhada. As barras r' e r , entre as quais é posicionado o SSSC, são as mesmas representadas na Figura 5.1, indicando proximidade do terminal receptor. Nesta figura não são mostrados os circuitos de medição, de controle e auxiliares.

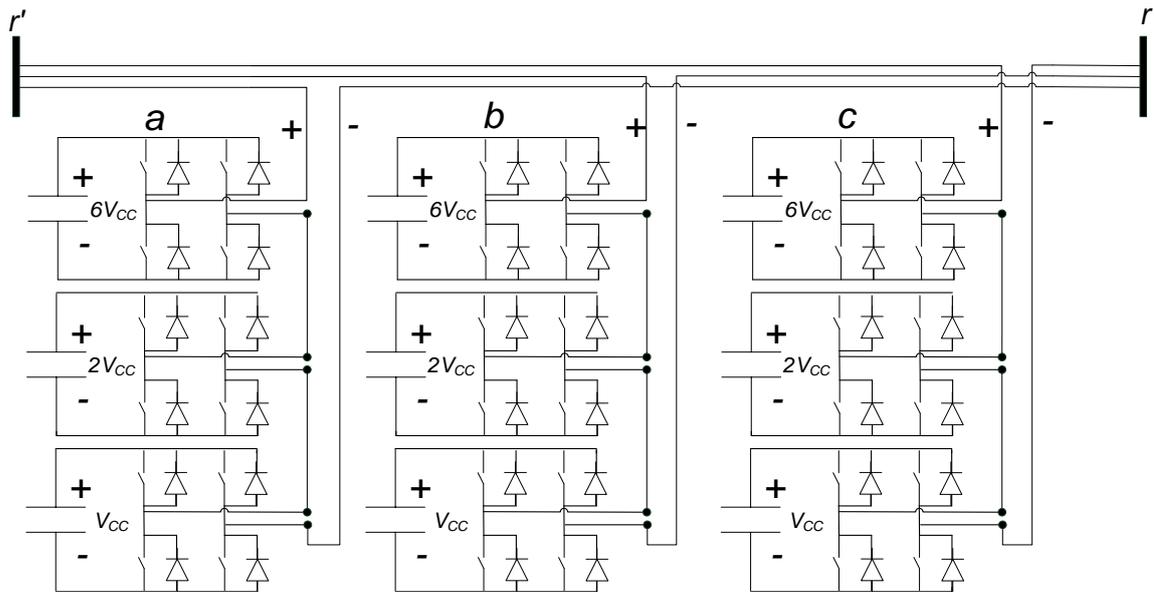


Figura 5.2 – Ligação dos três CMCA monofásicos ao sistema elétrico

As células são pontes-H com chaves e diodos em antiparalelo ideais. Os capacitores são isolados e, obedecendo a relação 1/2/6, devem estar carregados com tensões de 13,33, 26,67 e 80 kV. A capacitância, escolhida empiricamente nas simulações, é de 10 mF. Considerações em relação ao dimensionamento destes capacitores estão em (BARBOSA, 2000). Conforme mostrado em Silva (2007), utilizou-se a tensão CC do menor estágio aumentada de 20% ($13,33 \text{ kV} + 2,67 \text{ kV} \cong 16 \text{ kV}$) para reduzir possíveis distorções nas tensões sintetizadas.

Nota-se também que não foram utilizados filtros entre os conversores e as linhas. Como as correntes do sistema fluem inteiramente pelo SSSC, as perdas nos filtros seriam consideráveis. Além disso, o elevado número de níveis produz uma tensão com baixo conteúdo harmônico.

5.3 Controle e síntese das tensões no SSSC

A estratégia de modulação utilizada no processo de síntese das tensões de compensação é semelhante à Modulação *Staircase*, descrita na Seção 4.5.1, pois a soma das tensões sintetizadas por cada estágio resulta em uma tensão total em forma de escada, com até 19 degraus ou níveis distintos.

Sabe-se que as tensões impostas pelo SSSC são resultantes do processo de inversão das tensões contínuas das fontes conectadas aos terminais CC de cada módulo. Neste trabalho, como o SSSC compensa potência reativa em série com a linha transmissão, as fontes contínuas conectadas aos terminais de cada módulo podem ser substituídas por capacitores carregados. Porém, devido a perdas internas nos conversores, as tensões destes capacitores tendem a diminuir e precisam ser reguladas. Logo, além de uma componente em quadratura (v_q) com a corrente de linha, responsável pela compensação de potência reativa, deve haver uma componente em fase (v_p) com esta corrente, responsável pela regulação das tensões CC dos capacitores. A soma destas duas componentes é a tensão de referência para o cálculo dos pulsos para os conversores.

Utilizando os algoritmos de compensação série baseados na Teoria $p-q$ apresentados no Capítulo 3, é possível injetar ou absorver potência ativa do sistema calculando instantaneamente valores para os parâmetros R_c , V_p ou p , referentes aos algoritmos **X_c direto**, **V_c direto** e **Q_c direto**, respectivamente. A energia ativa trocada com a rede carrega ou descarrega os capacitores quando necessário, mantendo suas tensões dentro de uma faixa tolerável. Neste trabalho esta estratégia não é usada. É atribuído valor zero para R_c , V_p ou p e um único método de regulação de tensão nos capacitores é utilizado para todos os algoritmos testados, inclusive para **X_c indireto** e **V_c indireto**, não baseados na Teoria $p-q$.

Em (ZUÑIGA, 2002a) é apresentado um método de síntese de resistências que permite a absorção de potência ativa da rede para carregar ou descarregar os capacitores, buscando a regulação de suas tensões. Em (SILVA, 2007) é utilizado método semelhante a este, bem como ao desta dissertação. Como cada fase possui um conversor com três capacitores (multinível), com tensões diferentes entre si, cada um deles deve ter seu circuito de regulação próprio, como mostra a Figura 5.3 apenas para a fase a .

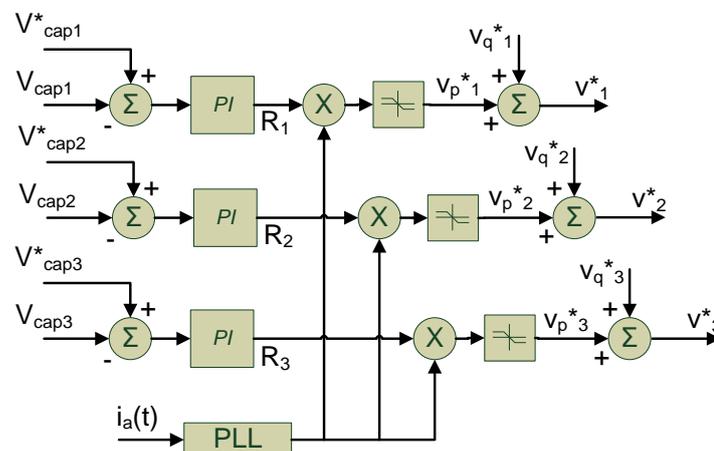


Figura 5.3 – Algoritmo para regulação das tensões CC nos três capacitores da fase a

Analisando a Figura 5.3, pode-se perceber que as variáveis de entrada do algoritmo são as tensões de referência de cada capacitor ($V_{cap1}^*, V_{cap2}^*, V_{cap3}^*$), as tensões medidas nos capacitores ($V_{cap1}, V_{cap2}, V_{cap3}$) e a corrente instantânea filtrada e sincronizada da fase correspondente, $i_a(t)$, pois, no sistema utilizado, cada fase possui seu VSC monofásico independente.

O erro calculado entre $V_{cap k}$ e $V_{cap k}^*$ passa por um controlador proporcional-integral. O resultado deste processo pode ser interpretado como uma resistência (R_1, R_2, R_3) que, ao ser multiplicada pela corrente medida, gera uma tensão instantânea em fase ou em oposição de fase com esta corrente, $v_p^*(t)$. Após passar por um limitador, esta tensão é então somada com a tensão em quadratura $v_q^*(t)$, já calculada por um dos algoritmos de compensação de potência reativa (Capítulo 3). Os limitadores, inseridos após cada multiplicador, têm por função impedir que a tensão em fase calculada seja grande o suficiente para distorcer a tensão total, assegurando, porém, que esta seja capaz de suprir a potência ativa necessária à regulação das tensões dos capacitores. Ao sintetizar uma tensão em fase ou em oposição de fase com a corrente, os conversores estão trocando potência ativa com o sistema elétrico, fornecendo ou absorvendo, conforme mostra a Figura 1.2.

A Figura 5.4 mostra como são calculados os pulsos para as chaves semicondutoras em uma das fases.

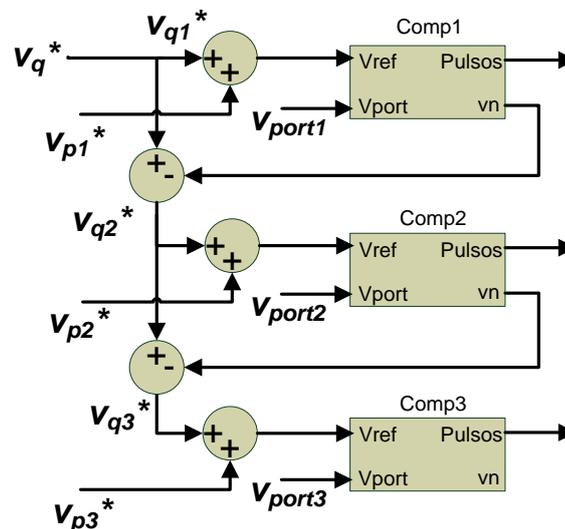


Figura 5.4 – Algoritmo de modulação e controle utilizado para uma fase

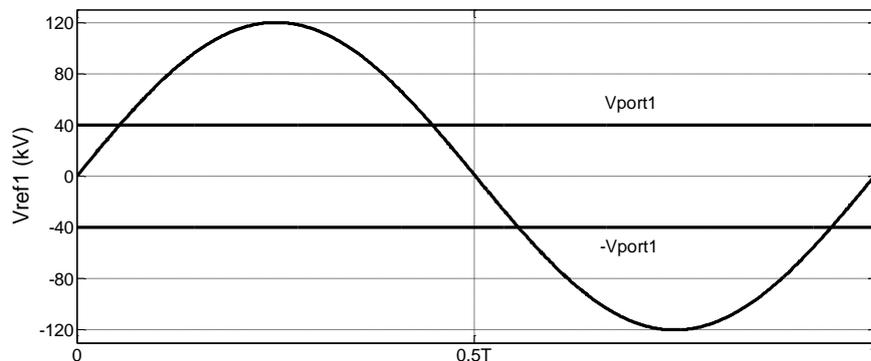
Os comparadores indicados por $Comp_1$, $Comp_2$ e $Comp_3$ são os responsáveis pelo cálculo dos pulsos para cada um dos três estágios do CMCA. Nota-se que a tensão de referência ($v_{ref n}$) para o comparador n ($Comp_n$) é a diferença entre a componente em

quadratura ($v_q^*_{(n-1)}$) da tensão de referência e a tensão calculada ($v_{(n-1)}$), ambas do comparador anterior. A componente em fase ($v_p^*_{(n-1)}$) da tensão de referência do comparador superior não é utilizada nesta comparação para facilitar a implementação do algoritmo, o que é aceitável, pois esta componente normalmente representa uma parcela bem pequena da tensão total sintetizada.

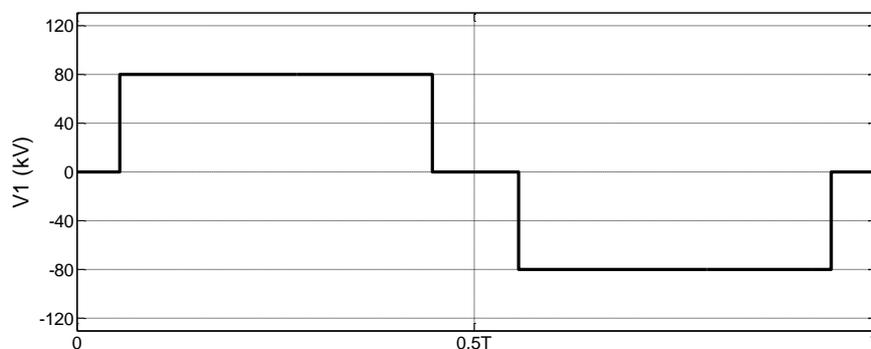
A portadora de $Comp_n$ é $v_{port n}$. Quando $v_{ref n} > v_{port n}$, $v_n = V_n$, sendo V_n a parcela da tensão total máxima destinada ao enésimo estágio. Quando $v_{ref n} < -v_{port n}$, $v_n = -V_n$. Enfim, se $v_{port n} > v_{ref n} > -v_{port n}$, $v_n = 0$.

A tensão máxima gerada pelo CMCA projetado é de 120 kV. As portadoras indicadas por $v_{port 1}$ e $v_{port 2}$ são 40 kV e 13,3 kV respectivamente. Caso se deseje sintetizar uma tensão de compensação de 120 kV, o primeiro estágio fica responsável por uma tensão de 80 kV enquanto o segundo estágio, por uma tensão de 26,7 kV. Os 13,3 kV restantes serão modulados no terceiro estágio e, somados às tensões dos estágios anteriores, compõem a tensão total do CMCA.

As Figura 5.5, Figura 5.6, Figura 5.7, Figura 5.8 e Figura 5.9 ilustram o processo.



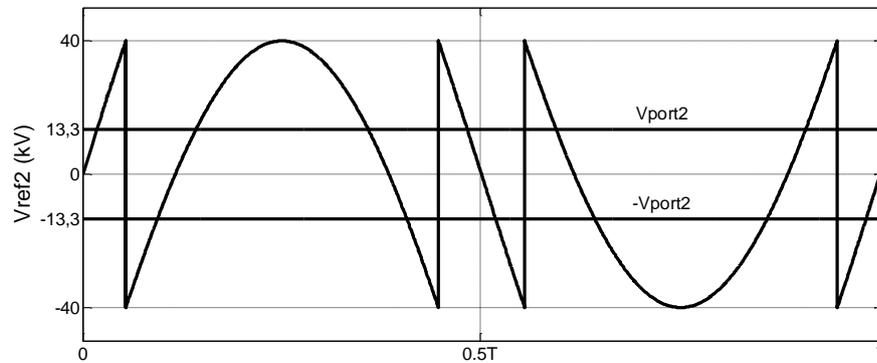
(a)



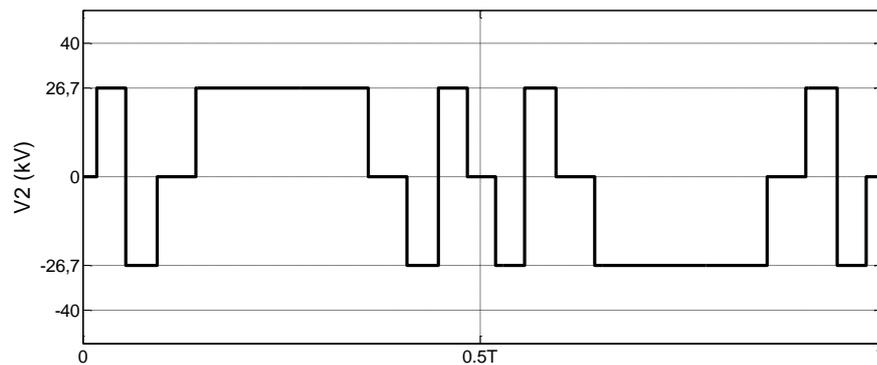
(b)

Figura 5.5 – Síntese da tensão pelo estágio de maior tensão do CMCA: (a) comparação de $v_{ref 1}$ e portadoras $\pm v_{port 1}$ e (b) tensão sintetizada v_1

Nos dois gráficos da Figura 5.5 fica evidente que toda a parcela da tensão total a ser sintetizada acima de 40 kV fica sob responsabilidade do estágio de maior tensão, que gera pulsos de amplitude fixa com duração proporcional a esta parcela. A comparação de $v_{ref\ 1}$, de 120 kV de pico, com $\pm v_{port\ 1}$, de ± 40 kV produz a tensão v_1 , de degraus com ± 80 kV.



(a)



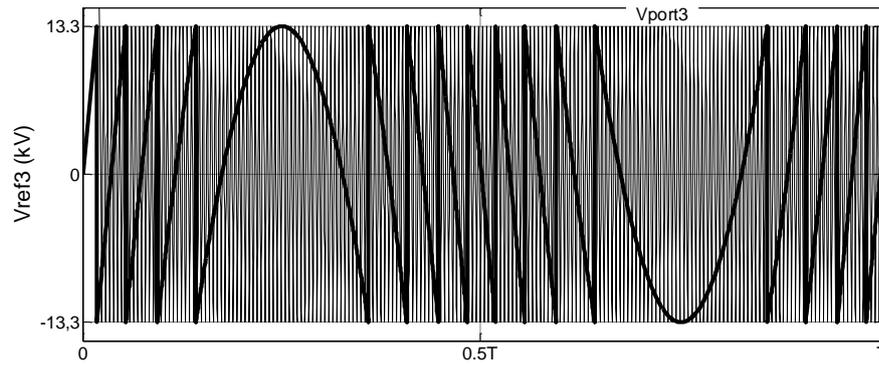
(b)

Figura 5.6 – Síntese da tensão pelo estágio de média tensão do CMCA: (a) comparação de $v_{ref\ 2}$ e portadoras $\pm v_{port\ 2}$ e (b) tensão sintetizada v_2

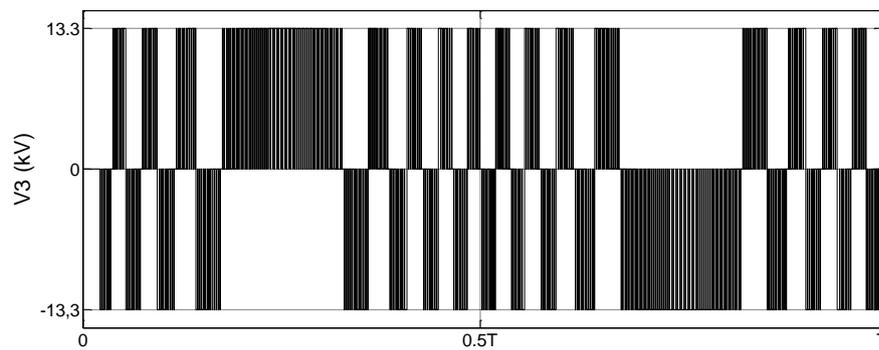
A tensão de referência para o segundo estágio, $v_{ref\ 2} = v_{q\ 1}^* - v_1$, é mostrada na Figura 5.6-(a), onde é comparada com $\pm v_{port\ 2}$, de $\pm 13,3$ kV, gerando v_2 , mostrada na Figura 5.6-(b).

Percebe-se que a modulação utilizada nos dois estágios de maior tensão não deixa de ser por largura de pulso (PWM). A diferença está justamente na baixa frequência dos pulsos. No caso de v_2 , há também irregularidade na duração dos pulsos.

Para o terceiro estágio, a tensão de referência é $v_{ref\ 3} = v_{q\ 2}^* - v_2$, como mostra a Figura 5.7-(a). Comparada com a portadora triangular de 12000 Hz, produz a tensão v_3 , mostrada na Figura 5.7.



(a)



(b)

Figura 5.7 – Síntese da tensão pelo estágio de menor tensão do CMCA: (a) comparação de v_{ref3} e portadora triangular v_{port3} e (b) tensão sintetizada v_3

A Figura 5.8 mostra um detalhe das tensões v_{ref3} e v_{port3} (portadora triangular) em uma janela de tempo menor.

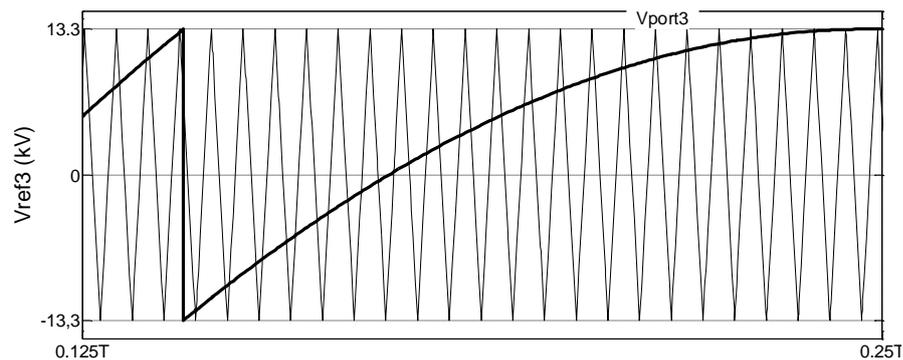


Figura 5.8 – Comparação de v_{ref3} e portadora triangular v_{port3}

Enfim, somando as tensões sintetizadas por cada um dos estágios, é obtida a tensão total na saída do CMCA ($v = v_1 + v_2 + v_3$), como mostra a Figura 5.9.

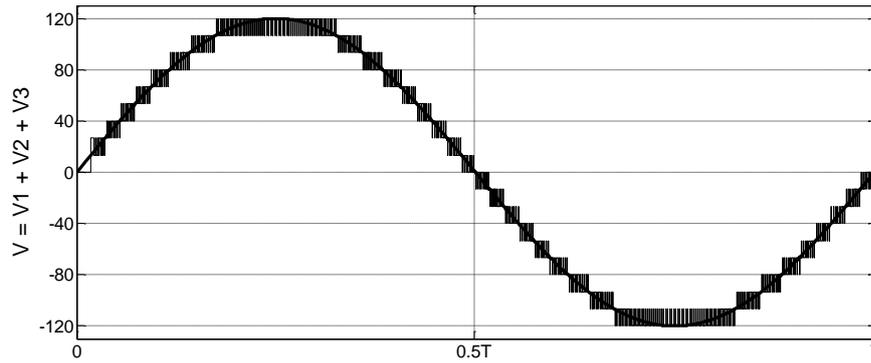


Figura 5.9 –Tensão total na saída do CMCA ($v = v_1 + v_2 + v_3$)

A Figura 5.10 mostra o diagrama de blocos do SSSC simulado.

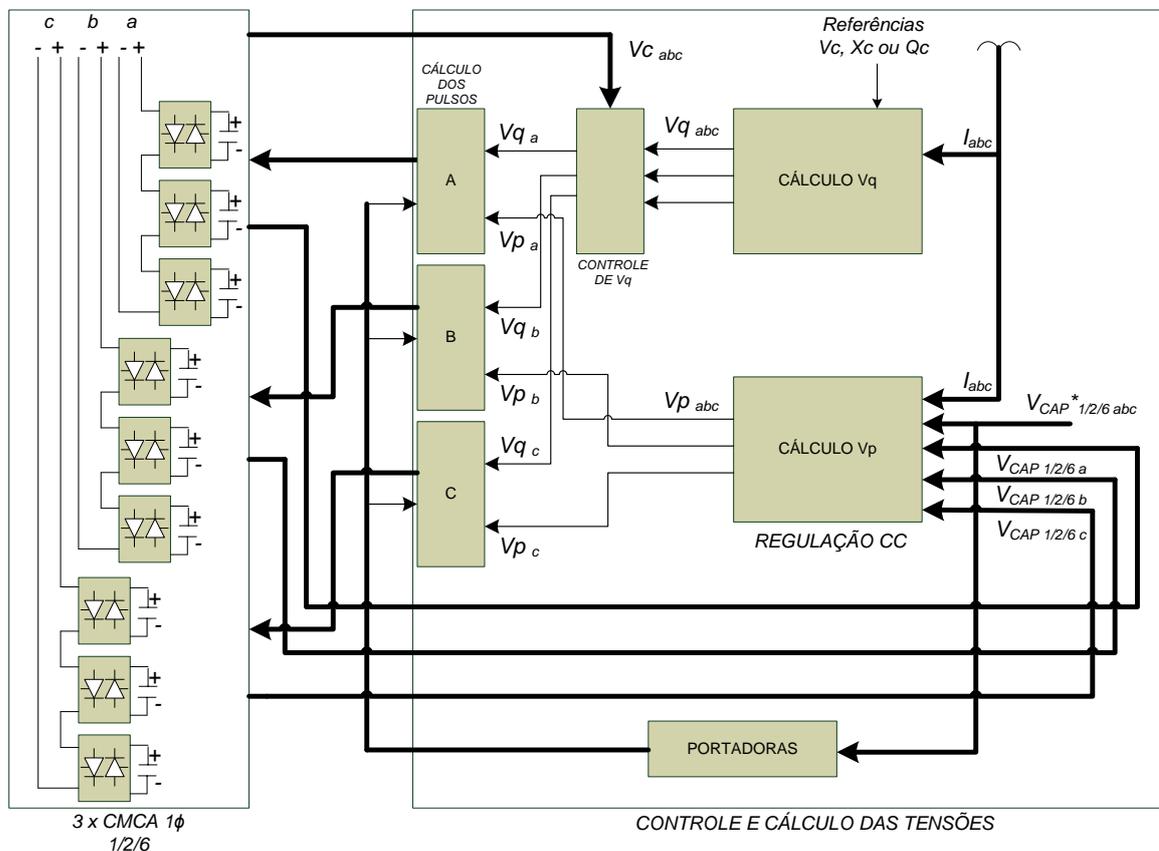


Figura 5.10 – SSSC simulado

O bloco nomeado $3 \times \text{CMCA } 1\phi \ 1/2/6$ indica os três CMCA monofásicos com três estágios com tensões CC relacionadas a $1/2/6$, conforme explicado na Seção 5.2, com destaque para a Figura 5.2. O bloco nomeado *Controle e Cálculo das Tensões* é explicado na Seção 5.3. Neste bloco estão os cálculos das tensões em quadratura (v_q) e das tensões em fase (v_p) para as três fases.

A referência para o bloco de cálculo de v_q pode ser em tensão, reatância ou potência reativa, de acordo com a modalidade de controle escolhida (Seção 3.5). As correntes de linha medidas, indicadas na Figura 5.10 pelo barramento I_{abc} , também são necessárias aos cálculos, bem como as tensões de referência para os capacitores, indicadas pelo barramento $V_{CAP abc}^*$.

O bloco identificado pelo nome *Portadoras* efetua o cálculo das mesmas para a estratégia de modulação utilizada. Os blocos de cálculo dos pulsos para cada um dos CMCA recebem então os sinais das portadoras para seus três estágios e as tensões de compensação para cada uma das fases. O bloco intitulado *Controle de v_q* , não comentado nos capítulos anteriores, compara a tensão total ($v_q + v_p$) sintetizada pelo CMCA com a tensão de referência v_q^* e gera um sinal de erro e que busca aproximar ainda mais a tensão de compensação real da desejada.

A Figura 5.11 mostra este bloco.

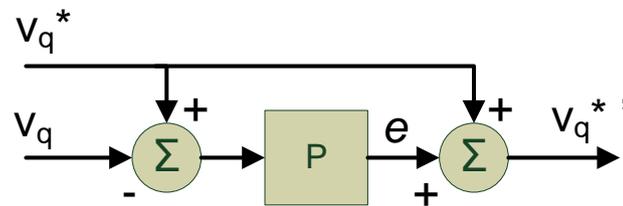


Figura 5.11 – Bloco *Controle de v_q* para uma fase

É utilizada a tensão total ($v_q + v_p$), em vez de apenas v_q , na comparação com a tensão de referência calculada (v_q^*), pois esta estratégia simplifica o controle, não prejudica a regulação das tensões CC dos capacitores e torna mais preciso o cálculo da tensão de compensação. A tensão de saída deste bloco é indicada na Figura 5.11 por $v_q^{*'}$. Este bloco é baseado no sistema de controle *Feedforward* (SEBORG, 1989), em que um erro previsto para o sistema é estimado e subtraído previamente do sinal de entrada. Desta forma, o efeito do erro real sobre o sinal de saída é mitigado.

Cabe salientar que a escolha de altas tensões para os estágios, com destaque para a de 80 kV no maior, pode deixar de ser um problema quando se trabalha com a ideia mostrada na Figura 4.7, em que estágios assimétricos são constituídos também por vários estágios simétricos.

5.4 Resultados

A partir do sistema elétrico mostrado na Figura 5.1, são obtidos alguns resultados para os cinco algoritmos de compensação série apresentados na Seção Algoritmos para compensação série 3.5. Como as correntes e tensões simuladas são balanceadas e os conversores monofásicos são independentes, não foi inserido o detector de sequência positiva descrito na Seção 3.4.

A impedância da linha de transmissão sem compensação é de $Z_L = 7,5 + j73,75 \Omega$. A corrente medida nesta situação possui valor de pico aproximado de 1300A. Para fins de comparação, o fluxo de potência ativa teórica (P_t) pelo sistema sem compensação, desprezando as perdas, pode ser calculado pela Equação (2.15), para $\delta = 30^\circ$, a partir da barra g :

$$P_t = \frac{(230 \text{ kV})^2}{73,75\Omega} \text{sen}30^\circ = 358,644 \text{ MW} \quad (5.1)$$

Os resultados estão divididos com base nas três modalidades de compensação série apresentadas na Seção 2.3, com o SSSC emulando fonte de tensão independente, emulando reatância série e injetando potência reativa.

5.4.1 SSSC emulando fonte de tensão independente

Nesta seção são apresentados os resultados das simulações de dois algoritmos. O primeiro deles, mostrado na Figura 3.10, utiliza o EPLL apenas como filtro para os sinais de corrente de entrada e faz a sincronização em malha aberta, como mostra a Figura 3.2, manipulando as tensões e correntes nas coordenadas $\alpha\beta$ (Algoritmo V_c *direto*). O segundo, mostrado na Figura 3.12, sem detector de sequência positiva, utiliza a malha inferior do EPLL para sincronização e cálculo da tensão de referência, além de outro EPLL completo apenas como filtro para os sinais de entrada (Algoritmo V_c *indireto*).

A Figura 5.12 mostra a tensão de referência $v_{c \text{ ref}}$ calculada. Como os dois algoritmos apresentam resultados semelhantes quanto a este parâmetro, é apresentado apenas o gráfico

gerado pelo V_c *direto*. Nas simulações, em $t = 0,1s$ é iniciada a compensação série com a tensão de $0,353 pu$ ou $-81,19 kV$. Em $t = 0,35s$, é retirada a compensação.

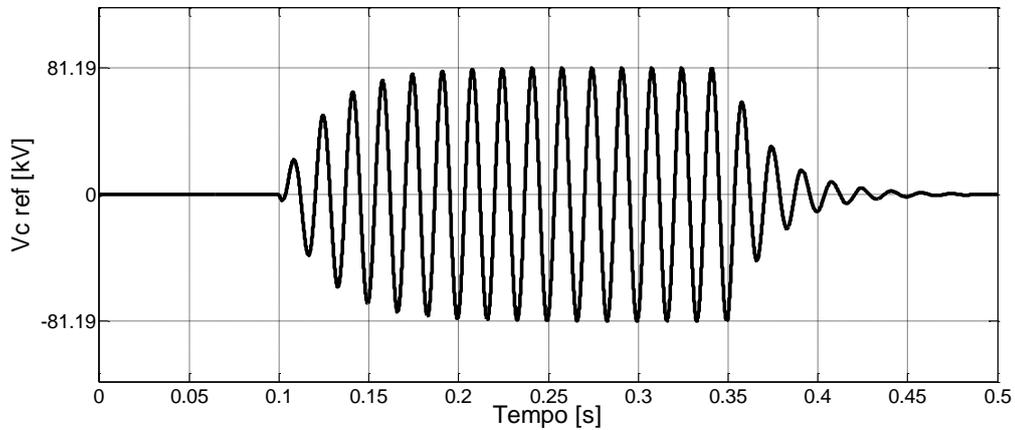


Figura 5.12 – Tensão de referência calculada para a fase a (V_c *direto* e V_c *indireto*)

A Figura 5.13 mostra as tensões v_c sintetizadas pelo CMCA da fase a a partir dos dois algoritmos que permitem a emulação de fonte de tensão independente pelo SSSC.

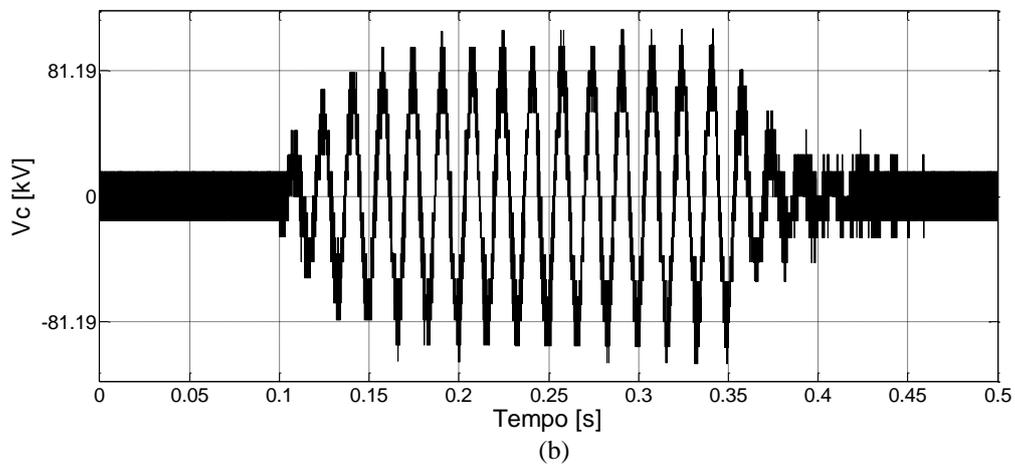
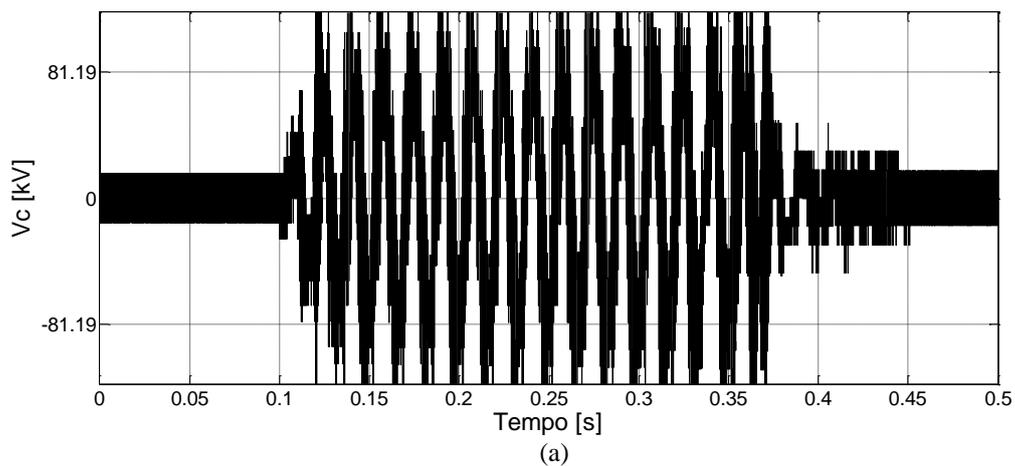
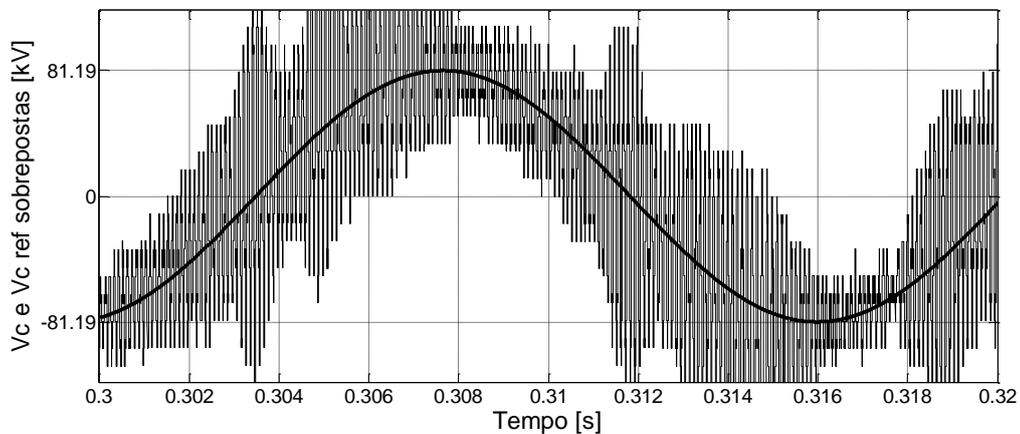


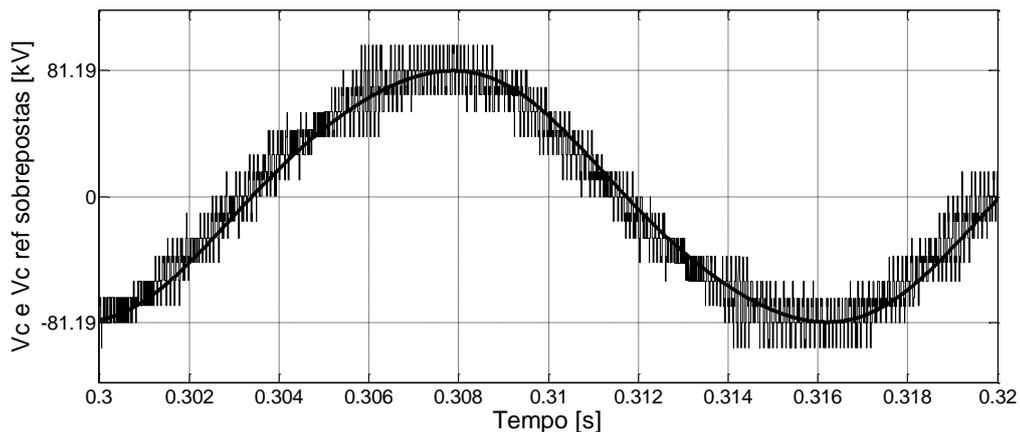
Figura 5.13 – Tensões de compensação v_c sintetizadas pelo CMCA da fase a a partir dos algoritmos (a) V_c *direto* e (b) V_c *indireto*

O uso do bloco *Controle de v_q* , apresentado na Figura 5.11, ao minimizar o erro entre a tensão sintetizada e a tensão de referência, suaviza os degraus característicos das modulações para conversores multiníveis. Porém, como se pode observar na Figura 5.13-(b), com o algoritmo **V_c indireto**, a tensão v_c apresenta menor conteúdo harmônico. De qualquer forma, estes harmônicos são de frequência bem mais alta que a fundamental e são bem atenuados pelas reatâncias do sistema. Porém, podem gerar problemas de interferência eletromagnética em dispositivos eletrônicos próximos (POMÍLIO, 2000).

Nos detalhes mostrados na Figura 5.14 fica bem clara a diferença entre as tensões v_c sintetizadas a partir dois algoritmos. As tensões de referência $v_{c\text{ref}}$ estão ao fundo.



(a)

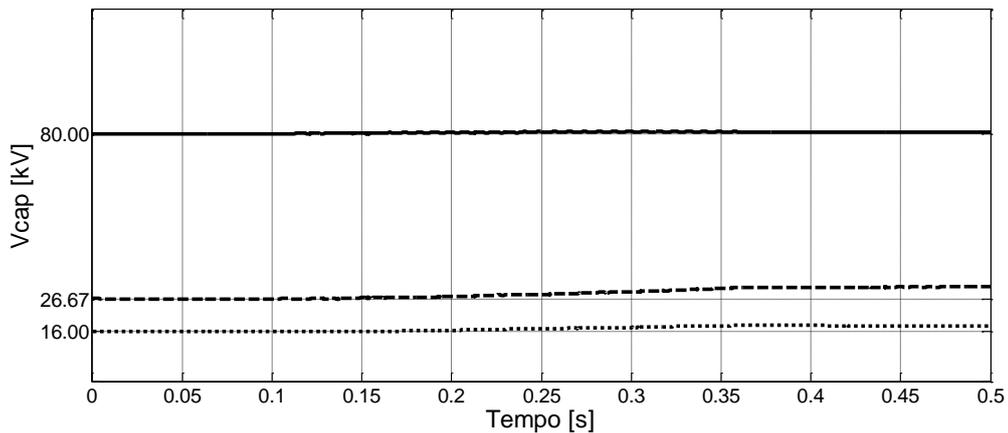


(b)

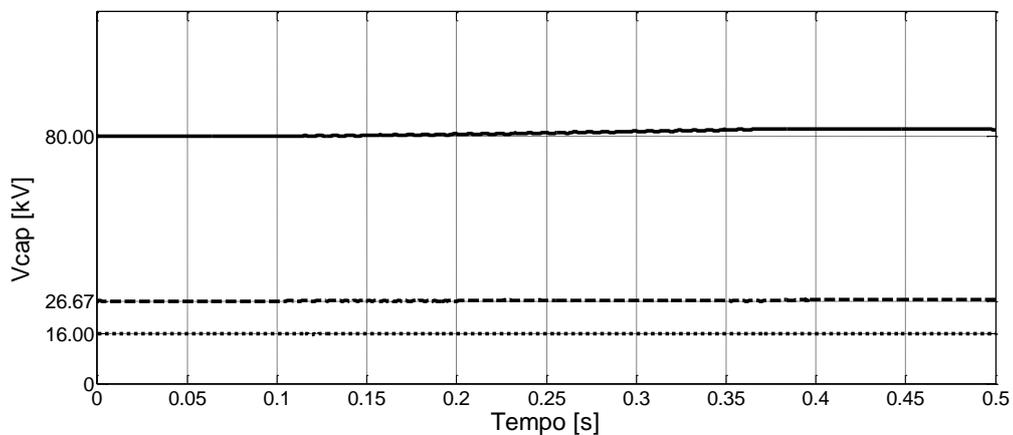
Figura 5.14 – Sobreposição de v_c e $v_{c\text{ref}}$ com (a) **V_c direto** e (b) **V_c indireto**

Percebe-se também que a tensão $v_{c\text{ref}}$ e, conseqüentemente, a tensão v_c sintetizada a partir do algoritmo **V_c indireto**, apresentam leve distorção, não notada nas tensões derivadas do **V_c direto**.

A Figura 5.15 mostra as tensões nos capacitores ligados aos três estágios do CMCA da fase *a*. Para os dois algoritmos ocorre aumento da tensão nos capacitores durante o processo de compensação. No V_c *direto* (Figura 5.15-(a)), este aumento é maior nos capacitores de tensão mais baixa, de 16 kV e 26,67 kV, e mais suave no de 80 kV. O contrário ocorre com o V_c *indireto* (Figura 5.15-(b)).



(a)



(b)

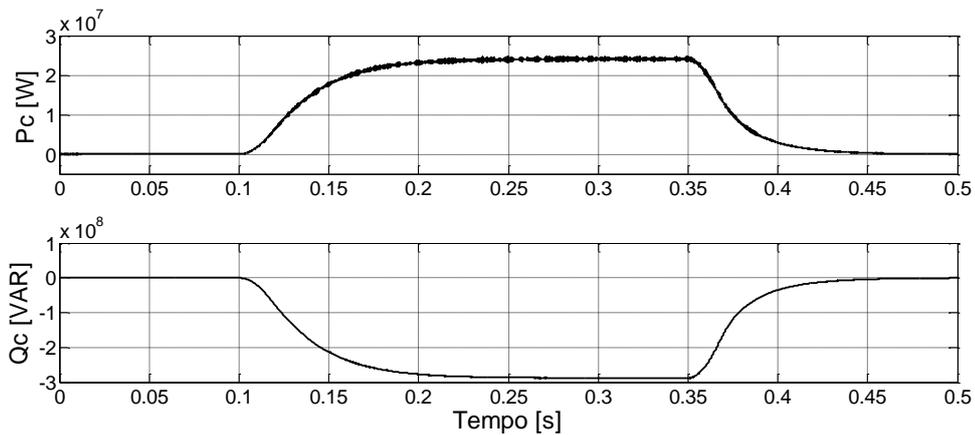
Figura 5.15 – Tensões nos capacitores dos três estágios do CMCA da fase *a* com (a) V_c *direto* e (b) V_c *indireto*

Uma semelhança nos resultados obtidos pelos dois algoritmos pode ser vista na Figura 5.16. Porém, se quanto às potências reativas Q_c injetadas os gráficos são praticamente idênticos, o mesmo não ocorre com as potências ativas P_c absorvidas pelos conversores.

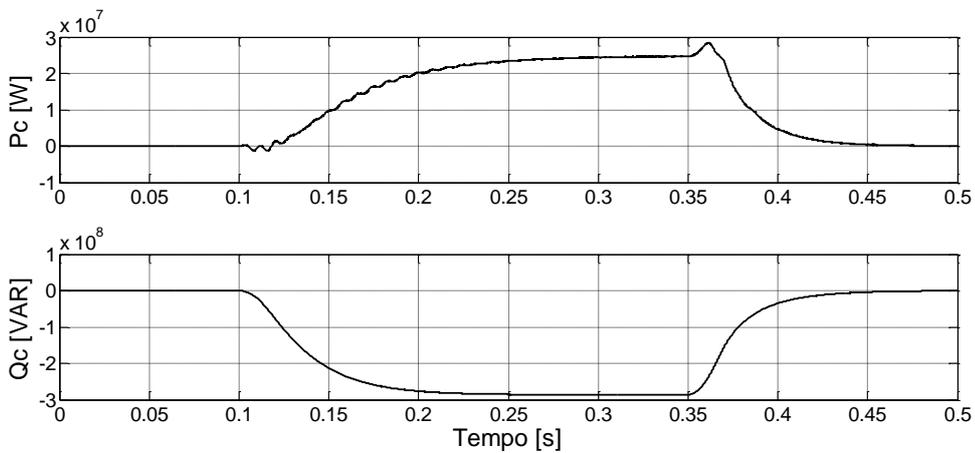
Esta potência ativa é necessária apenas para regular as tensões nos capacitores, suprimindo as perdas internas dos VSC. No algoritmo V_c *direto* (Figura 5.16-(a)) a potência P_c estabiliza-se mais rapidamente, com menores oscilações, e não apresenta *overshooting* quando a compensação é interrompida, como ocorre na Figura 5.16-(b) para o algoritmo

V_c *indireto*. Porém, em regime permanente, a potência ativa necessária à compensação das perdas é a mesma para os dois algoritmos, apesar das diferenças mostradas na Figura 5.15.

Para regulação das tensões nos capacitores é necessária a absorção de aproximadamente $P_c = 24$ MW da rede elétrica. A potência reativa fornecida à rede é de aproximadamente $Q_c = -288$ Mvar.



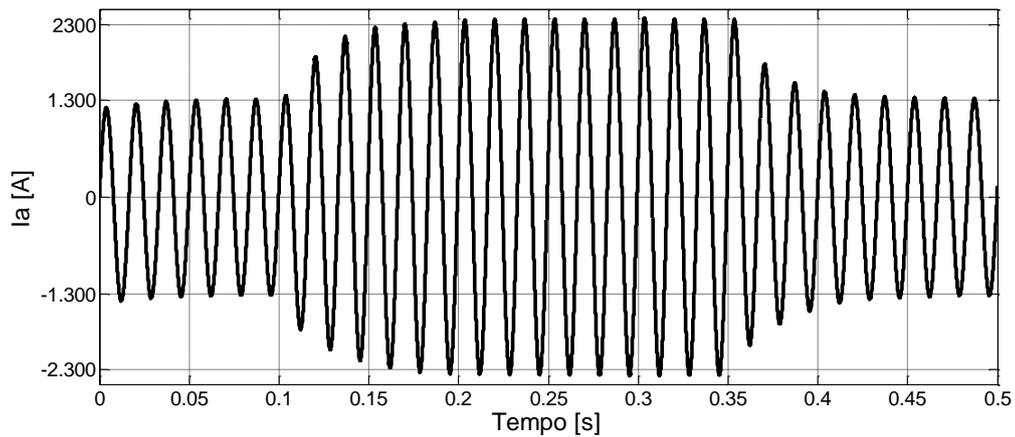
(a)



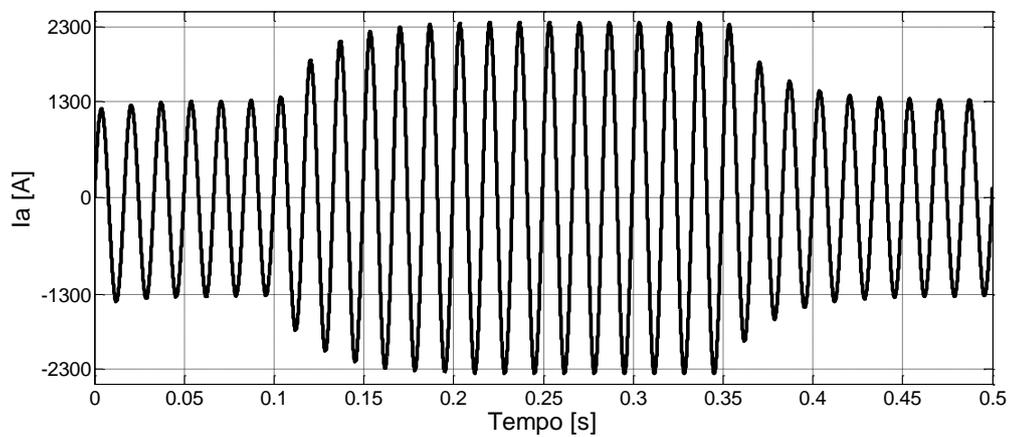
(b)

Figura 5.16 – Potências ativa P_c e reativa Q_c , respectivamente absorvida e fornecida pelo SSSC ao sistema com (a) V_c *direto* e (b) V_c *indireto*

O aumento da corrente elétrica na linha de transmissão resultante da compensação série é apresentado na Figura 5.17. Para os dois algoritmos o resultado é bem parecido sob esse aspecto, com o valor de pico da corrente chegando aos 2300A.



(a)



(b)

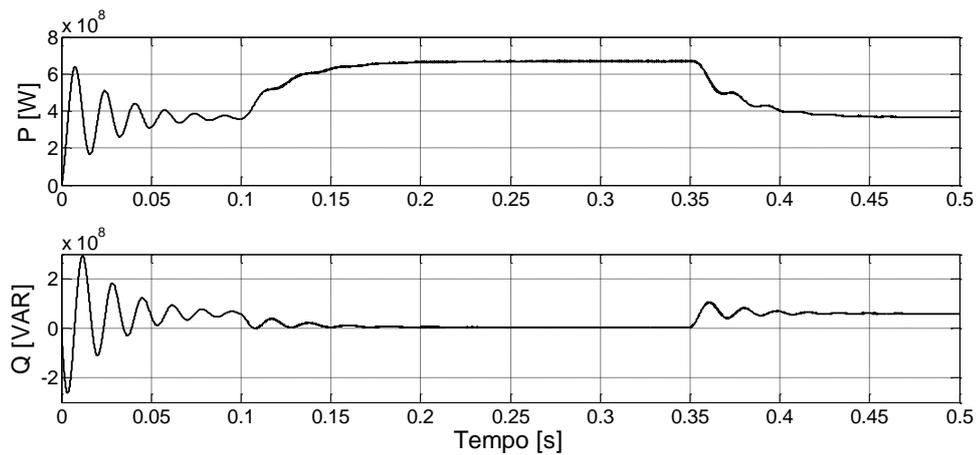
Figura 5.17 – Corrente de linha na fase *a* com (a) V_c *direto* e (b) V_c *indireto*

A Figura 5.18 mostra os fluxos de potência ativa e reativa no sistema elétrico para os dois algoritmos. A diferença entre eles está nas oscilações.

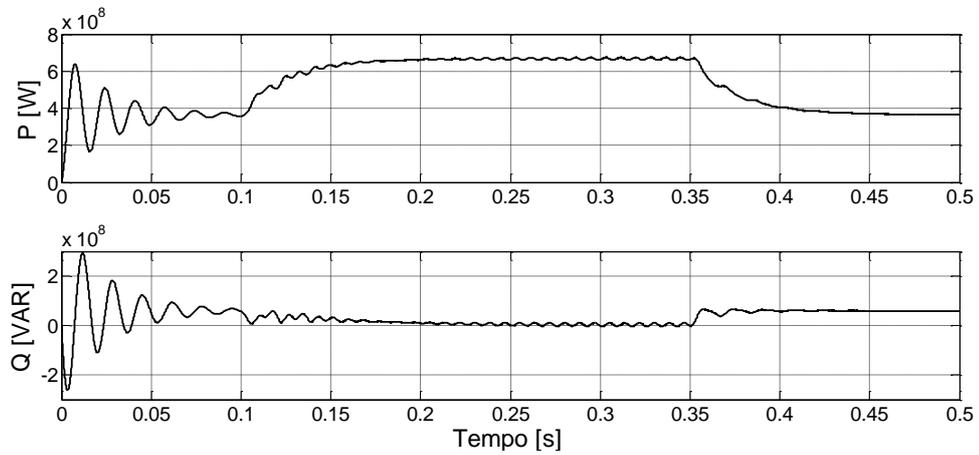
Teoricamente, a partir de (2.22) e do valor de P_t encontrado em (5.1), o valor de P durante a compensação é:

$$P = P_t - \frac{VV_c}{X_L} \cos \delta/2 = 603,244 \text{ MW} \quad (5.2)$$

O valor obtido nas simulações pelos dois algoritmos é de $P = 670,1 \text{ MW}$, apresentando um erro de 11,1%. Este erro é devido provavelmente às aproximações feitas nos cálculos e à diferença entre a impedância teórica e a da simulação, que considera a presença do SSSC nos cálculos.



(a)



(b)

Figura 5.18 – Potências ativa P e reativa Q fluindo no sistema elétrico com (a) V_c *direto* e (b) V_c *indireto*

Enfim, a Figura 5.19 mostra a distorção harmônica total (THD – *Total Harmonic Distortion*) calculada para a corrente na fase a para os dois algoritmos. Neste aspecto, algoritmo V_c *direto* apresenta melhor desempenho, com THD aproximadamente 50% menor em estado permanente.

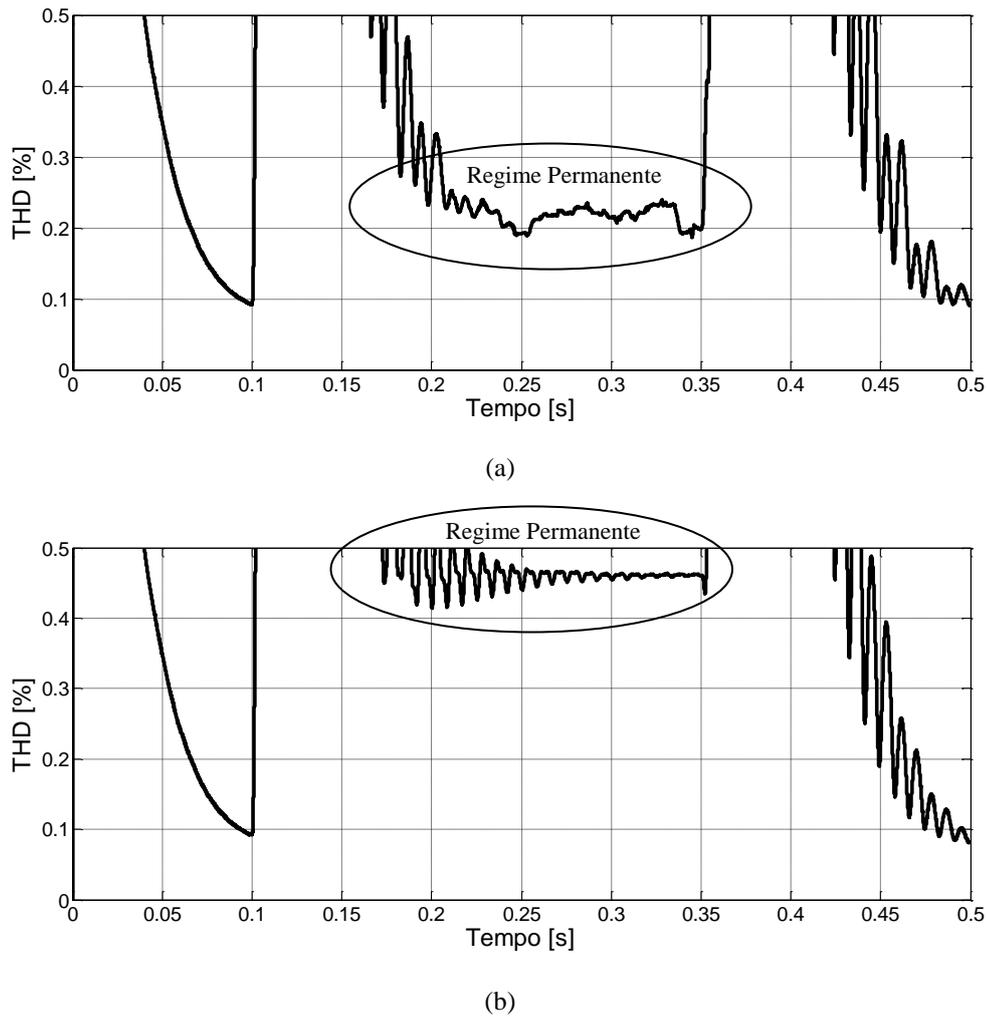


Figura 5.19 – Distorção Harmônica Total (THD) na corrente da fase *a* com (a) V_c *direto* e (b) V_c *indireto*

5.4.2 SSSC emulando fonte de tensão série

A partir de (2.31) é calculada a reatância de compensação $X_c = -35,3 \Omega$, que determina uma tensão $V_c = -81,19 \text{ kV}$ para uma corrente de 2300A de pico. Porém, empiricamente, deve ser utilizado $X_c = -34,55 \Omega$ para que a tensão seja a desejada, o que representa um erro de 2,1%. A partir desta reatância, são obtidos os seguintes resultados, nas mesmas condições das simulações da seção anterior.

A Figura 5.20 mostra a tensão $v_{c \text{ ref}}$ calculada pelos dois algoritmos, praticamente idêntica à obtida na seção anterior.

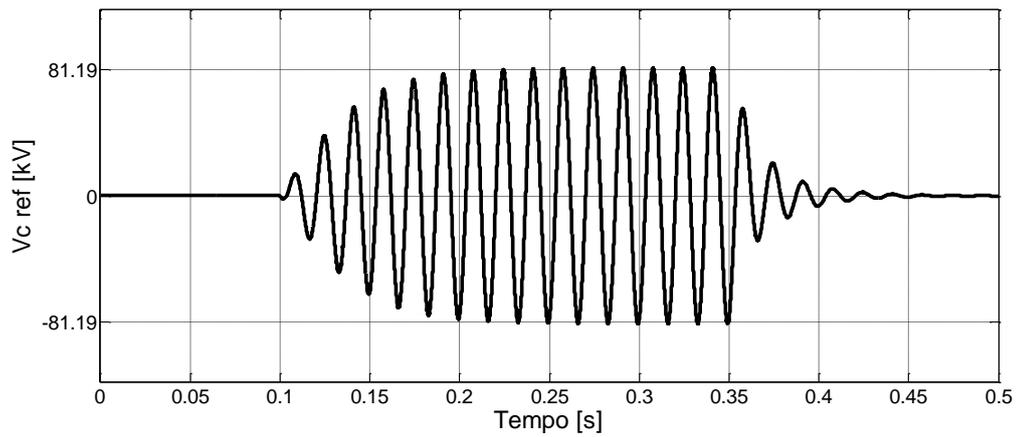
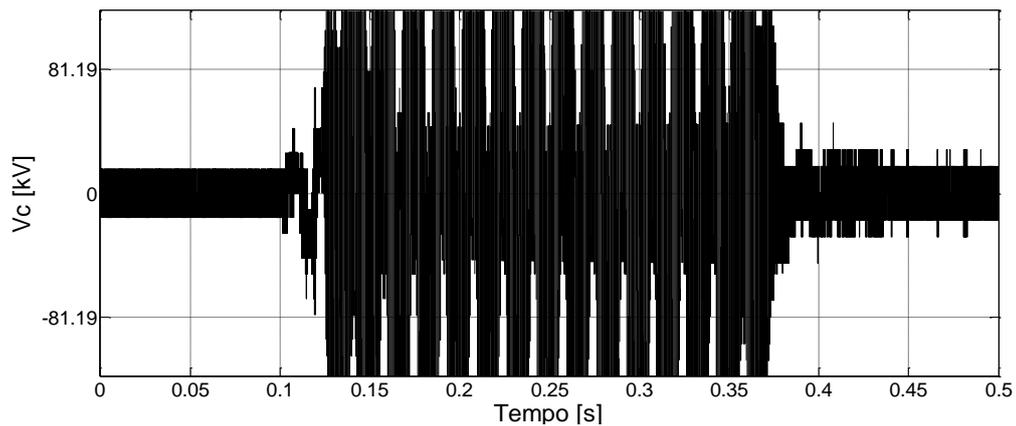
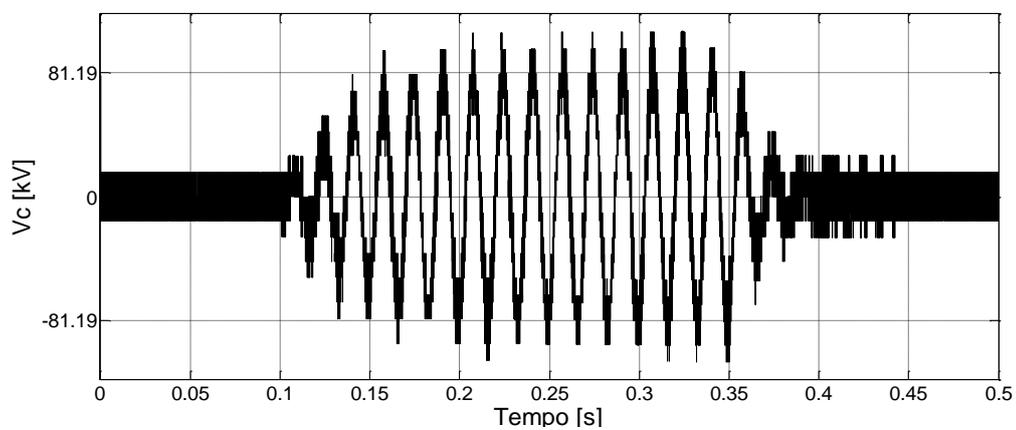


Figura 5.20 – Tensão de referência calculada para a fase a (X_c *direto* e X_c *indireto*)

As diferenças são marcantes na síntese da tensão v_c , conforme a Figura 5.21. O algoritmo X_c *indireto* apresenta desempenho melhor sob esse aspecto, com conteúdo harmônico bem menor.



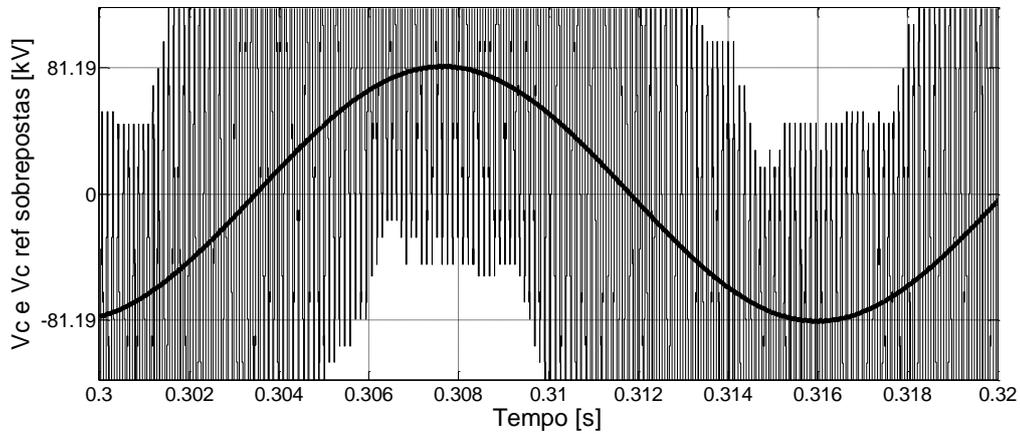
(a)



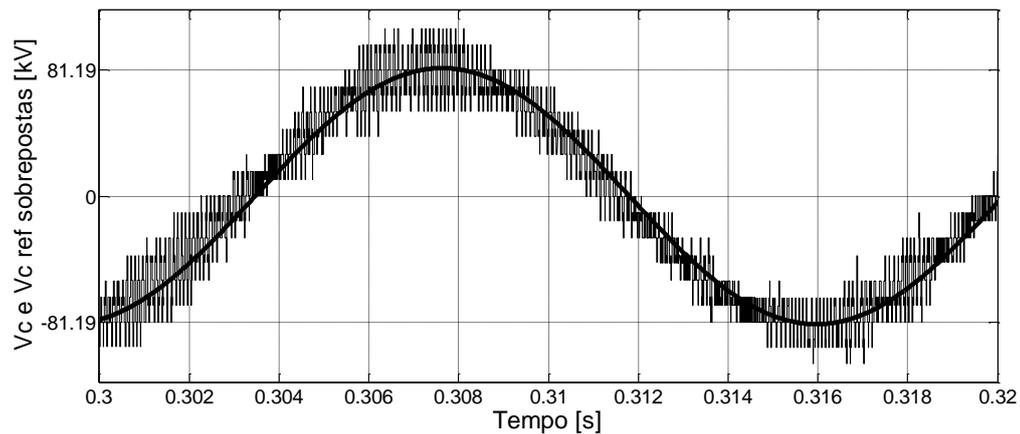
(b)

Figura 5.21 – Tensões de compensação v_c sintetizadas pelo CMCA da fase a a partir dos algoritmos (a) X_c *direto* e (b) X_c *indireto*

Esta constatação torna-se ainda mais evidente a partir da Figura 5.22, em que v_c e $v_{c\ ref}$ são observados em uma janela de tempo menor.



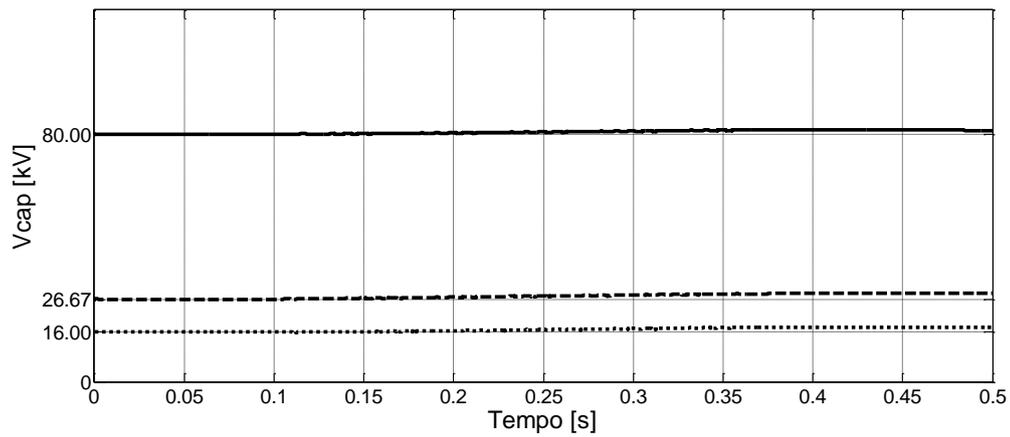
(a)



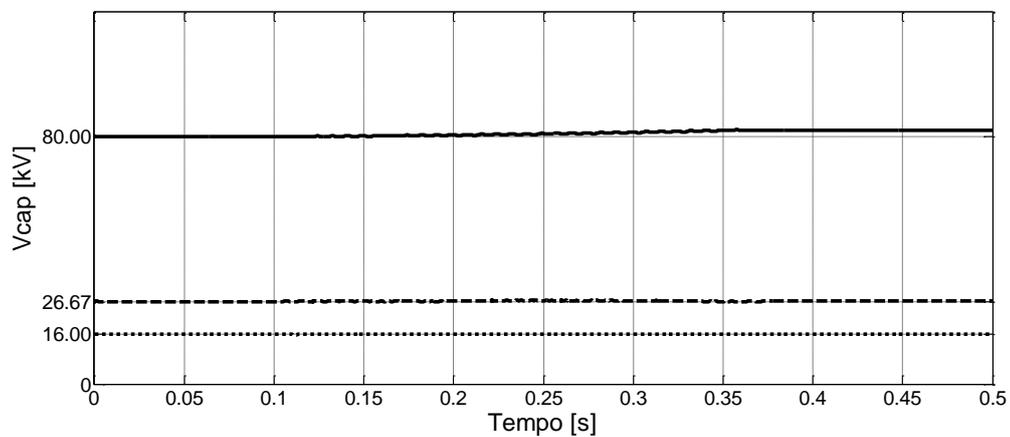
(b)

Figura 5.22 – Sobreposição de v_c e $v_{c\ ref}$ com (a) X_c *direto* e (b) X_c *indireto*

As tensões nos capacitores apresentam pouca modificação durante o processo, como mostra a Figura 5.23. No algoritmo X_c *direto* ocorre um aumento semelhante entre as três tensões. No X_c *indireto* este aumento é mais perceptível na maior tensão.



(a)

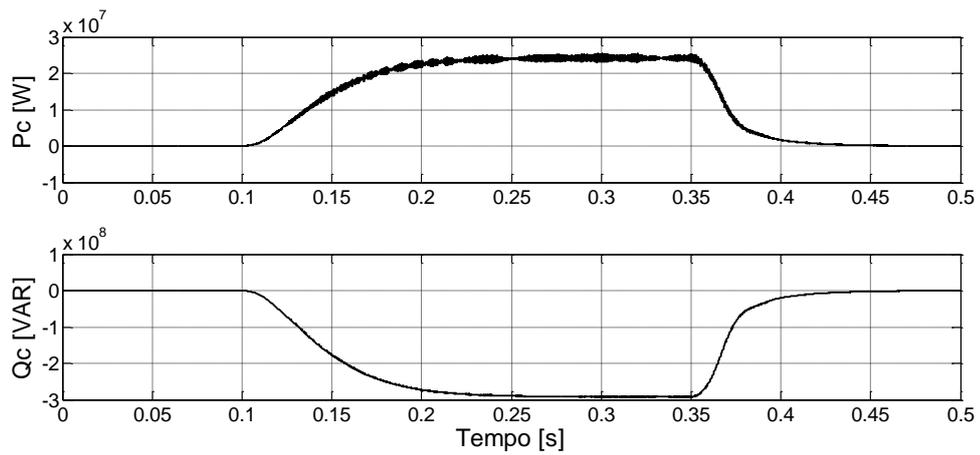


(b)

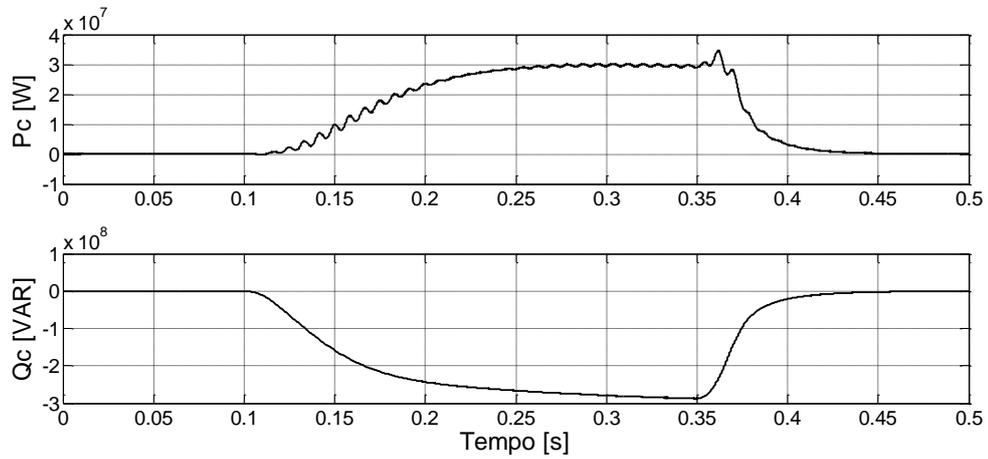
Figura 5.23 – Tensões nos capacitores dos três estágios do CMCA da fase *a* com (a) X_c *direto* e (b) X_c *indireto*

A Figura 5.24 apresenta as potências ativa e reativa trocadas com o sistema durante o processo de compensação. Os resultados do algoritmo X_c *direto*, em destaque na Figura 5.24-(a), são semelhantes aos do algoritmo V_c *direto*, apresentados na seção anterior.

O algoritmo X_c *indireto* (Figura 5.24-(b)) apresenta comportamento semelhante ao de V_c *indireto* no que se refere a P_c , exceto pelo valor em regime permanente, relativamente maior. Em relação à Q_c , o tempo necessário para se atingir o valor esperado, com base nos resultados de outros algoritmos, é maior.



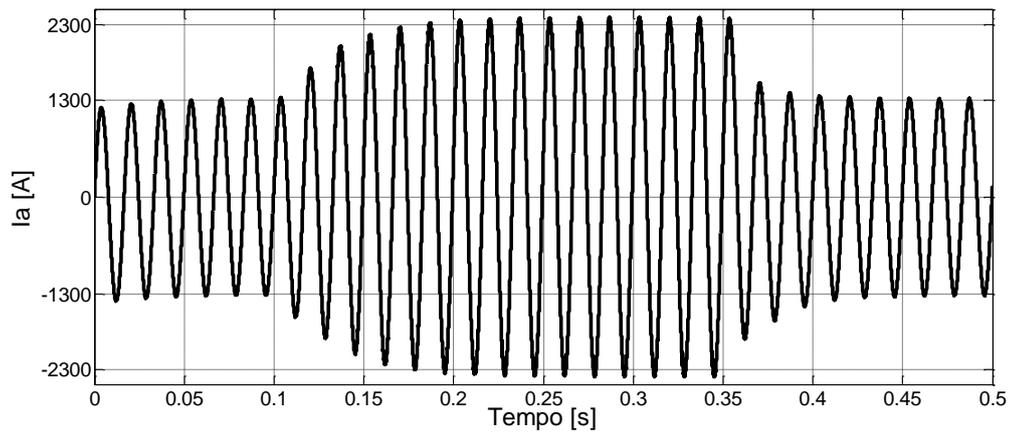
(a)



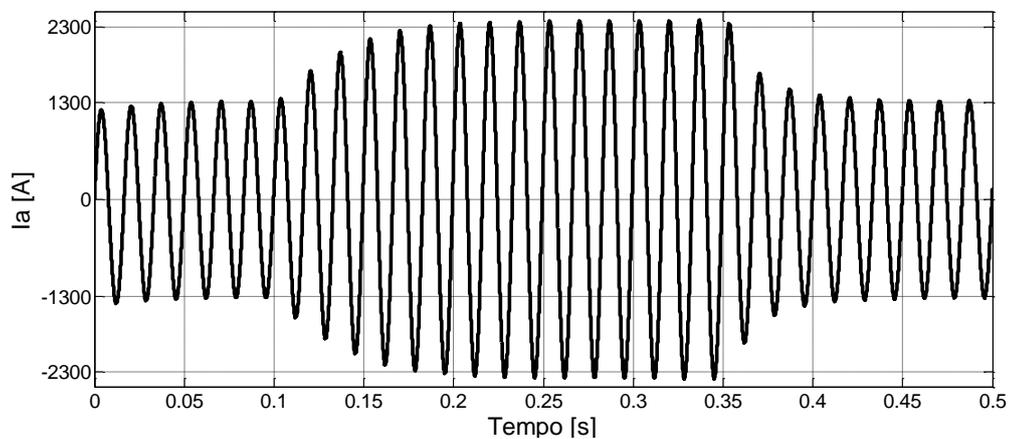
(b)

Figura 5.24 – Potências ativa P_c e reativa Q_c , respectivamente absorvida e fornecida pelo SSSC ao sistema com (a) X_c *direto* e (b) X_c *indireto*

A corrente na fase a , mostrada na Figura 5.25, a partir da atuação de X_c *direto* e X_c *indireto*, também é semelhante à obtida por V_c *direto* e V_c *indireto*.



(a)



(b)

Figura 5.25 – Corrente de linha na fase a com (a) X_c *direto* e (b) X_c *indireto*

Apesar de P e Q apresentarem valores médios aproximadamente iguais para os dois algoritmos, as oscilações nos fluxos de potência em regime permanente referentes ao algoritmo X_c *indireto* são bem mais expressivas, semelhantes às obtidas pelo V_c *indireto*.

A Figura 5.26 mostra os resultados referentes aos algoritmos X_c *direto* e X_c *indireto*.

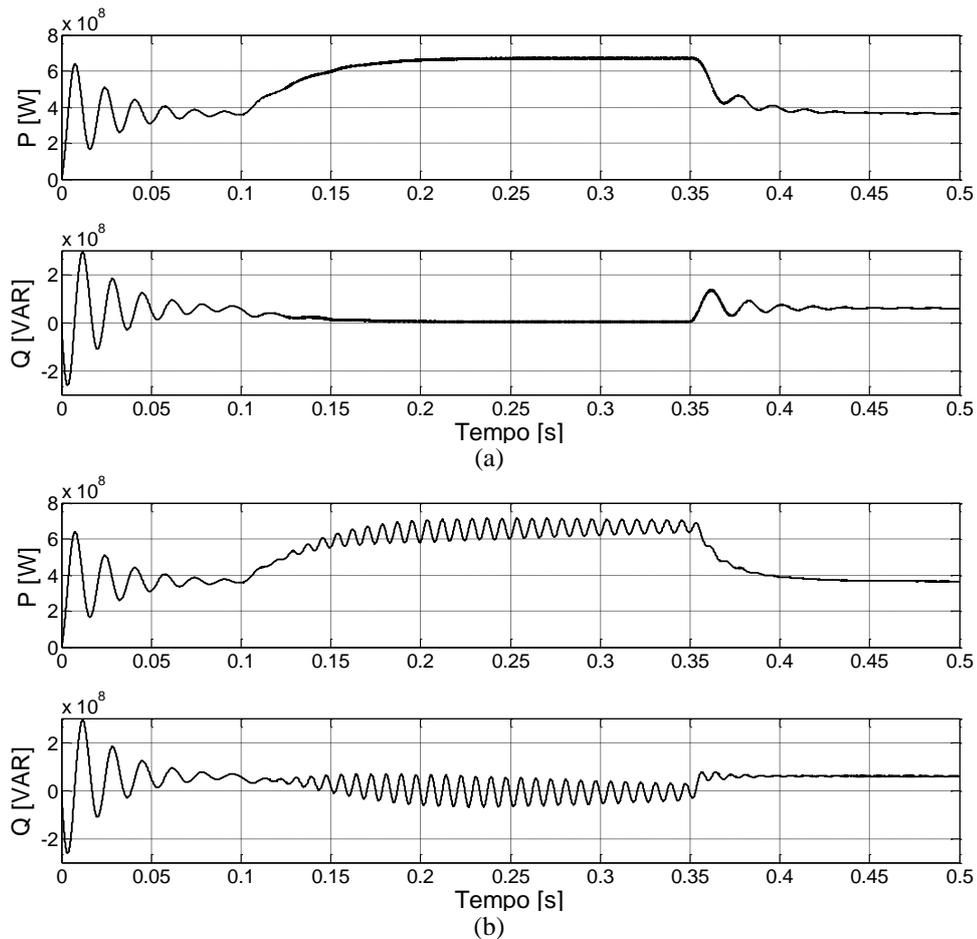
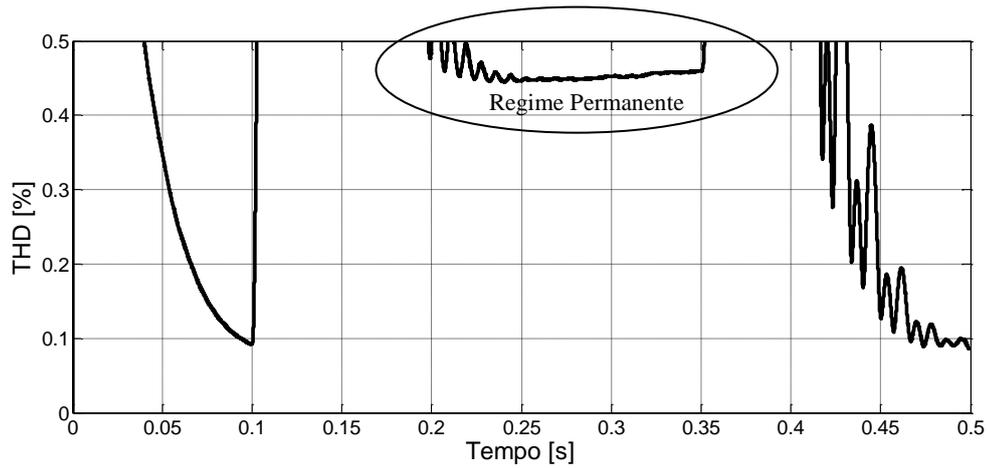
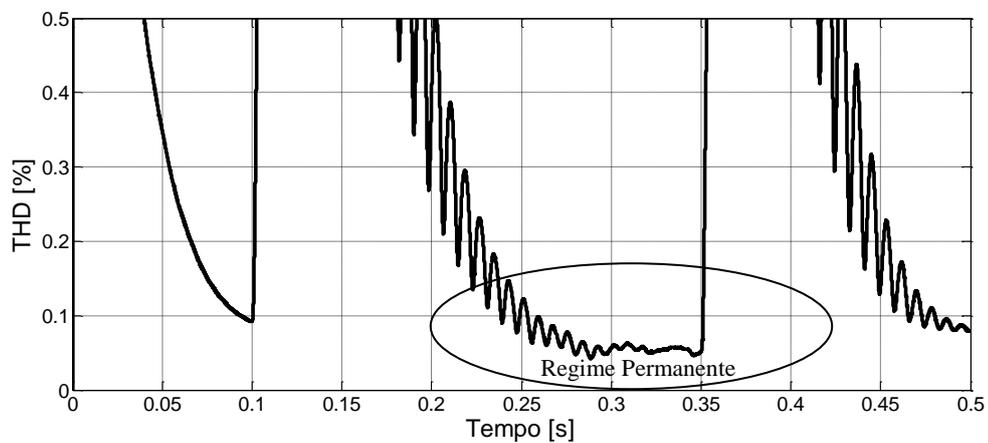


Figura 5.26 – Potências ativa P e reativa Q fluindo no sistema elétrico com (a) X_c *direto* e (b) X_c *indireto*

Por fim, de acordo com a Figura 5.27, percebe-se que o THD na corrente em regime permanente é bem menor quando se utiliza o algoritmo X_c *indireto*. Este resultado surpreende por ir na contramão do resultado mostrado na seção anterior, em que o algoritmo V_c *indireto* apresenta pior desempenho que o V_c *direto* (Figura 5.19).



(a)



(b)

Figura 5.27 – Distorção Harmônica Total (THD) na corrente da fase a com (a) X_c *direto* e (b) X_c *indireto*

5.4.3 SSSC ou absorvendo potência reativa

A partir de (2.32), para se ter uma tensão $V_c = -81,19$ kV de pico para uma corrente de 2300A de pico, a potência reativa de referência para o algoritmo deve ser:

$$Q_c = IV_c = 3 \cdot \frac{2300A}{\sqrt{2}} \cdot \frac{-81,19kV}{\sqrt{2}} \cong -280 \text{ Mvar} \quad (5.3)$$

O algoritmo, apresentado na Seção 3.5.1, é identificado por Q_c *direto* nesta dissertação. Nas mesmas condições das simulações das seções anteriores, são obtidos os seguintes resultados.

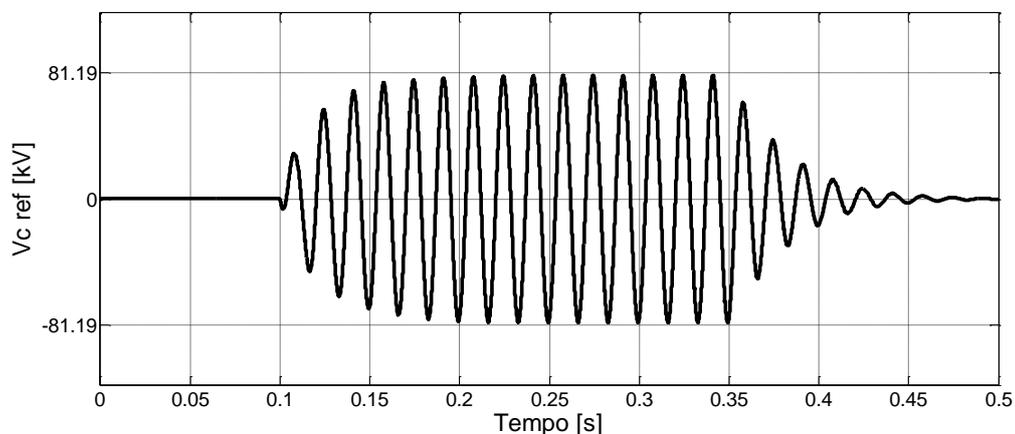


Figura 5.28– Tensão de referência calculada para a fase a (Q_c *direto*)

A referência de tensão para o cálculo dos pulsos é a mesma obtida por todos os algoritmos anteriores, como mostra a Figura 5.28. Porém, de acordo com a Figura 5.29, a tensão sintetizada pelo CMCA da fase a já apresenta diferenças.

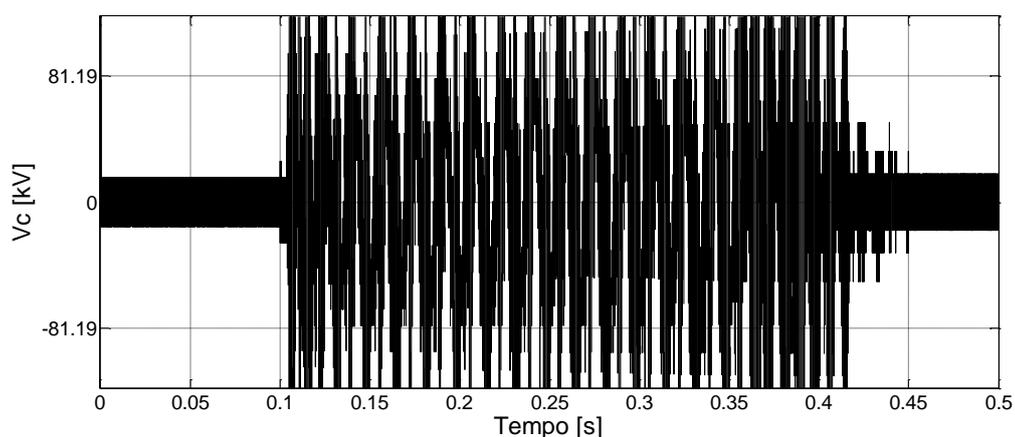


Figura 5.29 – Tensões de compensação v_c sintetizadas pelo CMCA da fase a (Q_c *direto*)

Em uma janela de tempo menor, conforme a Figura 5.30, é possível observar que a forma de onda de v_c é semelhante à obtida por todos os outros algoritmos *diretos*, em que os cálculos são feitos com tensões e correntes em coordenadas $\alpha\beta$.

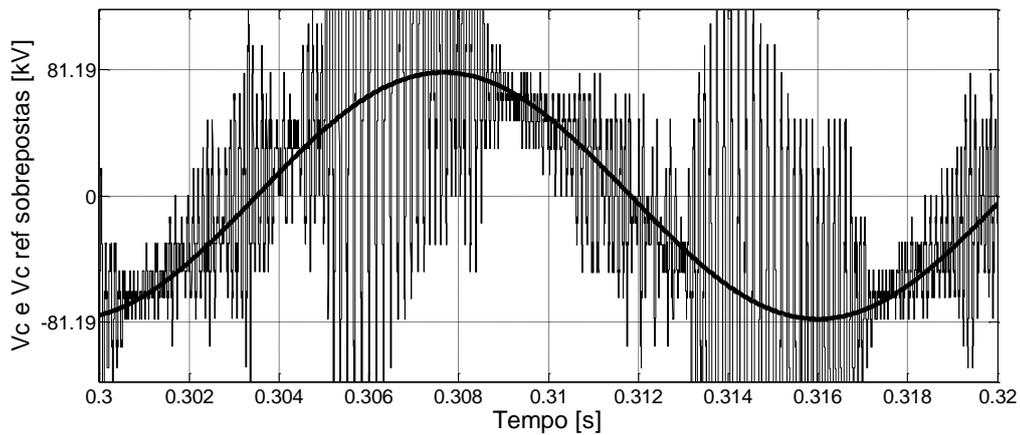


Figura 5.30 – Sobreposição de v_c e $v_{c\text{ref}}$ (Q_c direto)

As variações das tensões nos capacitores são mostradas na Figura 5.31.

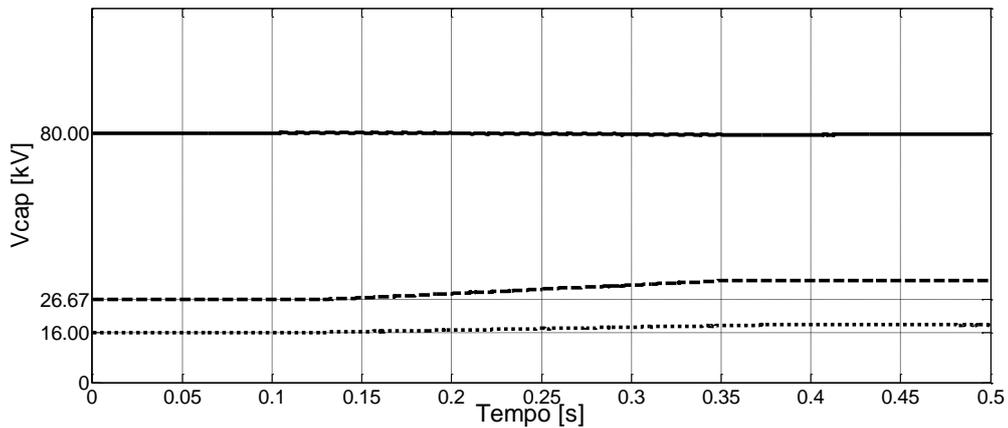


Figura 5.31 – Tensões nos capacitores dos três estágios do CMCA da fase a (Q_c direto)

O gráfico de P_c , mostrado na Figura 5.32, é também bem semelhante ao obtido pelo outros algoritmos **diretos**. O de Q_c mostra a potência reativa de aproximadamente -280 Mvar em estado permanente, que é a determinada como referência inicial para o algoritmo.

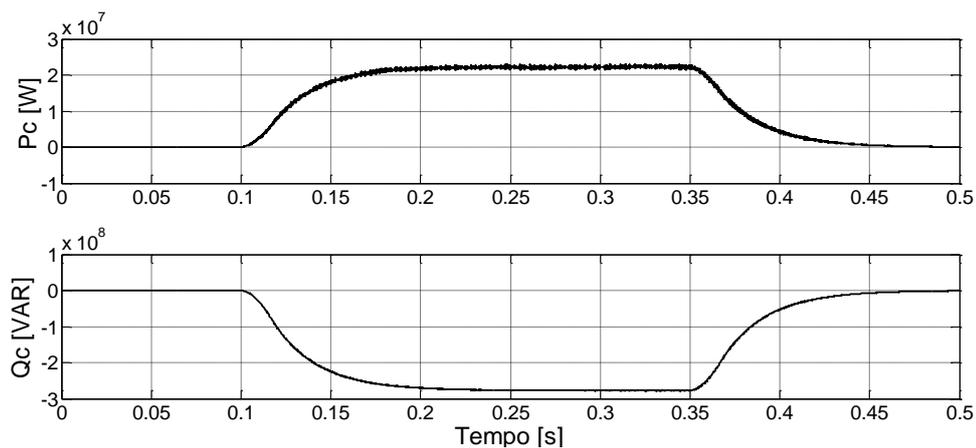


Figura 5.32 – Potências ativa P_c e reativa Q_c , respectivamente absorvida e fornecida pelo SSSC ao sistema (Q_c direto)

A corrente na fase a é também bem semelhante à obtida nos algoritmos anteriores, como destaca a Figura 5.33.

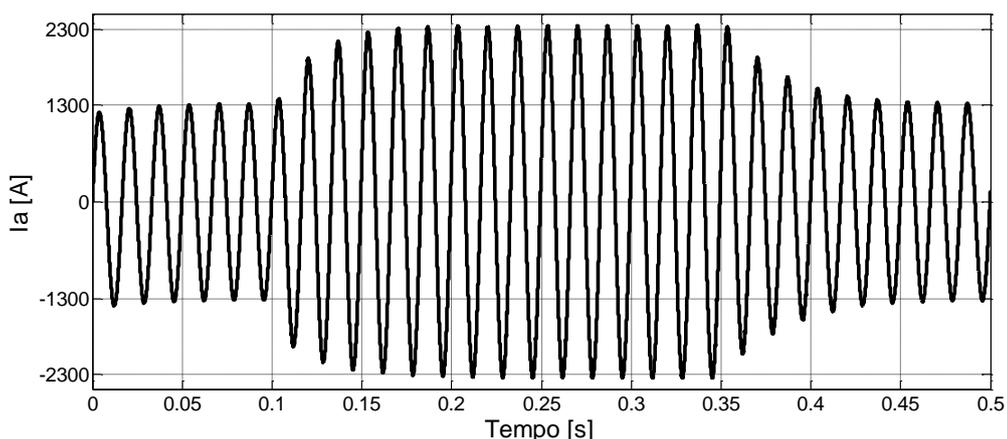


Figura 5.33 – Corrente de linha na fase a (Q_c direto)

Na Figura 5.34 são mostrados os fluxos de P e Q no sistema elétrico, também semelhantes aos obtidos anteriormente.

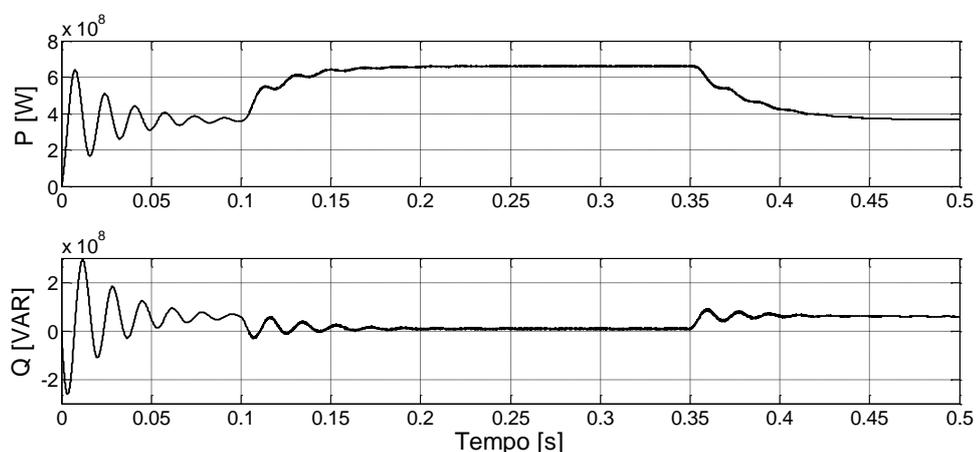


Figura 5.34 – Potências ativa P e reativa Q fluindo no sistema elétrico (Q_c direto)

O THD é apresentado na Figura 5.35.

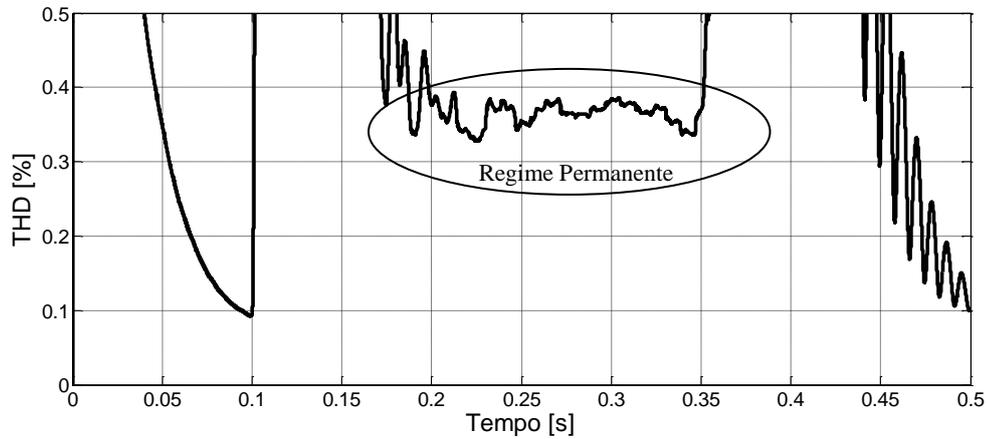


Figura 5.35 – Distorção Harmônica Total (THD) na corrente da fase a (Q_c direto)

Na Seção 2.3.3 foi apresentado um limite para esta modalidade de compensação, quando se deseja absorver potência reativa do sistema em vez de injetá-la. Este limite é mostrado em (2.30) e, a partir desta equação, pode-se calcular a potência reativa absorvida máxima teórica:

$$Q_c \leq \frac{V^2(1 - \cos\delta)}{2X_L} = 48,05 \text{ Mvar} \quad (5.4)$$

Para confirmação deste limite, foi programado para o conversor absorver uma potência reativa de 100 Mvar. A Figura 5.36 mostra as potências ativa e reativa trocadas entre o SSSC e o sistema elétrico.

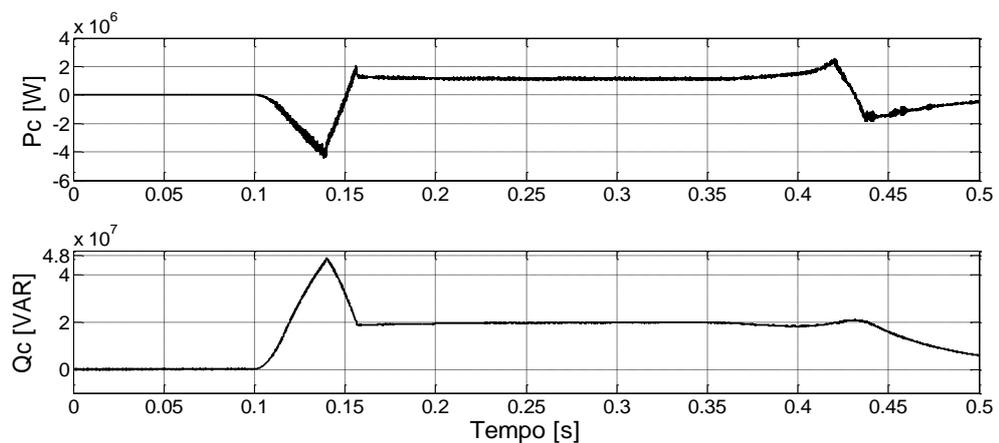


Figura 5.36 – Potências ativa P_c e reativa Q_c , ambas absorvidas pelo SSSC do sistema (Q_c direto)

Conforme mostra a Figura 5.36, o valor de 100 Mvar não pode ser atingido, pois o SSSC só consegue absorver potência reativa até o limite calculado em (5.4), de aproximadamente 48 Mvar. Após atingir este valor, a simulação passa a considerar em seus cálculos apenas a

parte real do termo complexo mostrado em (2.28) e (2.29). Logo, os fluxos de P e Q estabilizam-se em um valor constante mínimo e o limite de Q_c reduz-se para aproximadamente 20 Mvar, que é a totalidade de potência reativa circulante pelo sistema elétrico. É possível ainda adicionar uma rotina que fixe a potência absorvida em seu valor máximo, impedindo a queda notada na Figura 5.36, a qual ocorre por uma estratégia computacional do simulador utilizado.

A Figura 5.37 mostra a redução da corrente pela linha de transmissão, indicando o comportamento indutivo do SSSC quando absorve potência reativa do sistema elétrico.

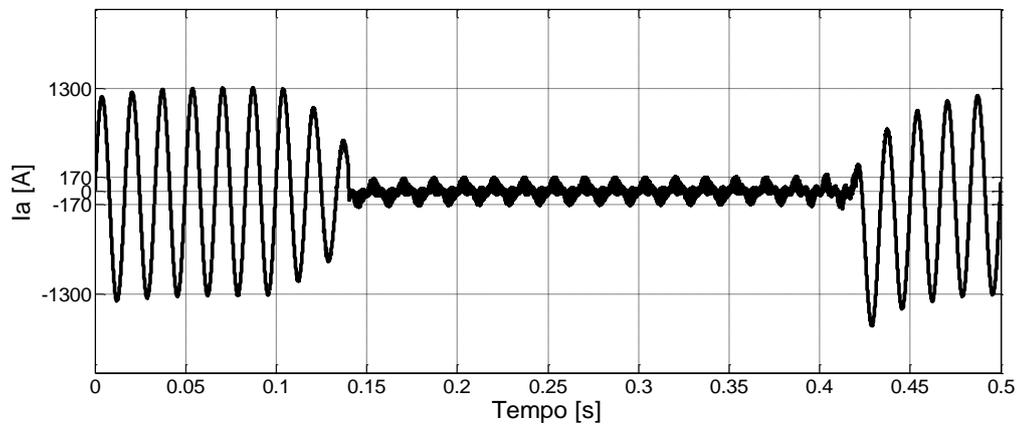


Figura 5.37 – Corrente de linha na fase a (Q_c *direto*)

A corrente $i_a(t)$, por chegar a valores relativamente bem reduzidos, é mais afetada pelos harmônicos gerados no processo de conversão.

6 CONCLUSÕES

6.1 Quanto ao conversor escolhido

Com o desenvolvimento de VSC de maior capacidade devido ao avanço tecnológico dos semicondutores e às novas topologias comercialmente estabelecidas, tornou-se possível sintetizar tensões de compensação cada vez mais altas pelos SSSC. Esta possibilidade, entre outras coisas, motivou os estudos do SSSC como coadjuvante ao processo de melhoria dos sistemas elétricos, adicionando controlabilidade e flexibilidade, dentro do conceito FACTS.

Os CMC com células monofásicas e capacitores CC independentes são considerados os mais adequados para suporte de potência reativa em aplicações em SSSC (SEN, 1998), (ZHANG, 2001), (CIGRÉ, 2009). O uso de células monofásicas em vez de trifásicas no conversor permite a separação efetiva do controle para cada fase, possibilitando, por exemplo, correções de desbalanceamentos entre as fases. Esta particularidade também facilita a manutenção e diminui custos, pois o conversor é construído a partir de vários blocos idênticos, que podem ser substituídos em caso de defeito. Além disso, é possível ampliar o número de níveis de tensão e a tensão total de saída do CMC apenas com o aumento do número de células em cascata. Logo, aumentando a amplitude da tensão total sintetizada até valores compatíveis com o sistema elétrico em questão, torna-se viável a ligação do SSSC sem transformador, o que poupa custos e outras dificuldades (CIGRÉ, 2009), (MALINOWSKI, 2010). É importante destacar também que, para as outras topologias de conversores multiníveis tradicionais, quando se deseja ampliar o número de níveis de tensão e a tensão total de saída, a necessidade de componentes auxiliares, como diodos de grameamento e capacitores flutuantes, cresce consideravelmente (SILVA, 2007).

Nesta dissertação cada um dos três estágios do CMC teve seu capacitor CC carregado com uma tensão diferente (cascata assimétrica). Foi escolhida a relação 1/2/6 entre as três tensões contínuas, permitindo a síntese de até 19 níveis consecutivos de tensão para a composição da tensão total de saída (MANJREKAR, 1998). Na célula de menor tensão foi utilizada a modulação por largura de pulso (PWM) em 12 kHz e as células de maior tensão foram moduladas em frequências mais baixas, diminuindo as perdas nas chaves semicondutoras (SILVA, 2007). De certa forma, a modulação destas células de maior tensão

também é por largura de pulsos, porém as tensões moduladas possuem menos pulsos por ciclo.

Todas as características citadas acima justificam o uso do CMCA na estrutura do SSSC simulado neste trabalho. Um dos problemas que pode ser apontado nesta topologia é a disparidade na distribuição das parcelas da tensão total sintetizadas pelos estágios, o que faz com que o estágio de maior tensão fique responsável pela síntese de uma tensão bem elevada, exigindo componentes mais robustos e caros (SILVA, 2007), (MALINOWSKI, 2010).

Entre as contribuições desta dissertação está a proposta de se admitir que este estágio seja também constituído por um conjunto de células de menor capacidade, que poderiam dividir entre si a síntese desta tensão. Esta ideia também evitaria outra desvantagem apontada no CMCA, que é a redução da modularidade característica dos CMC, pois são necessários três tipos de células diferentes na constituição do conversor assimétrico proposto. Cabe salientar que, para se obter o mesmo número de níveis de tensão em um CMCS, seriam necessárias nove células por fase, em vez de três. Uma análise mais precisa dos custos envolvidos seria importante para a comparação entre as topologias simétrica e assimétrica.

6.2 Quanto às estratégias de compensação série

Dependendo dos objetivos desejados, uma das formas de compensação apresentadas pode ser mais adequada que outra. Conforme mostrado nas Figura 2.14, Figura 2.15 e Figura 2.16, o operador pode querer fixar um dos parâmetros de compensação (X_c , V_c , Q_c) através de qualquer um dos três métodos, porém, cada um deles tem comportamentos diferentes para determinados valores de tensão inserida e corrente pela linha. É possível concluir que, se o objetivo é manter uma reatância de compensação constante, é mais adequado utilizar um algoritmo que emule reatância série. Neste caso, se é utilizada outra forma de compensação, para cada valor medido de corrente pela linha, um novo cálculo de tensão série deve ser feito a fim de se obedecer a relação $X_{c\ CTE} = V_c/i(t)$. A análise é análoga para as duas outras formas de compensação série.

Quanto à taxa de compensação, a Figura 2.13 é bem esclarecedora e permite a comparação dos três métodos de compensação série. Emulando uma fonte de tensão independente, a taxa de compensação é aproximadamente constante para ângulos de transmissão até 45° . Isto é, mesmo para pequenas diferenças angulares entre barra geradora e

barra receptora, é possível compensar uma linha de transmissão satisfatoriamente. Por este ponto de vista, este segundo modo de compensação é mais vantajoso que o primeiro, como também conclui Gyugyi *et al* (1997). Este modo também é o único que permite a reversão do fluxo de potência em determinadas condições.

Comparando o método de injeção ou absorção de uma quantidade fixa de potência reativa com os dois anteriores, também pelo método utilizado por Gyugyi *et al* (1997), conclui-se também que a taxa de compensação obtida por esta estratégia pode ser ainda maior.

Outra contribuição desta dissertação é a demonstração matemática da existência de um limite para absorção de potência reativa do sistema. Enquanto, teoricamente, seria possível injetar qualquer quantidade de potência reativa no sistema, o mesmo não ocorre para a absorção. Intuitivamente, o compensador não poderia absorver mais do que o próprio sistema poderia gerar.

6.3 Quanto aos algoritmos de compensação série

Em todas as simulações foi obtido um aumento de 87% no fluxo de potência ativa pela linha com um ângulo de transmissão de 30°. Este acréscimo no fluxo de potência é exagerado para aplicações reais, mas foi usado nesta dissertação para fins de estudo.

Entre os cinco algoritmos analisados, as diferenças mais marcantes não ocorrem entre as formas de compensação e, sim, entre os métodos ***diretos*** e ***indiretos***. Como demonstram os resultados dispostos na Seção 5.4, as tensões de compensação (v_c) sintetizadas pelos algoritmos ***Q_c direto***, ***X_c direto*** e ***V_c direto*** apresentam visivelmente maior conteúdo harmônico, se comparadas com os algoritmos ***X_c indireto*** e ***V_c indireto***. Esta constatação se reflete no THD calculado para as correntes medidas nas linhas de transmissão durante a compensação. Os algoritmos ***indiretos*** apresentam menor THD que os ***diretos***, exceto quando o compensador se comporta como fonte de tensão independente. Neste caso específico, como a tensão de referência ($v_{c\ ref}$) apresenta uma leve distorção, mostrada na Figura 5.14-(b), a tensão sintetizada tem sua qualidade afetada, levando a um aumento na distorção harmônica total.

Em todos os algoritmos, o EPLL (KARIMI-GHARTEMANI, 2001) foi usado como filtro dos sinais medidos das correntes, permitindo que apenas os sinais na frequência fundamental

servissem de referência para os cálculos das tensões $v_{c\ ref}$. Esta funcionalidade é essencial, pois impede que o SSSC, independentemente do comportamento escolhido, sintetize tensões com frequências abaixo da frequência de interesse, evitando o problema da ressonância subsíncrona. Os harmônicos relevantes gerados pelo compensador são apenas os provenientes da estratégia PWM, de frequências bem mais altas que a fundamental, não oferecendo problemas ao sistema.

Porém, nos algoritmos *indiretos*, o EPLL também está incluído no processo de cálculo das tensões de referência, o que propicia uma segunda filtragem nos sinais de corrente. Conclui-se que esta característica é a responsável pelo menor conteúdo harmônico das tensões sintetizadas por estes algoritmos.

Quanto às potências ativas e reativas trocadas entre o SSSC e a linha de transmissão e, conseqüentemente, quanto às novas potências ativas e reativas fluindo no sistema elétrico, diferenças também apareceram entre os algoritmos *diretos* e *indiretos*. Independentemente do método de compensação em questão, os algoritmos *diretos* apresentaram menor tempo de acomodação (tempo para chegar ao regime permanente) e menor nível de oscilações. Isto é devido ao segundo processo de filtragem (EPLL) presente nos algoritmos *indiretos*, o qual impõe um atraso maior nos cálculos. Logo, por alguns pontos de vista, os algoritmos *diretos* obtiveram melhores resultados. Por outro lado, os algoritmos *indiretos* apresentaram vantagens também importantes.

Os resultados referentes ao algoritmo Q_c *direto* confirmaram uma característica interessante, já esperada matematicamente para compensação série por injeção ou absorção de potência reativa. Existe um limite máximo para absorção de potência reativa do sistema, equivalente à metade da potência reativa referente à barra geradora (Q_g).

Enfim, os SSSC baseados em CMCA demonstram ser capazes de sintetizar tensões a partir de comportamentos determinados pelo operador, adequados a diversas situações, e com possibilidades de atingir limites de potência cada vez mais altos, de acordo com a evolução tecnológica dos semicondutores. Outras topologias passíveis de aplicação ao SSSC, como os MMC, já são realidade comercial e compartilham muitas das vantagens apresentadas nesta dissertação referentes aos CMC.

6.4 Trabalhos futuros

Ficam como sugestão para trabalhos futuros os seguintes tópicos:

1. Análise da estabilidade do SSSC operando com os algoritmos apresentados;
2. Análise do comportamento do SSSC em suas três formas de compensação diante de sinais desbalanceados ou distorcidos e durante faltas;
3. Implementação do SSSC em *hardware* e comparação com os resultados obtidos nas simulações;
4. Estudo de métodos objetivos para comparação das modalidades de compensação analisadas neste trabalho;
 - a. Análise do método proposto por Gyugyi *et al* (1997);
5. Aplicação dos algoritmos apresentados em MMC, que tem se destacado recentemente;

7 REFERÊNCIAS

ABB. Disponível em: <<http://www.abb.com/>>. Acesso em: junho, 2011.

AKAGI, Hirofumi; KANAZAWA, Y.; NABAE, A. Generalized Theory of Instantaneous Reactive Power and its Applications (em japonês). Transactions of the IEE-Japan, Part B, v. 103, n. 7, pp. 483-490, 1983.

AKAGI, Hirofumi.; WATANABE, Edson H.; AREDES, Mauricio. **Instantaneous Power Theory and Applications to Power Conditioning**. Ed. John Wiley & Sons, Inc., 2007.

BARBOSA, Pedro Gomes. **Compensador Série Síncrono Estático baseado em Conversores VSI Multipulso**. 2000. Tese (Doutorado em Ciências em Engenharia Elétrica)-COPPE/ Universidade Federal do Rio de Janeiro (UFRJ), julho, 2000.

CIGRÉ (*International Council on Large Electric Systems*) Working Group B4.40. **Static Synchronous Series Compensator (SSSC)**. CIGRÉ, fevereiro, 2009.

CLARKE, E. **Circuit Analysis of AC Power Systems – Symmetrical and Related Components**. Ed. John Wiley & Sons, Inc., v. 1, 1943.

DORN, J.; HUANG, H.; RETZMANN, D. A new Multilevel Voltage-Sourced Converter Topology for HVDC Applications. CIGRÉ Session, Ref. B4-304, Paris, agosto, 2008.

DU, Z.; TOLBERT, L. M.; CHIASSON, J. N. Active harmonic elimination for multilevel converters. IEEE Transactions on Power Electronics, v. 21, n. 2, pp. 459-469, março, 2006.

FORTESCUE, C. Method of symmetrical coordinates applied to the solution of polyphase networks. AIEE Transactions, v. 37, pp. 1027-1140, 1918.

FUCHS, Rubens D. **Transmissão de Energia Elétrica – Linhas Aéreas**. Ed. LTC/EFEL, v. 1, 1977.

FUNATO, Hirohito; KAWAMURA, Atsuo. Proposal of variable active-passive reactance. International Conference on Industrial Electronics, Control, Instrumentation and Automation, San Diego, California, USA. v. 1, pp. 381-388, 1992.

FUNATO, Hirohito; KAWAMURA, Atsuo; KAMIYAMA, Kenzo. A New Instantaneous Power flow control method using variable inductance realized by VAPAR. Transactions of the IEE-Japan Transactions, v. 120-D, n. 10, 2000.

GYUGYI, Lazlo; SCHAUDER, Colin D.; SEN, Kalyan K. Static Synchronous Series Compensator: a solid-state approach to the series compensation of transmission lines. IEEE Transactions on Power Delivery, 1997, v. 12, n. 1, pp. 406-413, janeiro, 1997.

HAMIL, D. C.; BINA M. TAVAKOLI. The bootstrap variable inductance and its applications in AC power systems. Fourteenth Annual Applied Power Electronics Conference and Exposition, 1999. APEC '99. v. 2, pp. 896 – 902, março, 1999.

HATZIADONIU, C. J.; FUNK A. T. Development of a control scheme for Series-Connected Solid-State Synchronous Voltage-Source. *IEEE Transactions on Power Delivery*, v. 11, n. 2, pp. 1138-1144, abril, 1996.

HINGORANI, Narain G.; GYUGYI, Lazlo. **Understanding FACTS: Concepts and Technology of Flexible AC Transmission Systems**. Ed. John Wiley & Sons, Inc., dezembro, 1999.

HSIEH G.; HUNG J.C. Phase-locked loop techniques - A survey. *IEEE Transactions on Industrial Electronics*, v. 43, n. 6, pp. 609-615, dezembro, 1996

INFINEON. Disponível em: <<http://www.infineon.com/>>. Acesso em: junho, 2011.

KARIMI-GHARTEMANI, M.; IRAVANI, M. R. A New Phase-Locked Loop (PLL) System. *Proceedings of the 44th IEEE 2001 Midwest Symposium on Circuits and Systems*, v. 1, pp. 421-424, agosto, 2001.

KARIMI-GHARTEMANI, M.; IRAVANI, M. R. A nonlinear adaptive filter for online signal analysis in power systems: Applications,” *IEEE Transactions on Power Delivery*, v. 17, pp. 617–622, abril, 2002.

KARIMI-GHARTEMANI, M.; IRAVANI, M. R. A method for synchronization of power electronic converters in polluted and variable-frequency environments”, *IEEE Transactions on Power Systems*, v. 19, issue: 3, pp. 1263-1270, agosto, 2004.

KUNDUR, Prabha. **Power System Stability and Control**. Ed. McGraw-Hill, Inc., 1994.

LEE S.; KANG J.; SUL S. A new phase detecting method for power conversion systems considering distorted conditions in power system,” *Proc. Industry Applications Conf., 34th IAS Annu. Meeting*, v. 4, pp. 2167–2172, 1999.

LEZANA, Pablo; POU, Josep; MEYNARD, Thierry A.; RODRIGUEZ, Jose; CEBALLOS, Salvador; RICARDEAU, Frédéric. Survey on Fault Operation on Multilevel Inverters. *IEEE Transactions on Industrial Electronics*, v. 57, n. 7, pp. 2207-2218, julho, 2010.

MALINOWSKI, Mariusz; GOPAKUMAR, K.; RODRIGUEZ, Jose; PÉREZ, Marcelo A. A Survey on Cascaded Multilevel Inverters. *IEEE Transactions on Industrial Electronics*, v. 57, n. 7, pp. 2197-2206, julho, 2010.

MANJREKAR, Madhav D.; LIPO, Thomas A. A Generalized structure of Multilevel Power Converter. *Proceedings IEEE International Conference on Power Electronics Drives and Energy Systems for Industrial Growth*, v. 1, pp. 62-67, dezembro, 1998.

MATHUR, R. Mohan; VARMA, Rajiv K. **Thyristor-based FACTS Controllers for Electrical Transmission Systems**. Ed. John Wiley & Sons, Inc., 2002.

MOHAN, Ned; UNDELAND, Tore. M.; ROBBINS, William P. **Power Electronics – Converters, Applications and Design**. 3ª edição, Ed. John Wiley & Sons, Inc., 2006.

MEYNARD, T. A.; FOCH, H.; THOMAS, P.; COURAULT, J.; JAKOB, R.; NAHRSTAEDT, M. Multicell converters: Basic concepts and industry applications. *IEEE Transactions on Industry Applications*, v. 49, n. 5, pp. 955-964, outubro, 2002.

- NABAE, A.; TAKAHASHI, I; AKAGI, H. A new neutral-point-clamped PWM inverter. *IEEE Transactions on Industry Applications*, v. IA-17, n. 5, pp. 518-523, setembro/outubro, 1981.
- PENG, F. Z.; LAI, J. S.; MCKEEVER, J. W.; VANCOEVERING, J. A. Multilevel voltage-source inverter with separate DC sources for static VAR generation. *IEEE Transactions on Industry Applications*, v. 32, n. 5, pp. 1130-1138, setembro/outubro, 1996.
- PEREIRA, Marcos; DE OLIVEIRA, A. L. Pereira; CLAUS, Matthias. Características e benefícios da tecnologia dos Conversores Modulares Multiníveis para Sistemas Flexíveis de Transmissão em CA. *Revista IEEE América Latina*, v. 7, i. 2, novembro, 2010.
- POMÍLIO, J. A.; SPIAZZI, G.; BUSO, S. Comparison among High-Frequency and Line-Frequency Commutated Rectifiers Complying with IEC 61000-3-2 Standards. *IEEE Industry Applications Society Annual Meeting (IAS'2000), Proceedings*, pp. 2218-2223, 2000.
- RECH, Cassiano; PINHEIRO, Humberto; GRÜNDLING, Hilton A.; HEY, Hélio L.; PINHEIRO, José R. Analysis and comparison of Hybrid Multilevel Voltage Source Inverters. *IEEE 33rd annual Power Electronics Specialists Conference*, v. 2, pp. 491-496, novembro, 2002.
- ROGERS, Katherine M.; OVERBYE, Thomas J. Power Flow Control with Distributed Flexible AC Transmission System (D-FACTS) Devices. *North American Power Symposium (NAPS)*, pp. 1-6, junho, 2009.
- ROHNER, Steffen; BERNET, Steffen; HILLER, Marc; SOMMER, Rainer. Modulation, Losses, and Semiconductor Requirements of Modular Multilevel Converters. *IEEE Transactions on Industrial Electronics*, v. 57, n. 8, pp. 2633-2642, agosto, 2010.
- SEBORG, Dale E.; EDGAR, Thomas F.; MELLICHAMP, Duncan A. **Process Dynamics and Control**. Ed. John Wiley & Sons, Inc., 1989.
- SEN, Kalyan K. SSSC – Static Synchronous Series Compensator: Theory, Modelling and Applications. *IEEE Transactions on Power Delivery*, v. 13, n. 1, pp. 241-246, janeiro, 1998.
- SERRA, Frederico M.; FORCHETTI, Daniel G.; DE ANGELO, Cristian H. Comparison of Positive Sequence Detectors for Shunt Active Filter Control. *IX INDUSCON, 9th IEEE/IAS International Conference on Industry Applications* novembro, 2010.
- SIEMENS. Disponível em: <<http://www.siemens.com/>>. Acesso em: junho, 2011.
- SILVA, Leonardo Araújo. **Síntese de indutância negativa para aplicação série em redes de energia elétrica**. 2007. Tese (Doutorado em Engenharia Elétrica)-Faculdade de Engenharia Elétrica e Computação da Universidade Estadual de Campinas (UNICAMP), 2007.
- SVENSSON, J. Synchronization methods for grid-connected voltage source converters. *IEE Proceedings in Generation, Transmission and Distribution*, v. 148, issue 3, pp. 229-235, maio, 2001.
- WU, Bin. **High-Power Converters and AC Drives**. Ed. John Wiley & Sons, Inc., 2006.

ZHANG, L.; CROW, M. L.; YANG, Z.; CHEN, S. The Steady-State Characteristics of an SSSC integrated with Energy Storage. IEEE, pp. 1311-1316, 2001.

ZIARANI, A. K.; KONRAD, A.; ROGERS E. S. A method of elimination of interferences of quasi-periodic nature. Proceedings of the 44th IEEE 2001 Midwest Symposium on Circuits and Systems, v. 1, pp. 363-366, 2001.

ZIARANI, A. K.; KARIMI-GHARTEMANI, M. On the Equivalence of Three Independently Developed Phase-Locked Loops. IEEE Transactions on Automatic Control, v. 50, pp. 2021-2027, 2005.

ZUÑIGA, T. E. Núñez, POMILIO, J. A. Shunt active power filter synthesizing resistive loads. IEEE Transactions on Power Electronics, v. 17, issue 2, pp. 273-278, março, 2002 (a).

ZUÑIGA, T. E. Núñez. **Síntese e Aplicações de Indutâncias Negativas**. 2002. Tese (Doutorado em Engenharia Elétrica)-Faculdade de Engenharia Elétrica e Computação da Universidade Estadual de Campinas (UNICAMP), 2002 (b).