

UNIVERSIDADE FEDERAL DE JUIZ DE FORA
FACULDADE DE ENGENHARIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Bruno Heleno da Silva

Controle Robusto Aplicado a *Driver* de LEDs: Otimização do Filtro
Capacitivo e Aumento da Vida Útil

Juiz de Fora

2025

Bruno Heleno da Silva

Controle Robusto Aplicado a *Driver* de LEDs: Otimização do Filtro
Capacitivo e Aumento da Vida Útil

Tese apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Juiz de Fora como requisito parcial à obtenção do título de Doutor em Engenharia Elétrica. Área: Sistemas de Energia.

Orientador: Prof. Dr. Eng. Pedro Machado de Almeida

Coorientador: Prof. Dr. Eng. Guilherme Márcio Soares

Juiz de Fora

2025

Ficha catalográfica elaborada através do Modelo Latex do CDC da UFJF
com os dados fornecidos pelo(a) autor(a)

Silva, Bruno Heleno da.

Controle Robusto Aplicado a *Driver* de LEDs: Otimização do Filtro Capacitivo e Aumento da Vida Útil / Bruno Heleno da Silva. – 2025.

123 p. : il.

Orientador: Pedro Machado de Almeida

Coorientador: Guilherme Márcio Soares

Tese (Doutorado) – Universidade Federal de Juiz de Fora, Faculdade de Engenharia. Programa de Pós-Graduação em Engenharia Elétrica, 2025.

1. Controle robusto. 2. *Drivers* de LED. 3. Otimização \mathcal{H}_∞ . I. Almeida, Pedro Machado, orient. II. Soares, Guilherme Márcio, coorient. III. Título.

Bruno Heleno da Silva

Controle Robusto Aplicado a Driver de LEDs: Otimização do Filtro Capacitivo e Aumento da Vida Útil

Tese apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Juiz de Fora como requisito parcial à obtenção do título de Doutor em Engenharia Elétrica Área de concentração: Sistemas de Energia Elétrica

Aprovada em 17 de outubro de 2025.

BANCA EXAMINADORA

Prof. Dr. Pedro Machado de Almeida - Orientador
Universidade Federal de Juiz de Fora

Prof. Dr. Guilherme Márcio Soares - Coorientador
Universidade Federal de Juiz de Fora

Prof. Dr. Henrique Antônio Carvalho Braga
Universidade Federal de Juiz de Fora

Prof. Dr. Pedro Santos Almeida
Universidade Federal de Juiz de Fora

Prof. Dr. Fernando Luiz Marcelo Antunes
Universidade Federal do Ceará

Prof. Dr. Luiz Antonio Maccari Junior
Universidade Federal de Santa Catarina

Juiz de Fora, 18/09/2025.



Documento assinado eletronicamente por **Fernando Luiz Marcelo Antunes, Usuário Externo**, em 22/09/2025, às 09:34, conforme horário oficial de Brasília, com fundamento no § 3º do art. 4º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **Pedro Machado de Almeida, Professor(a)**, em 17/10/2025, às 12:45, conforme horário oficial de Brasília, com fundamento no § 3º do art. 4º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **Guilherme Márcio Soares, Professor(a)**, em 17/10/2025, às 13:47, conforme horário oficial de Brasília, com fundamento no § 3º do art. 4º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **Henrique Antonio Carvalho Braga, Professor(a)**, em 17/10/2025, às 15:42, conforme horário oficial de Brasília, com fundamento no § 3º do art. 4º do [Decreto nº 10.543, de 13 de novembro de 2020](#).

Documento assinado eletronicamente por **Luiz Antonio Maccari Jr., Usuário Externo**, em 20/10/2025, às 07:13, conforme horário oficial de Brasília, com fundamento no § 3º do art. 4º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



[de 2020.](#)



Documento assinado eletronicamente por **Pedro Santos Almeida, Professor(a)**, em 28/11/2025, às 14:40, conforme horário oficial de Brasília, com fundamento no § 3º do art. 4º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



A autenticidade deste documento pode ser conferida no Portal do SEI-Ufjf (www2.ufjf.br/SEI) através do ícone Conferência de Documentos, informando o código verificador **2625636** e o código CRC **0190B851**.

Dedico este trabalho aos meus pais, Heleno e Maristela.

AGRADECIMENTOS

Ao meu orientador, Prof. Dr. Eng. Pedro Machado de Almeida pela orientação, ensinamentos, amizade, atenção e paciência durante todo o desenvolvimento deste trabalho.

Ao meu coorientador, Prof. Dr. Eng. Guilherme Márcio Soares, pela disponibilidade e colaboração para que este trabalho pudesse ser realizado.

Aos meus pais, pelo apoio incondicional que me deram nesta caminhada, me dando forças, carinho e amor para prosseguir.

Aos amigos de longa data, Ruan Ferraz e Lucas Resende, aos que eu adquiri ao longo deste trabalho, Pedro Henrique e Tamires pela ajuda e convívio neste período. Em especial, ao amigo Josué Lima pela ajuda para superar os obstáculos que apareceram no decorrer deste trabalho, disponibilidade e convívio no NIMO.

Aos meus amigos que sempre torcem por mim.

A FAPEMIG, à Universidade Federal de Juiz de Fora e à Faculdade de Engenharia pelo suporte financeiro e por prover as ferramentas necessárias para o desenvolvimento deste trabalho.

“Educação não transforma o mundo. Educação muda pessoas. Pessoas transformam o mundo.”
(Paulo Freire).

RESUMO

Este trabalho propõe duas aplicações de controle robusto em *drivers* de diodos emissores de luz (LEDs), visando melhorias na eficiência e na vida útil desses sistemas. A primeira proposta foca na redução do filtro capacitivo por meio da técnica de otimização \mathcal{H}_∞ . Em dispositivos de *drivers* de LEDs, o uso de capacitores de alta capacitância é comum, porém isso pode resultar em taxas elevadas de falhas, prejudicando a confiabilidade do sistema. A segunda proposta visa prolongar a vida útil do *driver* através do controle robusto diante do processo de degradação do capacitor eletrolítico ao longo do tempo. O *driver* escolhido para estas propostas é um conversor buck-boost flyback, projetado para alto fator de potência e conformidade com normas, operando em uma faixa de tensão universal de 90 a 264 V e potência máxima de 75 W. O controle é implementado com realimentação de estados robusta, utilizando ganhos determinados por desigualdades matriciais lineares (LMIs), garantindo estabilidade em diferentes pontos de operação dinâmicos. Ambas as propostas se baseiam no controle ativo, que minimiza a transferência de ondulações do barramento para a saída, mantendo requisitos mínimos de qualidade de energia para uma eficiente operação do *driver*. A otimização \mathcal{H}_∞ é empregada para minimizar distúrbios, sendo implementada por LMIs. No entanto, a estratégia de controle ativo enfrenta limitações devido à distorção da corrente de entrada. Essas limitações são superadas com restrições no cálculo dos ganhos do controlador, assegurando a ondulação desejada na corrente de saída e o conteúdo harmônico da corrente de entrada conforme normas. Além disso, uma limitação no parâmetro proporcional do controlador é implementada para evitar a amplificação de ruídos indesejáveis. Como resultado da aplicação dessas metodologias, observou-se uma redução expressiva de aproximadamente 70% no filtro capacitivo do *driver* na primeira proposta. Já na segunda proposta, houve um aumento significativo de 4100 h na vida útil do sistema. Em ambas as abordagens, os requisitos mínimos de qualidade de energia e ondulação na corrente de saída foram mantidos.

Palavras-chave: Controle robusto. *Drivers* de LED. Otimização \mathcal{H}_∞ .

ABSTRACT

This work proposes two applications of robust control in LED drivers, aiming to improve efficiency and lifespan of these systems. The first proposal focuses on reducing the capacitive filter through the \mathcal{H}_∞ optimization technique. In LED driver devices, the use of high-capacitance capacitors is common, but this can result in high failure rates, compromising system reliability. The second proposal aims to extend the lifespan of the driver through robust control in the face of electrolytic capacitor degradation over time. The chosen driver for these proposals is a buck-boost flyback converter, designed for high power factor and compliance with standards, operating in a universal voltage range of 90 to 264 V and 75 W maximum power. Control is implemented with robust state feedback, using gains determined by LMIs, ensuring stability at different dynamic operating points. Both proposals are based on active control, which minimizes the transfer of bus ripples to the output, while maintaining minimum energy quality requirements for efficient driver operation. The \mathcal{H}_∞ optimization is employed to minimize disturbances, implemented by LMIs. However, the active control strategy faces limitations due to input current distortion. These limitations are overcome with restrictions on controller gain calculation, ensuring desired output ripple and harmonic content of the input current according to standards. Additionally, a limitation on the proportional parameter of the controller is implemented to avoid amplification of unwanted noise. As a result of the application of these methodologies, a significant reduction of approximately 70% in the driver's capacitive filter was observed in the first proposal. In the second proposal, there was a significant increase of 4100 h in the system's lifespan. In both approaches, minimum energy quality requirements and output current ripple were maintained.

Keywords: Robust control. LED drivers. \mathcal{H}_∞ optimization.

LISTA DE ILUSTRAÇÕES

Figura 1	– Participação de LEDs nas vendas globais de iluminação (pontos selecionados) e marco NZE da IEA (100% de vendas em LED até 2025).	16
Figura 2	– <i>Driver</i> de dois estágios.	17
Figura 3	– Forma de onda da corrente no LED.	18
Figura 4	– Taxa de falhas em capacitores ao longo do tempo.	19
Figura 5	– Taxa de falhas em função da capacitância.	20
Figura 6	– Comparação entre volume e densidade de carga de capacitores de filme e eletrolíticos. (a) Capacitor de filme de 22 μF e 100 V – 10,5 cm^3 . (b) Capacitor eletrolítico de 22 μF e 160 V – 5,3 cm^3 . (c) Capacitor de filme de 2,2 μF e 400 V – 10,5 cm^3 . (d) Capacitor eletrolítico de 2,2 μF e 450 V – 4,1 cm^3 . Régua em centímetros.	20
Figura 7	– Circuito equivalente do capacitor eletrolítico.	21
Figura 8	– Compensação da ondulação através de um conversor bidirecional.	25
Figura 9	– Conexão entre os estágios de potência de forma otimizada.	25
Figura 10	– PFC com indutor acoplado e regulador CA-CC.	26
Figura 11	– Controle da corrente de entrada distorcida.	27
Figura 12	– Compensação ativa da ondulação.	28
Figura 13	– Sistema em malha aberta.	33
Figura 14	– Sistema aumentado em malha fechada.	35
Figura 15	– Região determinada para alocação dos polos.	41
Figura 16	– <i>Driver</i> implementado.	43
Figura 17	– Modelo linear da carga LED.	44
Figura 18	– Modelo linear e resultado experimental da carga LED.	45
Figura 19	– Diagrama de blocos para perturbações de pequenos sinais do conversor integrado.	48
Figura 20	– Circuito equivalente do segundo estágio.	48
Figura 21	– Conteúdo harmônico da corrente de entrada de acordo com a aproximação teórica da razão cíclica em 90 V e 50 Hz: (a) terceiro harmônico, (b) quinto harmônico e (c) fator de potência.	55
Figura 22	– Circuito equivalente do segundo estágio em alta frequência.	59
Figura 23	– Corrente no secundário do transformador em alta frequência.	59
Figura 24	– Fluxograma da metodologia de redução do filtro capacitivo.	61
Figura 25	– Circuito utilizado na validação: (a) configuração para simulação e (b) protótipo para experimento.	62
Figura 26	– Protótipo com (a) capacitor nominal e (b) capacitor reduzido.	65

Figura 27	– Implementação do controlador “Projeto 3” com $C_B = 330\mu\text{F}$ na tensão de entrada de 90 V e 50 Hz.	67
Figura 28	– Comparação entre as formas de onda experimentais utilizando o controlador \mathcal{H}_∞ em 90 V e 50 Hz. (a) Com capacitor nominal e (b) com capacitor reduzido.	68
Figura 29	– Conteúdo harmônico da corrente de entrada com capacitor nominal (330 μF) e reduzido (100 μF) em 90 V e 50 Hz.	69
Figura 30	– Comparação entre a aproximação teórica e a forma de onda simulada da razão cíclica em 90 V e 50 Hz.	69
Figura 31	– Comparação entre a aproximação teórica, a simulação e a medição experimental da corrente de entrada em 90 V e 60 Hz com capacitor reduzido.	70
Figura 32	– Principais formas de onda experimentais com capacitor reduzido em 264 V e 50 Hz.	71
Figura 33	– Formas de onda com capacitor reduzido (100 μF) em 50 Hz.	72
Figura 34	– Formas de onda com capacitor reduzido (100 μF) em 60 Hz.	73
Figura 35	– Resposta em frequência de malha fechada de G_{iv} utilizando a norma \mathcal{H}_∞ na tensão de entrada em 90 V e 50 Hz.	74
Figura 36	– Comparação da ondulação da corrente de saída em 50 Hz e 60 Hz para uma tensão de entrada de 90 V.	74
Figura 37	– Comparação entre o conteúdo harmônico da corrente de entrada com os limites da norma IEC na tensão de 127 V, 220 V e 264 V com capacitor reduzido em (a) 50 Hz e (b) 60 Hz.	75
Figura 38	– Fator de potência e THD em função da tensão de entrada em 50 Hz.	76
Figura 39	– Eficiência do conversor em função da tensão de entrada em 50 Hz.	77
Figura 40	– Localização da região politópica de incertezas.	77
Figura 41	– Comportamento transitório sob dimerização em diferentes pontos de operação.	78
Figura 42	– Comparação entre formas de onda experimentais e simuladas sob degraus de referência.	79
Figura 43	– Distúrbio na tensão de entrada: (a) de 127 V para 220 V eficaz e (b) de 220 V para 127 V eficaz.	80
Figura 44	– Circuito utilizado em simulação considerando a ESR.	82
Figura 45	– Malha com o controlador proporcional-integral.	83
Figura 46	– Diagrama de Bode do sistema compensado.	85
Figura 47	– Ondulação na corrente de saída diante do processo de degradação do capacitor.	86

Figura 48	– Amplitude da razão cíclica diante do processo de degradação do capacitor.	87
Figura 49	– Modelo de degradação do capacitor eletrolítico a 105 °C. . .	88
Figura 50	– Estimativa das perdas na ESR.	88
Figura 51	– Principais formas de onda com controle clássico em 50 Hz. . .	89
Figura 52	– Capacitor em série com o reostato.	90
Figura 53	– Principais formas de onda com controle robusto em 50 Hz: (a) 90 V, (b) 127 V, (c) 220 V e (d) 264 V.	91
Figura 54	– Degrau de referência e distúrbio na tensão de entrada em 50 Hz: (a) degrau de referência, (b) distúrbio na tensão de entrada. . .	92
Figura 55	– Comparação dos resultados experimentais e de simulação com relação à variação da referência de 100% a 50% em 90 V e 50 Hz. . .	93
Figura 56	– Comparação dos resultados experimentais e de simulação com relação à resposta ao distúrbio na tensão de entrada em 50 Hz. . .	93
Figura 57	– Tipos de conexões entre dois interruptores: (a) conexão tipo T (S–S), (b) conexão tipo II (S–D), (c) conexão tipo i-T (D–D) e (d) conexão tipo i-II (D–S).	105
Figura 58	– Células resultantes da integração entre dois interruptores (células de chave única): (a) conexão tipo T, (b) conexão tipo II, (c) conexão tipo i-T e (d) conexão tipo i-II.	106
Figura 59	– Etapas de operação do conversor.	107
Figura 60	– Corrente no interruptor em um período de comutação. . .	109
Figura 61	– Corrente no terminal primário do conversor <i>flyback</i> em um período de comutação.	110
Figura 62	– Corrente no capacitor de saída.	114
Figura 63	– Região para alocação dos polos.	115
Figura 64	– Forma de onda da corrente de alta frequência no capacitor de barramento.	122

LISTA DE TABELAS

Tabela 1 – Limites harmônicos segundo a norma IEC - 61000-3-2 (Classe C).	18
Tabela 2 – Parâmetros da carga LED.	44
Tabela 3 – Parâmetros de entrada do sistema.	46
Tabela 4 – Componentes do protótipo do conversor.	47
Tabela 5 – Parâmetros incertos do conversor.	63
Tabela 6 – Desempenho dos controladores projetados.	64
Tabela 7 – Resultados teóricos obtidos com a técnica de controle proposta.	65
Tabela 8 – Comparação do tempo de acomodação (critério de 2%)	76
Tabela 9 – Parâmetros do modelo de degradação do capacitor.	81

LISTA DE ABREVIATURAS E SIGLAS

PFC	correção do fator de potência
LMIs	desigualdades matriciais lineares
PC	controle de potência (do inglês, <i>Power Control</i>)
LEDs	diodos emissores de luz
PF	fator de potência
THD	distorção harmônica total
ARC	compensação ativa da ondulação
LFR	ondulação da componente em baixa frequência
ABNT	Associação Brasileira de Normas Técnicas
IEC	International Electrotechnical Commission
CA	Corrente Alternada
CC	Corrente Contínua
CCM	modo de condução contínua
PI	proporcional integral
PIR	proporcional integral ressonante
DCM	modo de condução descontínua
ESR	resistência em série equivalente
ESL	indutância em série equivalente

SUMÁRIO

1	INTRODUÇÃO	15
1.1	<i>DRIVERS</i> PARA LEDs	16
1.2	FORMA DE ONDA DA CORRENTE NOS LEDs	17
1.3	CAPACITORES ELETROLÍTICOS	19
1.4	MOTIVAÇÃO	22
1.5	OBJETIVOS	22
1.6	ESTRUTURA DA TESE	23
1.7	PUBLICAÇÕES	23
2	REVISÃO BIBLIOGRÁFICA	24
2.1	TÉCNICAS DE REDUÇÃO DA CAPACITÂNCIA	24
2.1.1	Topologias Alternativas para Redução da Capacitância	24
2.1.2	Injeção de harmônicos na corrente de entrada	26
2.1.3	Compensação ativa da ondulação	27
2.2	CONTROLE ROBUSTO EM <i>DRIVERS</i> DE LED	29
2.3	CONCLUSÕES PARCIAIS	30
3	TEORIA DE CONTROLE ROBUSTO	32
3.1	CONTROLE POR REALIMENTAÇÃO DE ESTADOS	32
3.2	CONCEITOS BÁSICOS DE ROBUSTEZ	34
3.3	VARIAÇÕES PARAMÉTRICAS	35
3.4	ESTABILIDADE SEGUNDO LYAPUNOV	37
3.5	DESIGUALDADES MATRICIAIS LINEARES - LMIs	40
3.6	ESTUDO DE CASO	42
3.6.1	Projeto do conversor Buck-Boost Flyback integrado	43
3.6.2	Modelagem dinâmica	47
3.6.3	Modelagem em espaço de estados	50
3.7	CONCLUSÕES PARCIAIS	50
4	APLICAÇÕES DE CONTROLE ROBUSTO EM DRIVERS LED	52
4.1	MODELAGEM DA CORRENTE DE ENTRADA	53
4.2	APROXIMAÇÃO TEÓRICA DA RAZÃO CÍCLICA	54
4.3	COMPENSAÇÃO DA ONDULAÇÃO EM BAIXA FREQUÊNCIA NA SAÍDA DO CONVERSOR	55
4.4	REDUÇÃO DO FILTRO CAPACITIVO	57
4.4.1	Resultados teóricos, de simulação e experimentais	62
4.5	APLICAÇÃO DE CONTROLE ROBUSTO PARA MITIGAR OS EFEI- TOS DA DEGRADAÇÃO DO CAPACITOR ELETROLÍTICO	77
4.5.0.1	Resultados teóricos, de simulação e experimentais	82

4.6	CONCLUSÕES PARCIAIS	94
5	CONCLUSÕES FINAIS	96
5.1	TRABALHOS FUTUROS	97
	REFERÊNCIAS	98
	APÊNDICE A – Método de integração de estágios de conver-	
	sores de potência	105
	APÊNDICE B – Projeto do conversor Buck-Boost Flyback	
	integrado	107
B.1	Etapas de operação do conversor	107
B.2	Projeto do conversor	108
B.2.1	Razão cíclica (D)	108
B.2.2	Indutor do primeiro estágio	108
B.2.3	Indutância de magnetização	110
B.2.4	Ganho estático do conversor integrado	111
B.2.5	Capacitor de barramento e de saída	111
	APÊNDICE C – Metodologia implementada via Matlab . . .	115
	APÊNDICE D – Potência estimada na ESR	122

1 INTRODUÇÃO

Os diodos emissores de luz (em inglês, *Light Emitting Diodes*, LEDs) vêm se tornando o mais popular sistema de iluminação graças às suas vantagens já bem conhecidas, tais como: (i) longa vida útil, (ii) eficiência, (iii) bom índice de reprodução de cores. Além disso, sua capacidade de dimerizar faz com que seja possível diminuir o tempo com o qual operam com máxima potência, diminuindo assim seu consumo de energia (SCHUBERT; GESSMANN; KIM, 2005; LAUBSCH *et al.*, 2009).

A implementação de LED nos sistemas de iluminação surge como uma necessidade para um desenvolvimento sustentável de uma nação. De acordo com (DREYFUS; GALLINAT, 2015), em 2015, a iluminação era responsável por 15% do consumo global de eletricidade e 5% das emissões mundiais de gases de efeito estufa. Com o aumento da população e desenvolvimento da economia, a demanda por iluminação aumenta, sendo necessário utilizar tecnologias mais eficientes.

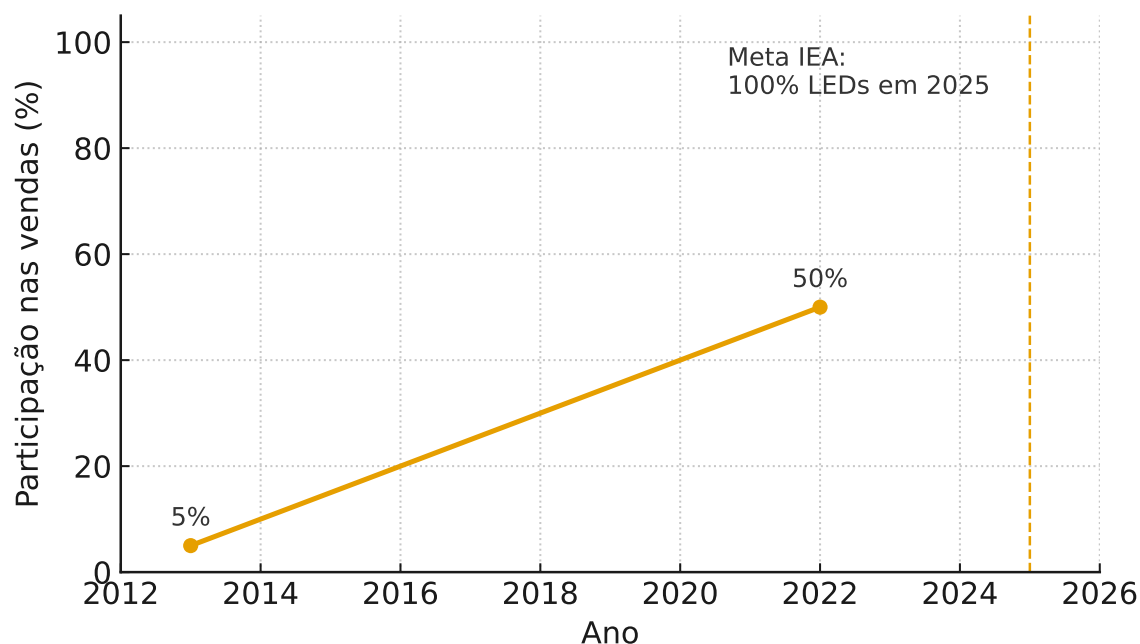
Em função deste cenário, em 2018, é lançada a iniciativa “*United for Efficiency*” pela Organização das Nações Unidas (ONU), visando eliminar gradualmente a iluminação de baixa qualidade em países em desenvolvimento. Um dos pilares para essa transformação é o Modelo de Diretrizes, desenvolvido por parcerias públicas e privadas, com objetivo de acelerar a transição para iluminação com eficiência energética (U4E, 2018).

O Modelo de Diretrizes simplifica a implantação, adoção e aplicação da regulamentação padrão sobre eficiência de iluminação, abrangendo o escopo do produto, definições, métodos de teste e requisitos mínimos de desempenho. Além disso, países que aderirem a esse modelo poderão contar com oportunidades de compartilhamento de recursos, através da redução de barreiras comerciais (U4E, 2018).

Segundo a *International Energy Agency* (IEA, 2021), a participação de LEDs nas vendas residenciais globais passou de cerca de 5% em 2013 para 50% em 2022, com tendência de alta contínua (IEA, 2023), conforme ilustrado na Figura 1. Em linha com o Cenário Net-Zero¹, a própria (IEA, 2021) estabeleceu como marco a meta de 100% das vendas de iluminação em LED até 2025 (IEA, 2022).

¹ Cenário Net-Zero: Compromisso entre indivíduos, empresas e governos para compensar as emissões de gases de efeito estufa na atmosfera até 2030.

Figura 1 – Participação de LEDs nas vendas globais de iluminação (pontos selecionados) e marco NZE da IEA (100% de vendas em LED até 2025).



Fonte: Elaborado pelo autor (2025), com dados de (IEA, 2023; IEA, 2022).

A mudança para iluminação LED é uma das maneiras mais rápidas e baratas de proporcionar economia de energia e de carbono.

“As lâmpadas são o fruto mais barato da árvore da eficiência. Nenhum outro produto oferece economias tão atraentes por produto. Os LEDs consomem até 90% menos energia do que as lâmpadas incandescentes convencionais” (Noah Horowitz, diretor do Centro de Padrões de Eficiência Energética do Conselho de Defesa dos Recursos Naturais) (IEA, 2021).

Em síntese, a iluminação baseada em LEDs é hoje um vetor central para metas de eficiência energética e descarbonização, oferecendo alta eficácia luminosa, longa vida útil e ampla integração com controle e dimerização inteligentes.

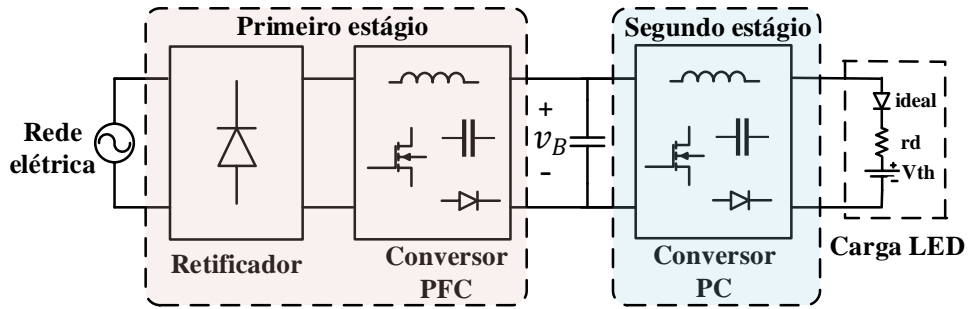
1.1 DRIVERS PARA LEDs

Uma característica das cargas de iluminação a LED é que elas operam em baixas tensões e em corrente contínua, impossibilitando a conexão direta com a rede elétrica convencional. Além da necessidade de um retificador, responsável por realizar a conversão Corrente Alternada (CA)/Corrente Contínua (CC) para a carga, um dispositivo eletrônico é utilizado para manter a corrente e tensão fornecida ao LED dentro dos parâmetros indicados para sua operação. Geralmente, este dispositivo eletrônico é um conversor estático de

potência, que deve atender requisitos mínimos de qualidade de energia consumida, tais como: alto fator de potência (em inglês, *Power Factor*, PF) e baixa distorção harmônica total (em inglês, *Total Harmonic Distortion*, THD) na corrente de entrada.

Na literatura, estes dispositivos são conhecidos como “*drivers*” (ALONSO *et al.*, 2011; BRITTO *et al.*, 2008; BARDSLEY *et al.*, 2013; HUI *et al.*, 2010), na Figura 2 é ilustrada a configuração de um *driver* de dois estágios em cascata. O primeiro estágio é composto por um retificador e um conversor estático de potência, responsável pela correção do fator de potência (PFC). O segundo estágio, denominado de estágio de controle de potência (do inglês, *Power Control*) (PC), tem o objetivo de estabilizar a corrente nos LEDs. A carga é modelada por um diodo ideal, uma fonte de tensão ideal com polaridade contrária ao sentido da corrente, representando sua tensão de limiar (V_{th}) e uma resistência série (r_d) (SCHUBERT, 2018).

Figura 2 – *Driver* de dois estágios.



Fonte: Elaborado pelo autor (2025).

O fator de potência no qual o *driver* deve operar, segundo a Associação Brasileira de Normas Técnicas (ABNT) (ABNT, 2012) de dispositivos eletrônicos para módulos de LED, deve ser superior a 0,92. Além disso, o conteúdo harmônico injetado na rede deve estar de acordo com as normas da International Electrotechnical Commission (IEC), especificamente segundo a norma IEC - 61000-3-2 classe C (IEC, 2014), que se refere aos sistemas de iluminação com potência ativa acima de 25 W. Os limites de conteúdo harmônico exigidos segundo a norma são indicados na Tabela 1.

*fp = fator de potência.

1.2 FORMA DE ONDA DA CORRENTE NOS LEDs

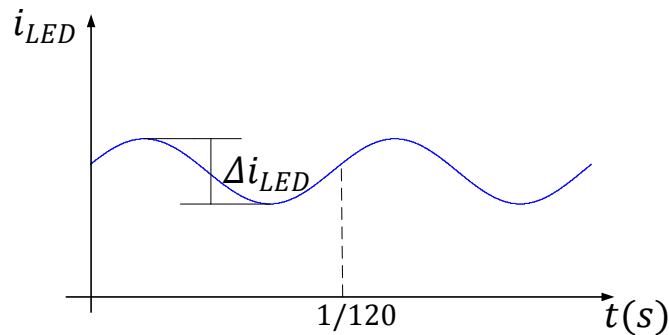
A forma de onda entregue à carga, para uma rede de alimentação com frequência de 60 Hz, será composta por um valor CC com ondulação, CA, na frequência de 120 Hz (Δi_{LED}), como é ilustrado na Figura 3.

Tabela 1 – Limites harmônicos segundo a norma IEC - 61000-3-2 (Classe C).

Ordem harmônica (h)	Corrente máxima permitida (em % com relação à fundamental)
2	2 %
3	0,3fp
5	10 %
7	7 %
9	5 %
$11 < h < 39$	3 %

Fonte: Adaptado da IEC 61000-3-2 (Classe C).

Figura 3 – Forma de onda da corrente no LED.



Fonte: Adaptado de (SOARES, 2017).

A ondulação da componente em baixa frequência (em inglês, *Low Frequency Ripple*, LFR) da forma de onda da corrente no LED ocasiona uma oscilação na iluminância, denominado de *flicker*, que por sua vez leva a um efeito prejudicial ao ser humano, desencadeando dores de cabeça, enxaquecas e até mesmo convulsões epiléticas. Em (IEEE, 2015), é quantificada a relação da ondulação da corrente na carga LED com os riscos à saúde provocados pelo *flicker*, sendo que esta relação pode ser correlacionada com a frequência da onda ($f_{flicker}$) da seguinte maneira:

- Condição de baixo risco: $\Delta i_{LED} \leq 0,16 f_{flicker}$ - atenua qualquer distração ou efeito biológico negativo causado pelo *flicker*;
- Efeito não-observável: $\Delta i_{LED} \leq 0,066 f_{flicker}$.

Portanto, em alguns países, onde a rede de alimentação possui frequência de 60 Hz, o valor máximo do LFR, para efeito de baixo risco ao ser humano, deve ser de $0,19 I_o$. Já em países europeus, onde geralmente a rede de alimentação possui frequência de 50 Hz, o valor máximo é de $0,16 I_o$.

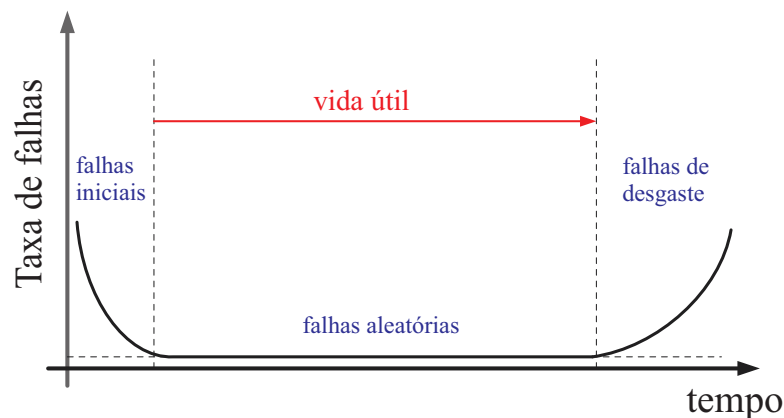
A filtragem da ondulação em baixa frequência, em um *driver* de dois estágios, é realizada pelo capacitor de barramento, e para manter em certo limite é necessário um capacitor de elevada capacitância, geralmente pelo emprego de capacitores eletrolíticos.

1.3 CAPACITORES ELETROLÍTICOS

Os capacitores eletrolíticos constituem o elo mais fraco dos *drivers*, são os principais responsáveis pela diminuição da confiabilidade e vida útil do sistema. De acordo com (ZHOU *et al.*, 2012), 50% da taxa de falhas em conversores eletrônicos de potência são relacionadas ao mau funcionamento de capacitores eletrolíticos.

Dentre as principais falhas deste componente, podemos citar: (i) falhas relacionadas ao processo de fabricação do componente, denominadas falha iniciais; (ii) falhas relacionadas a eventos inesperados, também conhecidas como falhas aleatórias, ocorrendo durante a vida útil do componente e (iii) falhas que ocorrem devido à degradação natural, denominadas falhas de desgaste (SOARES, 2017). A Figura 4 mostra o comportamento das taxas de falhas dos capacitores ao longo do tempo.

Figura 4 – Taxa de falhas em capacitores ao longo do tempo.

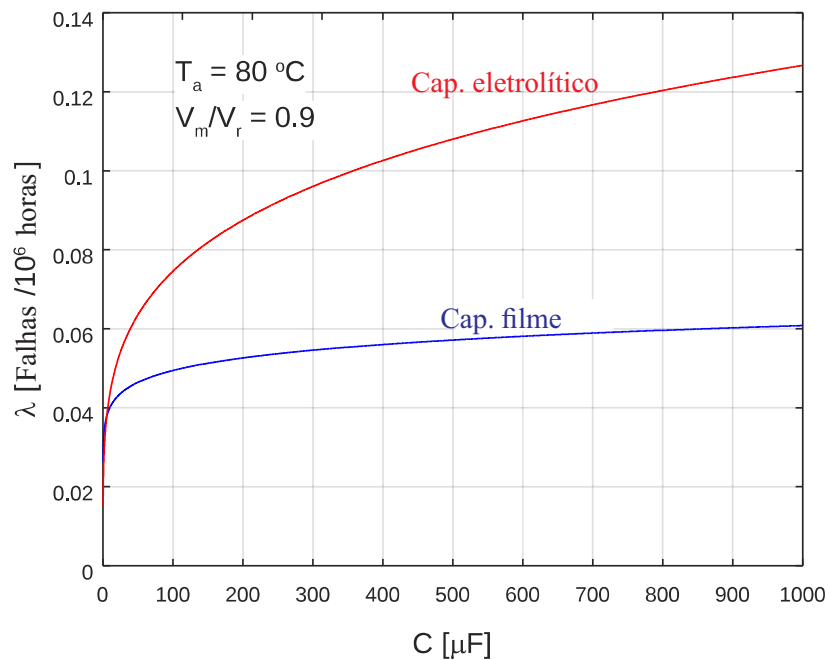


Fonte: Adaptado de (SOARES, 2017).

Em (SOARES, 2017), é analisada a taxa de falha em função da capacitância para capacitores eletrolíticos e de filme, com base no modelo apresentado em (HARMS, 2010). Na Figura 5, é ilustrado o número de falhas em função do tempo λ , de acordo com a capacitância, considerando uma temperatura ambiente de 80 °C e uma tensão de pico no capacitor (V_m) equivalente à 90% da máxima tensão permitida para o componente (V_r).

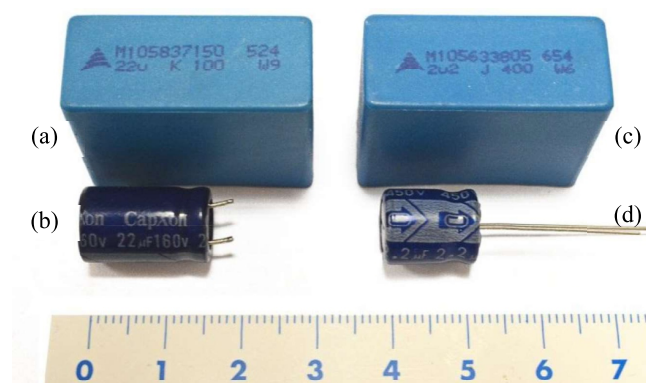
Há duas alternativas para diminuir a taxa de falha deste componente e, consequentemente, aumentar a confiabilidade e vida útil. A primeira alternativa consiste na substituição de capacitores eletrolíticos por capacitores de filmes, pois estes apresentam uma menor taxa de falhas para uma grande faixa de valores de capacitância. No entanto, os capacitores também devem ser analisados com relação à densidade de potência, pois,

Figura 5 – Taxa de falhas em função da capacitância.



Fonte: Adaptado de (SOARES, 2017).

Figura 6 – Comparação entre volume e densidade de carga de capacitores de filme e eletrolíticos. (a) Capacitor de filme de 22 μF e 100 V – 10,5 cm^3 . (b) Capacitor eletrolítico de 22 μF e 160 V – 5,3 cm^3 . (c) Capacitor de filme de 2,2 μF e 400 V – 10,5 cm^3 . (d) Capacitor eletrolítico de 2,2 μF e 450 V – 4,1 cm^3 . Régua em centímetros.



Fonte: Adaptado de (ALMEIDA, 2014).

em algumas situações, o espaço disponível para o dispositivo eletrônico é limitado no sistema de iluminação. A segunda alternativa é a utilização de capacitores eletrolíticos de baixa capacitância, uma vez que a diminuição da capacitância também produz uma diminuição na taxa de falhas do componente, como se conclui da Figura 5.

Em (ALMEIDA, 2014), é realizada uma comparação entre a densidade de potência de capacitores eletrolíticos e de filme, como mostrado na Figura 6. É possível notar que a densidade de potência de capacitores eletrolíticos seja de 4 a 5 vezes maior que as de filme, apresentando menor volume para as mesmas capacitâncias e tensões similares. Portanto, a segunda alternativa fornece ao *driver* uma maior confiabilidade e densidade de potência.

Além disso, os capacitores eletrolíticos são identificados como o ponto mais vulnerável nos sistemas de iluminação LED, especialmente quando comparados à sua vida útil (LALL; SAKALAUKUS; DAVIS, 2015). A expectativa de vida da carga LED varia de 25 000 a 100 000 h (QIAN *et al.*, 2016). Notavelmente, os capacitores eletrolíticos empregados nos *drivers* LED não apresentam uma durabilidade correspondente à dos LEDs.

O capacitor eletrolítico é conceitualmente modelado como um capacitor ideal (CAP) conectado com uma resistência em série equivalente (em inglês, *Equivalent Series Resistance*, ESR), conforme ilustrado na Figura 7. Embora seja possível incluir uma indutância em série equivalente (em inglês, *Equivalent Series Inductance*, ESL) neste modelo, para a maioria dos *drivers* de LED convencionais, o valor da ESL é consideravelmente baixo e, portanto, pode ser desprezado (CHEN *et al.*, 2008).

Figura 7 – Circuito equivalente do capacitor eletrolítico.



Fonte: Elaborado pelo autor (2025).

A performance dos capacitores eletrolíticos é impactada por uma combinação de fatores elétricos, térmicos, mecânicos e ambientais. Durante o processo de degradação do componente, a evaporação do líquido contido no capacitor acelera devido ao aumento da temperatura operacional e à ondulação de corrente, culminando no aumento da ESR e na redução da capacitância (ABDENNADHER *et al.*, 2010).

Autores como (VENET; DARNAND; GRELLET, 1993; KÖTZ; RUCH; CERICOLA, 2010) consideram uma falha no capacitor quando há um aumento que corresponde ao dobro do valor inicial da ESR e uma diminuição de 20% na capacitância. Diversas pesquisas têm investigado a degradação dos capacitores, propondo modelos para antecipar falhas (SUN *et al.*, 2016; SUN *et al.*, 2015). O processo de degradação do capacitor resulta em um aumento na ondulação de saída, podendo provocar falhas na regulação da ondulação de saída do conversor ou, em casos extremos, danificar o próprio conversor.

1.4 MOTIVAÇÃO

Com base nas seções anteriores, esse trabalho possui como foco apresentar aplicações de controle robusto em *drivers* LED, visando assegurar uma maior vida útil e confiabilidade ao sistema, ao mesmo tempo em que atende aos requisitos mínimos de qualidade de energia e redução da ondulação de baixa frequência na corrente dos LEDs. Prevendo a construção de um protótipo a ser conectado em redes ca típicas, o *driver* é projetado para operar dentro de uma faixa de tensão eficaz de 90 a 264 V, fornecendo uma corrente constante em uma faixa de potências, o que permite a conexão de diferentes arranjos de LEDs, incluindo a possibilidade de dimerização, que proporcionará uma maior eficiência energética ao sistema elétrico.

Devido à variação da tensão de entrada, o modelo dinâmico do sistema, utilizado para fins de modelagem e controle, não é fixo, mas sim uma função do ponto de operação atual. Tradicionalmente, os sistemas de controle são projetados para um único ponto de operação. No entanto, essa abordagem não garante a estabilidade do sistema nem uma resposta transitória satisfatória para todos os pontos de operação (OLALLA *et al.*, 2008). Portanto, para contornar os problemas mencionados anteriormente, é adotada uma técnica de controle robusto (ZHOU; DOYLE; GLOVER, 1996; SKOGESTAD; POSTLETHWAITE, 2005) baseada em realimentação completa de estados. Uma resposta transitória satisfatória é alcançada ao alocar os polos dentro de uma região pré-definida no plano complexo para qualquer ponto de operação. O vetor de ganhos da realimentação de estados é determinado por meio de desigualdades matriciais lineares (em inglês, *Linear Matrix Inequalities*, LMIs) (DUAN; YU, 2013). A técnica de otimização \mathcal{H}_∞ (FRANCIS, 1987) é empregada em uma metodologia para reduzir o filtro capacitivo utilizado no driver, o que diminui a taxa de falhas do componente, aumentando assim sua confiabilidade. Em outra aplicação, a otimização \mathcal{H}_∞ é utilizada para manter os requisitos mínimos de qualidade de energia e redução da ondulação na saída ao longo do período de degradação do capacitor eletrolítico, aumentando assim a vida útil do *driver*.

1.5 OBJETIVOS

Para alcançar o objetivo deste trabalho, os seguintes tópicos serão abordados:

1. Desenvolver uma metodologia utilizando a otimização \mathcal{H}_∞ por meio de LMIs para reduzir o filtro capacitivo em *drivers* de LEDs, sem comprometer os requisitos mínimos de qualidade de energia, visando aumentar a confiabilidade do sistema.
2. Aplicar a otimização \mathcal{H}_∞ através de LMIs para manter o desempenho do *driver* diante da degradação do capacitor eletrolítico ao longo do tempo, com o intuito de prolongar a vida útil do sistema.

3. Implementar a técnica proposta em um *driver* de LEDs universal.
4. Validar os estudos teóricos por meio de resultados de simulação e experimentação.

1.6 ESTRUTURA DA TESE

No Capítulo 2 são apresentadas as principais técnicas encontradas na literatura para a redução da capacitância em *drivers* de LED, bem como os trabalhos mais relevantes que exploram a aplicação de métodos de controle moderno nesses sistemas.

O Capítulo 3 discute os conceitos fundamentais de controle robusto, com ênfase nas desigualdades matriciais lineares (LMIs), destacando suas vantagens e aplicações. Nesse capítulo também é desenvolvido um estudo de caso com o *driver* utilizado neste trabalho, abrangendo sua modelagem estática e dinâmica, de forma a fornecer a base necessária para o projeto do controle robusto.

No Capítulo 4 são apresentadas as aplicações de controle robusto propostas para *drivers* de LED. São descritos os procedimentos de projeto e mostrados os resultados teóricos, de simulação e experimentais que validam a metodologia desenvolvida.

Por fim, o Capítulo 5 reúne as conclusões gerais do trabalho, destacando as contribuições alcançadas e sugerindo possíveis direções para pesquisas futuras.

1.7 PUBLICAÇÕES

- SILVA, Bruno H. da et al. Universal-input integrated LED driver with robust \mathcal{H}_∞ controller for full-range high power factor and dimming capabilities under low current ripple. *Electrical Engineering*, v. 105, n. 3, p. 1897-1910, 2023.

2 REVISÃO BIBLIOGRÁFICA

Quando se aborda a pesquisa em *drivers* de LED, o principal desafio enfrentado está relacionado ao capacitor eletrolítico. Conforme discutido anteriormente, a utilização de capacitores eletrolíticos de baixa capacitância resulta em uma redução significativa na taxa de falhas do componente, o que, por sua vez, aumenta a confiabilidade do sistema. Além disso, estratégias de redução de capacitância podem ser empregadas para lidar com a degradação do capacitor eletrolítico, uma vez que envolvem o uso de capacitores com valores reduzidos, mantendo ainda a conformidade com os requisitos de qualidade de energia no *driver*, proporcionando assim maior vida útil ao sistema. Portanto, neste capítulo, serão destacadas as principais técnicas encontradas na literatura voltadas para a redução da capacitância em *drivers* de LEDs e aplicações de controle moderno nesses sistemas.

2.1 TÉCNICAS DE REDUÇÃO DA CAPACITÂNCIA

A utilização de capacitores eletrolíticos, com elevados valores de capacitância diminui a confiabilidade do sistema. Para solucionar esse problema, diferentes trabalhos buscam a redução do valor do filtro capacitivo em conversores aplicados no acionamento de LEDs.

Dentre as soluções propostas para alcançar esse objetivo, três técnicas destacam-se na literatura (LUZ *et al.*, 2017): (i) topologias alternativas de conversores para redução da capacitância, (ii) injeção de harmônicos na corrente de entrada e (iii) através da ação do controlador, também conhecido como compensação ativa da ondulação (ARC).

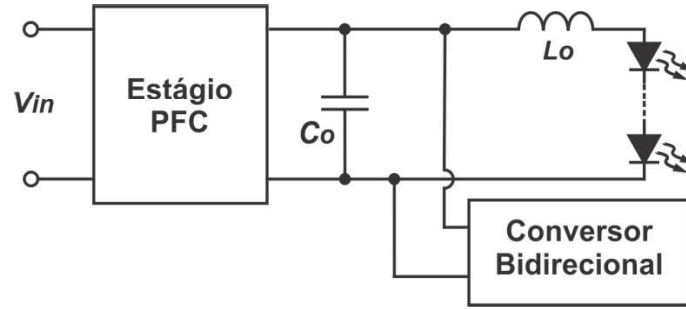
2.1.1 Topologias Alternativas para Redução da Capacitância

Algumas formas de reduzir o valor da capacitância utilizado nos *drivers* se baseiam em alterações topológicas nos conversores eletrônicos de potência. Desse modo, a filtragem da ondulação em baixa frequência na saída é realizada por um sistema eletrônico, permitindo a redução da capacitância responsável por essa tarefa.

Soluções apresentadas em (REDDY; NARASIMHARAJU, 2017; HE; RUAN; ZHANG, 2017; WANG *et al.*, 2012) utilizam um conversor estático bidirecional em paralelo com o capacitor de barramento, de modo que o auxilie na tarefa de filtragem da ondulação em baixa frequência. Através dessa proposta, os autores conseguiram uma redução do valor do LFR em torno de 90%. A estrutura simplificada de uma dessas soluções é ilustrada na Figura 8.

Em (CAMPONOOGARA *et al.*, 2015; VALIPOUR; REZAZADEH; ZOLGHADRI, 2015), os autores propõem a conexão entre os estágios de potência do *driver* de forma

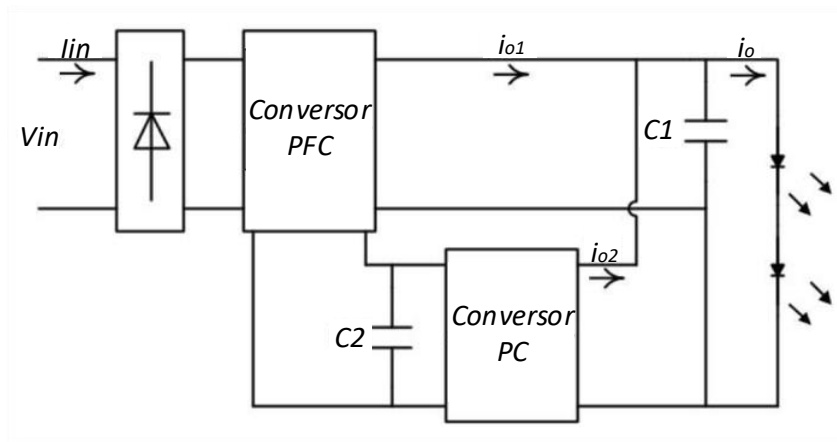
Figura 8 – Compensação da ondulação através de um conversor bidirecional.



Fonte: Adaptado de (HE; RUAN; ZHANG, 2017).

otimizada. O estágio PFC processa apenas o nível CC da potência, enquanto a conexão PFC + PC é responsável pela ondulação de baixa frequência. Com essa estrutura, foi possível reduzir o valor do filtro capacitivo no sistema. A conexão entre os estágios do conversor, de acordo com umas dessas soluções, é mostrada na Figura 9.

Figura 9 – Conexão entre os estágios de potência de forma otimizada.

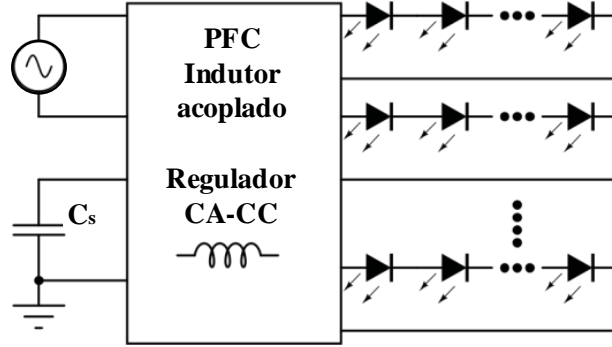


Fonte: Adaptado de (VALIPOUR; REZAZADEH; ZOLGHADRI, 2015).

A solução proposta por (WU *et al.*, 2019) utiliza um indutor acoplado de enrolamento duplo com função PFC para cada arranjo de LEDs e uma pequena capacitância de armazenamento para desacoplar as potências de entrada CA e CC. Com este método, os autores conseguiram reduzir o valor da capacitância de tal forma que tornasse possível a utilização de capacitores de filme. O sistema proposto é ilustrado na Figura 10.

Uma desvantagem da estrutura de potência modificada é o aumento do número de componentes e circuitos de acionamento, aumentando a complexidade do sistema e reduzindo sua confiabilidade.

Figura 10 – PFC com indutor acoplado e regulador CA-CC.



Fonte: Adaptado de (WU *et al.*, 2019).

2.1.2 Injeção de harmônicos na corrente de entrada

Considerando um fator de potência unitário, devido ao estágio de correção do fator de potência (PFC), a potência instantânea de entrada do *driver* de LEDs pode ser expressa em função da tensão e da corrente da rede elétrica.

Denotando por $v_G(t)$ a tensão instantânea de entrada (tensão da rede) e por $i_G(t)$ a corrente instantânea de entrada do conversor, tem-se:

$$p_G(t) = v_G(t) i_G(t) = \sqrt{2}V_G \sin(\omega_L t) \sqrt{2}I_G \sin(\omega_L t) = V_G I_G - V_G I_G \cos(2\omega_L t), \quad (2.1)$$

em que V_G e I_G representam, respectivamente, os valores eficazes da tensão e da corrente de entrada, e ω_L é a frequência angular da rede.

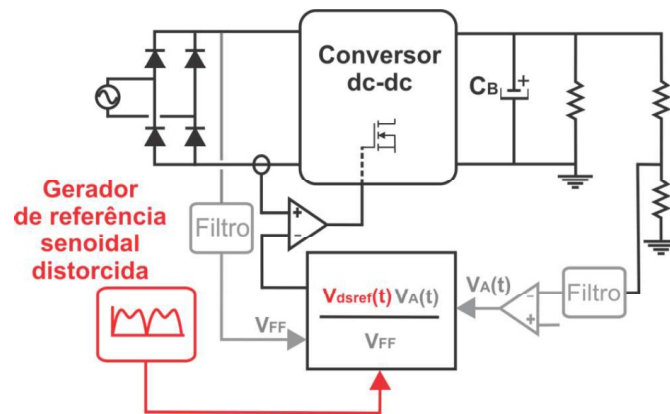
onde ω_L é a frequência angular da linha, ao passo que V_G e I_G são os valores eficaz da tensão e corrente, suposto tensão e corrente senoidais, respectivamente.

Através da equação (2.1), é possível observar que a potência de entrada é composta por uma parcela CC e uma parcela CA. A técnica proposta tem o objetivo de diminuir a parcela CA, responsável pelo LFR na carga LED. Desta forma, a potência instantânea de entrada não possui tanta disparidade em comparação com a potência de saída do conversor. Devido a essa menor diferença entre os valores instantâneos de potência, é possível reduzir o valor do filtro capacitivo empregado na filtragem da ondulação em baixa frequência. Isso é feito inserindo harmônicas na corrente de entrada através do controle da corrente de entrada, onde a referência não é uma senoide na frequência angular da rede, mas sim acrescida de harmônicas.

Em (LAMAR *et al.*, 2012), é utilizada uma malha de controle da corrente de entrada distorcida até o limite da norma IEC - 61000-3-2 classe C (IEC, 2014). Os autores

conseguiram diminuir a parcela CA da potência de entrada de tal forma que foi possível uma redução de até 50% no valor da capacitância de barramento, destinado à filtragem do LFR. Na Figura 11 é representado o circuito de controle utilizado nesta metodologia, onde é possível notar que duas malhas de controle são necessárias para a aplicação deste método.

Figura 11 – Controle da corrente de entrada distorcida.



Fonte: Adaptado de (LAMAR *et al.*, 2012).

Em (GU *et al.*, 2009), a referência de corrente rastreada é uma senoide acrescida da 3ª harmônica. Com essa técnica, os autores conseguiram realizar a redução do valor da capacitância para 65% do valor nominal. Uma estratégia similar foi realizada em (WONG *et al.*, 2016), e o acréscimo da 5ª harmônica na referência de corrente de entrada foi feita em (WANG *et al.*, 2010).

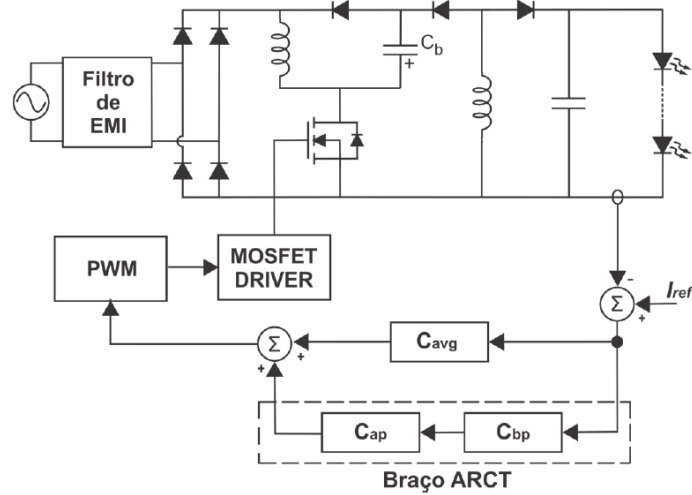
Os trabalhos que utilizam essa abordagem mostram ser possível reduzir o LFR através da redução da parcela CA da potência de entrada com a inserção de harmônicos na corrente de entrada. Uma desvantagem dessa técnica é a complexidade de controle, pois há a necessidade de duas malhas. Uma malha é utilizada para a referência senoidal da corrente de entrada acrescida de harmônicas, enquanto a outra garante o valor médio da corrente de saída.

2.1.3 Compensação ativa da ondulação

Outra maneira de propiciar a redução do valor do filtro capacitivo em sistemas de acionamentos de LEDs é através da ação de controle, também conhecida como compensação ativa da ondulação (em inglês, *Active Ripple Compensation*, ARC). Neste método, o controlador atua na redução da ondulação de baixa frequência na corrente dos LEDs, assim, é possível reduzir o valor da capacitância necessária para manter a ondulação no nível desejável.

Os trabalhos apresentados em (SOARES *et al.*, 2017; SOARES; ALONSO; BRAGA, 2018) propõem que o sinal de controle seja gerado por dois ramos desacoplados em frequência. O ramo Cavg é responsável pela geração do valor médio e o Braço ARCT é responsável por gerar a parte CA do sinal. Em (SOARES *et al.*, 2017), os autores conseguiram uma redução de 46% do valor nominal da capacitância. Essa técnica de controle é ilustrada na Figura 12.

Figura 12 – Compensação ativa da ondulação.



Fonte: Adaptado de (SOARES *et al.*, 2017).

Em (COSETIN *et al.*, 2014; SOARES *et al.*, 2018) é demonstrada uma técnica de redução de capacitância através da aplicação do controlador proporcional integral (PI). O compensador PI é projetado para atuar na frequência de ondulação da corrente nos LEDs, ou seja, no dobro da frequência da rede de alimentação. Através dessa estratégia foi possível uma redução no valor da capacitância de 86% em (COSETIN *et al.*, 2014). Na solução apresentada em (SOARES *et al.*, 2018), os parâmetros do controlador PI são calculados de forma otimizada, minimizando a capacitância de forma a manter a distorção da corrente de entrada em conformidade com a norma IEC 61000-3-2.

Em (LUZ *et al.*, 2018), é utilizado o controlador proporcional integral ressonante (PIR), dado em (2.2), onde ele possui um ganho infinito na frequência de ressonância, possuindo assim a capacidade para rastrear sinais senoidais nesta frequência.

$$PIR(s) = K_p + \frac{2K_r s}{s^2 + w_{res}^2}, \quad (2.2)$$

onde K_p é o ganho proporcional, w_{res} e K_r são a frequência e ganho ressonante, respectivamente.

Com a utilização do controlador ressonante é possível controlar a ondulação da corrente na carga LED. A referência da malha de controle é formada por um valor médio

mais uma ondulação em baixa frequência igual à ondulação da corrente de saída (o dobro da frequência da rede) (LUZ *et al.*, 2018). Com esta técnica, os autores conseguiram uma redução de 80,5% do valor nominal da capacitância.

A solução através da compensação ativa da ondulação é satisfatória quanto à redução da capacitância, pois não há a necessidade de novos circuitos ou malha de controle no sistema. No entanto, são soluções limitadas pela distorção da corrente de entrada.

2.2 CONTROLE ROBUSTO EM *DRIVERS* DE LED

Com relação à estratégia de controle em *drivers* de LED, muitos trabalhos utilizam o controle PI, sendo o projeto realizado por meio de teorias clássicas, tais como o lugar das raízes e diagramas de *Bode* (GRACIO *et al.*, 2011). Estas abordagens são adequadas para aplicações nas quais há um único ponto de operação, entretanto, pode levar a resultados inadequados ao se projetar sistemas com uma grande variedade de pontos de operação, como no caso de *drivers* de LED com tensão de entrada e potência variável.

Para solucionar este problema, técnicas de controle robusto são aplicadas em (CHIU; SHEN; HSIEH, 2015), onde é proposto o uso de controle robusto via LMIs em um *driver* de LED com tensão de entrada universal, visando alta robustez a variações bruscas de distúrbios e corrente de referência. Neste trabalho, o arranjo de LEDs na carga não é conhecido a priori, assim, um observador linear fuzzy é introduzido na malha de realimentação da estrutura de controle e um controlador integral T-S fuzzy é utilizado para regular a corrente na carga.

Em (WANG; TANG; HUANG, 2010; DONG; ZHANG, 2016) um controle robusto é aplicado em uma carga LED visando alcançar melhores resultados fotométricos, tais como intensidade luminosa e índice de reprodução de cores, ao realizar o controle da temperatura de junção deste componente. Em (WU; LIANG; CHEN, 1999; WANG; ZHANG; QIU, 2016) esta técnica é empregada em conversores com tensão de entrada universal.

Em (PANDEY *et al.*, 2019) são aplicadas técnicas de controle robusto em conversores buck utilizados em aplicações sensíveis a variações de operação, como fontes chaveadas, sistemas fotovoltaicos e drivers de LEDs. As estratégias propostas tratam explicitamente tanto as incertezas decorrentes de variações da tensão de entrada quanto aquelas associadas às mudanças na carga, modelando-as como distúrbios e compensando-as por meio de observadores dedicados. Dessa forma, os métodos garantem regulação precisa da tensão de saída mesmo sob perturbações significativas, além de reduzirem a necessidade de sensores.

Em (RUMBO-MORALES *et al.*, 2024) investigam o uso de controle geométrico e de controle com estrutura no infinito aplicados a um *driver* de LEDs baseado em conversor

buck, com ênfase na rejeição de perturbações na fonte de alimentação e na compensação de falhas no atuador. O sistema é modelado no espaço de estados, incorporando explicitamente distúrbios e falhas, o que possibilita a aplicação direta dessas técnicas de controle robusto. Os resultados demonstram que ambas as estratégias são eficazes na rejeição de perturbações constantes; entretanto, o controle geométrico apresenta melhor desempenho em cenários com falhas variáveis e mudanças de trajetória, evitando sobretensões no capacitor e oscilações excessivas de corrente. O estudo evidencia, assim, o potencial de técnicas clássicas de controle robusto, ainda pouco exploradas em eletrônica de potência, como alternativas aos métodos convencionais empregados em *drivers* de LEDs.

Já em (AHMED; IBRAHIM; OMAR, 2022), os autores propõem uma estratégia de controle robusto baseada em um condicionador unificado de qualidade de energia sem transformador (TL-UPQC) aplicado a redes extensas de iluminação por LEDs, com o objetivo de mitigar cintilação luminosa, variações de tensão e distorções harmônicas de corrente. A topologia integra um restaurador dinâmico de tensão (DVR), atuando como compensador série, e um filtro ativo de potência (APF), operando como compensador shunt, assegurando tensão senoidal no lado da carga e redução significativa do THD da corrente da rede. Os ganhos dos controladores PI são ajustados por meio do algoritmo meta-heurístico Enhanced Bald Eagle Search (EBES), apresentando desempenho superior quando comparado a outros métodos de otimização. Resultados de simulação em MATLAB demonstram a eficácia da abordagem na melhoria da qualidade de energia e na obtenção de uma rede de iluminação livre de *flicker*.

2.3 CONCLUSÕES PARCIAIS

Este capítulo apresenta uma revisão da literatura com foco nas técnicas destinadas à redução da capacitância empregada para filtrar a ondulação de baixa frequência na corrente da carga LED. Três abordagens foram apresentadas: estrutura de potência modificada, injeção de harmônicos e controle ativo.

A utilização de uma estrutura de potência modificada para diminuir o valor do filtro capacitivo, embora eficaz na redução dos capacitores, apresenta um aumento no número de interruptores controlados, sistemas de acionamento e complexidade nos *drivers*.

A solução de injeção de harmônicos na corrente de entrada reduz a diferença instantânea entre a potência de entrada e saída, possibilitando o uso de filtros capacitivos com valores menores. Contudo, a necessidade de duas malhas de controle torna-se complexa em sistemas de um único estágio.

A redução do filtro capacitivo por meio da ação de controle demonstra ser uma solução satisfatória. Sem a necessidade de adicionar novos circuitos e malhas de controle, é possível alcançar a redução da capacitância no sistema, mantendo a ondulação da corrente

nos LEDs. Entretanto, em conversores de estágio único, essa solução é limitada pela distorção da corrente de entrada.

No que diz respeito às técnicas de controle moderno aplicadas a *drivers* de LEDs, foram revisados os principais trabalhos que utilizam controle robusto para essa aplicação na literatura. No entanto, não foram encontradas análises na literatura que explorem a otimização \mathcal{H}_∞ visando a redução do LFR em *drivers* de LEDs, com o objetivo de diminuir o valor da capacitância empregada na filtragem dessa ondulação.

Nenhum dos trabalhos anteriores empregou essas técnicas em modelos de degradação do capacitor, onde, além de considerar a redução da capacitância, deve-se levar em conta o aumento da ESR ao longo do tempo.

3 TEORIA DE CONTROLE ROBUSTO

A construção de um *driver* de LED que opere na faixa de tensão universal faz com que o sistema possua pontos de operação distintos, e seu modelo dinâmico é alterado em função dessas grandezas. Com essa gama de variações paramétricas, o projeto do sistema de controle torna-se complexo, pois é necessário encontrar uma estrutura de controle capaz de garantir não apenas a estabilidade, mas também uma resposta transitória satisfatória em todos os pontos de operação.

Além das variações quanto ao modelo mencionadas anteriormente, o controlador deve garantir de forma robusta um certo nível de rejeição a distúrbios, que, neste problema, está relacionado com a capacidade de atenuar a ondulação com frequência igual ao dobro da frequência da rede de alimentação, indesejável, que aparece na forma de onda da corrente na carga. Para esta tarefa, será utilizada a otimização \mathcal{H}_∞ .

Diante dessas características, o controle robusto é uma alternativa capaz de lidar com todas essas variações no sistema, além da rejeição a distúrbios. A técnica de controle empregada será por realimentação completa de estados, em que, por meio da obtenção de um vetor de ganhos \mathbf{K} , obtido através de LMIs, será possível alocar os polos em malha fechada do sistema em uma região pré-especificada no plano complexo para qualquer ponto de operação, levando-se em conta índices de desempenho desejáveis na resposta transitória e rejeição a distúrbios.

A fim de contextualizar a aplicação prática da teoria apresentada, este capítulo também introduz um estudo de caso baseado no conversor integrado buck-boost flyback, escolhido como circuito de acionamento da carga LED. Inicialmente, foi realizada a modelagem estática, cujo objetivo consistiu no levantamento dos parâmetros de interesse do conversor e no dimensionamento de seus componentes fundamentais, considerando o princípio de funcionamento, as formas de onda características e o balanço energético entre os estágios. Em seguida, desenvolveu-se a modelagem dinâmica em pequenos sinais, indispensável para a aplicação das técnicas de controle robusto. Essa modelagem foi formulada no espaço de estados, de modo a capturar as variações paramétricas do sistema e permitir a inclusão explícita das incertezas na formulação por desigualdades matriciais lineares. Assim, o estudo de caso serve como base para a aplicação dos conceitos de estabilidade, robustez e alocação de polos que serão discutidos ao longo deste capítulo.

3.1 CONTROLE POR REALIMENTAÇÃO DE ESTADOS

Para alguns conceitos que serão discutidos a seguir sobre controle robusto via LMIs, se faz necessário modelar o sistema em espaço de estados, onde será tomada como base a equação diferencial dada em (3.46).

Um sistema linear genérico com estados $\mathbf{x} \in \mathbb{R}^n$, entrada $u \in \mathbb{R}$, saída $y \in \mathbb{R}$ e distúrbio $w \in \mathbb{R}$ é definido pelo sistema de equações em espaço de estados

$$\begin{cases} \dot{x} = \mathbf{A}x + \mathbf{B}_u u + \mathbf{B}_w w \\ y = \mathbf{C}x \end{cases}$$

onde $\mathbf{A} \in \mathbb{R}^{n \times n}$, $\mathbf{B}_u \in \mathbb{R}^{n \times 1}$, $\mathbf{B}_w \in \mathbb{R}^{n \times 1}$ e $\mathbf{C} \in \mathbb{R}^{1 \times n}$.

O controle de cargas LED deve possuir as seguintes características: erro de estado estacionário nulo ao seguir uma referência constante, uma rápida resposta dinâmica sem prejudicar a operação do estágio PFC, distorcendo a corrente de entrada do sistema (ALMEIDA, 2014). Diante disso, a inclusão de um integrador é necessária para garantir um erro nulo em estado estacionário para referências constantes (OGATA, 2011).

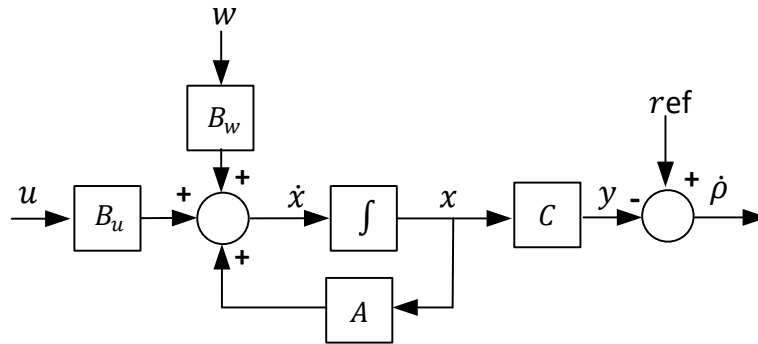
A ação do controle integral (3.1) tem como entrada o erro do sistema e , sendo este a diferença entre a referência desejada ref e a saída y . Em (3.2), é relacionado o erro com a variável de saída.

$$\rho = \int e dt, \quad (3.1)$$

$$e = \dot{\rho} = ref - y = ref - Cx. \quad (3.2)$$

O sistema em malha aberta, com a inserção da estrutura de controle integral é ilustrado na Figura 13 e modelado por (3.3).

Figura 13 – Sistema em malha aberta.



Fonte: Elaborado pelo autor (2025).

O sistema aumentado pode ser escrito como:

$$\begin{aligned} \dot{\mathbf{x}}_a &= \mathbf{A}_a \mathbf{x}_a + \mathbf{B}_{ua} u + \mathbf{B}_{wa} w + \mathbf{B}_r ref \\ y &= \mathbf{C}_a \mathbf{x}_a \end{aligned} \quad (3.3)$$

Onde as matrizes e vetores do sistema aumentado são as seguintes:

$$\mathbf{x}_a = \begin{bmatrix} x \\ \rho \end{bmatrix}, \quad \mathbf{A}_a = \begin{bmatrix} A & 0 \\ -C & 0 \end{bmatrix}, \quad (3.4)$$

$$\mathbf{B}_{ua} = \begin{bmatrix} B_u \\ 0 \end{bmatrix}, \quad \mathbf{B}_{wa} = \begin{bmatrix} B_w \\ 0 \end{bmatrix}, \quad (3.5)$$

$$\mathbf{B}_r = \begin{bmatrix} 0 \\ 1 \end{bmatrix}, \quad \mathbf{C}_a = \begin{bmatrix} 1 & 0 \end{bmatrix}. \quad (3.6)$$

Se o sistema (3.3) é controlável pode-se alocar arbitrariamente os polos em malha fechada utilizando a seguinte ação de controle baseada na realimentação completa de estados

$$u(t) = \mathbf{K}\mathbf{x}_a(t), \quad (3.7)$$

sendo o ganho de realimentação \mathbf{K} composto da seguinte maneira:

$$\mathbf{K} = \begin{bmatrix} K_1 & K_2 \end{bmatrix}, \quad (3.8)$$

nos quais K_1 e $K_2 \in \mathbb{R}$ são os ganhos relacionados aos estados da planta e à integral do erro, respectivamente. A Figura 14, a seguir, apresenta o sistema em malha fechada com os ganhos de realimentação.

Substituindo-se a ação de controle (3.7) no modelo do sistema em malha aberta, dado por (3.3), obtém-se a seguinte equação de malha fechada para o sistema:

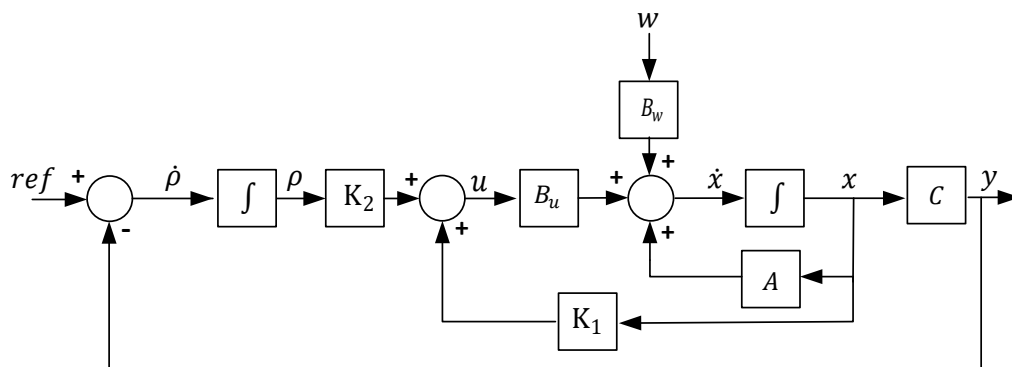
$$\begin{aligned} \dot{\mathbf{x}}_a &= (\mathbf{A}_a + \mathbf{B}_{ua}\mathbf{K})\mathbf{x}_a + \mathbf{B}_{wa}w + \mathbf{B}_r r \\ y &= \mathbf{C}_a\mathbf{x}_a \end{aligned} \quad (3.9)$$

Portanto, o projeto de controle se resume a encontrar o vetor de realimentação \mathbf{K} de maneira a garantir os parâmetros de performance e estabilidade pré-definidos.

3.2 CONCEITOS BÁSICOS DE ROBUSTEZ

As técnicas de controle robusto tem como objetivo garantir desempenho frente a variações ou incertezas em relação ao modelo das plantas (DORF R. C.; BISHOP, 1998). Uma definição formal é feita a seguir:

Figura 14 – Sistema aumentado em malha fechada.



Fonte: Elaborado pelo autor (2025).

Definição 1 (Controle robusto) *Um controlador é dito robusto com relação a um conjunto de modelos especificados a priori se este garante um certo nível mínimo de desempenho para todos os possíveis modelos pertencentes a tal conjunto (FISCHMAN, 1993).*

Ou seja, a robustez de um controlador é sua capacidade de garantir estabilidade e desempenho em todo o domínio de operação, entendido aqui como o conjunto de condições possíveis em que o sistema pode atuar, incluindo variações em torno do ponto de operação e incertezas decorrentes de aproximações no modelamento. Em (PALHARES; GONÇALVES, 2007), as variações são classificadas de acordo com sua origem e seu impacto no modelo do sistema, sendo divididas em dois grupos:

- Variações paramétricas ou estruturadas: são os parâmetros físicos da planta que variam dentro de limites conhecidos, pode ser atribuído também a determinados parâmetros em que não se conhecem seus valores exatos.
- Variações não-paramétricas ou não-estruturadas: são as dinâmicas do sistema não-modeladas, efeitos da linearização e variações no tempo, não podendo então ser atribuída a nenhum parâmetro ou coeficiente físico incerto.

3.3 VARIAÇÕES PARAMÉTRICAS

A modelagem de sistemas reais não lineares geralmente envolve incertezas decorrentes da linearização em torno de diferentes pontos de operação, variações nas condições de funcionamento ou imprecisões na estimação de parâmetros físicos (AFFONSO, 1999). Neste contexto, considera-se que as incertezas da planta estejam presentes nas matrizes

\mathbf{A}_a , \mathbf{B}_{ua} e \mathbf{B}_{wa} , de modo que o sistema (3.3) pode ser reescrito como função do vetor de parâmetros incertos:

$$\begin{aligned}\dot{\mathbf{x}}_a &= \mathbf{A}_a(\boldsymbol{\delta}) \mathbf{x}_a + \mathbf{B}_{ua}(\boldsymbol{\delta}) u + \mathbf{B}_{wa}(\boldsymbol{\delta}) w + \mathbf{B}_r \text{ref}, \\ y &= \mathbf{C}_a \mathbf{x}_a.\end{aligned}\tag{3.10}$$

Os termos incertos são agrupados no vetor $\boldsymbol{\delta} = [\delta_1, \dots, \delta_N]$, cujos componentes variam dentro de limites conhecidos:

$$\delta_i \in [\underline{\delta}_i, \overline{\delta}_i], \quad i = 1, \dots, N.\tag{3.11}$$

As incertezas paramétricas podem assumir diferentes estruturas — lineares convexas, limitadas em norma, diagonais, de posto unitário ou representadas por intervalos matriciais (FISCHMAN *et al.*, 1993). Neste trabalho, adota-se o modelo de incerteza do tipo linear convexa, conforme definido a seguir.

Definição 2 (Incerteza Linear Convexa) *O sistema (3.10) apresenta incertezas lineares convexas quando suas matrizes pertencem ao conjunto convexo fechado:*

$$[\mathbf{A}_a(\boldsymbol{\delta}), \mathbf{B}_{ua}(\boldsymbol{\delta}), \mathbf{B}_{wa}(\boldsymbol{\delta})] \in \text{Co}\{g_1, \dots, g_L\},\tag{3.12}$$

onde cada realização é expressa como combinação convexa dos vértices do politopo.

Assim, as matrizes dependentes de parâmetros podem ser escritas como:

$$\begin{aligned}A(\boldsymbol{\delta}) &= \sum_{\ell=1}^N \delta_\ell A_\ell, & B_u(\boldsymbol{\delta}) &= \sum_{\ell=1}^N \delta_\ell B_{u\ell}, \\ B_w(\boldsymbol{\delta}) &= \sum_{\ell=1}^N \delta_\ell B_{w\ell}, & \delta_\ell &\geq 0, \quad \sum_{\ell=1}^N \delta_\ell = 1.\end{aligned}\tag{3.13}$$

O espaço paramétrico definido pelos limites de $\boldsymbol{\delta}$ forma um hiper-retângulo em \mathbb{R}^N . Cada combinação extrema dos parâmetros gera um dos $L = 2^N$ vértices do politopo, que correspondem às realizações matriciais $[g_1, \dots, g_L]$ citadas em (OLALLA *et al.*, 2010). A representação politópica consiste, portanto, em descrever o sistema incerto como pertencente à envoltória convexa desses vértices. Pela propriedade de convexidade, qualquer modelo intermediário é escrito como combinação convexa de vértices, com pesos não negativos somando um.

A descrição politópica apresenta vantagens relevantes: (i) oferece uma representação estruturada e precisa das incertezas paramétricas, sem necessidade de aproximações adicionais; (ii) reduz a análise de estabilidade e desempenho do sistema incerto ao estudo de um conjunto finito de vértices; (iii) permite o uso eficiente de técnicas baseadas em LMIs, garantindo que um controlador que estabiliza todos os vértices também estabiliza qualquer modelo pertencente ao politopo, assegurando robustez frente às variações paramétricas.

3.4 ESTABILIDADE SEGUNDO LYAPUNOV

Normalmente a estabilidade em sistemas de controle é assegurada em torno de um ponto de operação, não sabendo ao certo até qual ponto ela pode ser garantida. Portanto, é necessário encontrar uma maneira de se garantir a estabilidade em sistemas onde há a variação do seu ponto de operação. Por volta de 1890 Lyapunov estabelece seu conceito de estabilidade para sistemas incertos com base na energia de um sistema (LYAPUNOV, 1892).

Definição 3 (Estabilidade Lyapunov) *Se a energia de um sistema é dissipada continuamente, o sistema, deverá eventualmente se estabelecer em um ponto de equilíbrio. Esta estabilidade pode ser avaliada através de sua função energia (DUAN; YU, 2013).*

Para uma função escalar $V(\mathbf{x})$ ser caracterizada como função energia, deve-se obedecer o seguinte teorema:

Definição 4 (Função energia) *A função deve ser definida positiva, ou seja, $V(\mathbf{0}) = 0$, e para $\mathbf{x} \neq \mathbf{0} \Rightarrow V(\mathbf{x}) > 0$, para todo o espaço de estados. Isto implica que a função V tem um mínimo exclusivo na origem. Como consequência, a derivada desta função deve ser negativa, $\dot{V}(\mathbf{x}) < 0$ para qualquer valor de x .*

Funções energia podem ser caracterizadas em sistemas lineares através de uma relação das suas variáveis de estado ao quadrado, como por exemplo, a energia de um capacitor e indutor. Assim, partindo-se deste princípio, a análise da estabilidade de um função energia, de acordo com o Definição 4, se dará da seguinte maneira:

$$V(\mathbf{x}) = \mathbf{x}^T \mathbf{P} \mathbf{x} > 0 \quad (3.14)$$

Para que a função se estabilize no regime permanente, sua derivada deve ser negativa. Portanto, utilizando a regra da cadeia na equação (3.14), obtém-se:

$$\dot{V}(\mathbf{x}) = \mathbf{x}^T \mathbf{P} \dot{\mathbf{x}} + \dot{\mathbf{x}}^T \mathbf{P} \mathbf{x} < 0 \quad (3.15)$$

Seja um sistema linear, invariante no tempo, dado por:

$$\dot{\mathbf{x}} = \mathbf{A} \mathbf{x} \quad (3.16)$$

Substitui-se o sistema linear em (3.16) na expressão (3.15), resultando na seguinte desigualdade matricial linear:

$$\begin{aligned}
\mathbf{x}^T \mathbf{P} \mathbf{A} \mathbf{x} + (\mathbf{A} \mathbf{x})^T \mathbf{P} \mathbf{x} &< 0 \\
\mathbf{x}^T \mathbf{P} \mathbf{A} \mathbf{x} + \mathbf{x}^T \mathbf{A}^T \mathbf{P} \mathbf{x} &< 0 \\
\mathbf{x}^T (\mathbf{P} \mathbf{A} + \mathbf{A}^T \mathbf{P}) \mathbf{x} &< 0
\end{aligned} \tag{3.17}$$

Sendo assim, verifica-se que a desigualdade obtida em (3.17) é satisfeita se, e somente se, existir uma matriz \mathbf{P} simétrica definida positiva que satisfaça a seguinte desigualdade:

$$\mathbf{P} \mathbf{A} + \mathbf{A}^T \mathbf{P} < \mathbf{0} \tag{3.18}$$

O princípio de estabilidade de Lyapunov garante que o sistema será estável em cada ponto de operação, encontrando-se uma matriz \mathbf{P} simétrica positiva definida que satisfaça (3.18). Contudo, é necessário garantir que se obtenha uma única matriz \mathbf{P} que satisfaça a desigualdade (3.18) de modo que se garanta a estabilidade em todo o domínio de incerteza politópica.

Com isso, o teorema de estabilidade de Lyapunov pode ser estendido para sistemas incertos de malha fechada com um ganho de realimentação de estados dado por $u = \mathbf{K} \mathbf{x}_a$, este conceito é conhecido como estabilidade quadrática (AFFONSO, 1999).

Definição 5 (Estabilidade Quadrática) *Um sistema linear incerto é dito ser quadraticamente estabilizável se existir um ganho \mathbf{K} de realimentação de estados, tal que o sistema em malha fechada seja quadraticamente estável.*

O conceito de estabilidade quadrática garante que o sistema será estável em todo o domínio de variações paramétricas de natureza politópica, desde que ele seja estável em todos os vértices deste politopo.

Considere o sistema incerto em malha fechada descrito por (3.9). Para a verificação de sua estabilidade, o sistema é reescrito na forma padrão utilizada na análise de Lyapunov, conforme (3.16), resultando em

$$\dot{\mathbf{x}} = (\mathbf{A}_a(\boldsymbol{\delta}) + \mathbf{B}_{ua}(\boldsymbol{\delta})\mathbf{K}) \mathbf{x}. \tag{3.19}$$

De acordo com o critério de estabilidade de Lyapunov apresentado em (3.18), a estabilidade assintótica do sistema em malha fechada é garantida se existir uma matriz simétrica definida positiva $\mathbf{P} = \mathbf{P}^T > \mathbf{0}$ tal que a seguinte desigualdade matricial seja satisfeita:

$$\mathbf{P} (\mathbf{A}_a(\boldsymbol{\delta}) + \mathbf{B}_{ua}(\boldsymbol{\delta})\mathbf{K}) + (\mathbf{A}_a(\boldsymbol{\delta}) + \mathbf{B}_{ua}(\boldsymbol{\delta})\mathbf{K})^T \mathbf{P} < \mathbf{0}. \tag{3.20}$$

Com o objetivo de eliminar as não linearidades associadas ao acoplamento entre as variáveis de decisão \mathbf{P} e \mathbf{K} presentes em (3.20), procede-se à aplicação de uma substituição de variáveis, conforme discutido em (J. PERES P. L. D., 1989) e detalhado a seguir.

Expandindo-se a desigualdade (3.20), obtém-se

$$\mathbf{P}\mathbf{A}_a(\boldsymbol{\delta}) + \mathbf{A}_a(\boldsymbol{\delta})^T\mathbf{P} + \mathbf{P}\mathbf{B}_{ua}(\boldsymbol{\delta})\mathbf{K} + \mathbf{K}^T\mathbf{B}_{ua}(\boldsymbol{\delta})^T\mathbf{P} < \mathbf{0}. \quad (3.21)$$

Observa-se que (3.21) constitui uma desigualdade matricial bilinear (BMI), uma vez que contém os termos $\mathbf{P}\mathbf{B}_{ua}(\boldsymbol{\delta})\mathbf{K}$ e $\mathbf{K}^T\mathbf{B}_{ua}(\boldsymbol{\delta})^T\mathbf{P}$, evidenciando o acoplamento não linear entre as variáveis de decisão \mathbf{P} e \mathbf{K} .

Para contornar essa dificuldade, considera-se inicialmente a mudança de variável

$$\mathbf{W} \triangleq \mathbf{P}^{-1}, \quad \mathbf{W} = \mathbf{W}^T > \mathbf{0}. \quad (3.22)$$

Aplicando-se uma transformação por congruência em (3.21), com pré- e pós-multiplicação por \mathbf{W} , obtém-se uma condição equivalente, uma vez que \mathbf{W} é definida positiva:

$$\mathbf{W} \left[\mathbf{P}\mathbf{A}_a(\boldsymbol{\delta}) + \mathbf{A}_a(\boldsymbol{\delta})^T\mathbf{P} + \mathbf{P}\mathbf{B}_{ua}(\boldsymbol{\delta})\mathbf{K} + \mathbf{K}^T\mathbf{B}_{ua}(\boldsymbol{\delta})^T\mathbf{P} \right] \mathbf{W} < \mathbf{0}. \quad (3.23)$$

Utilizando as identidades $\mathbf{W}\mathbf{P} = \mathbf{I}$ e $\mathbf{P}\mathbf{W} = \mathbf{I}$, a desigualdade (3.23) pode ser reescrita como

$$\mathbf{A}_a(\boldsymbol{\delta})\mathbf{W} + \mathbf{W}\mathbf{A}_a(\boldsymbol{\delta})^T + \mathbf{B}_{ua}(\boldsymbol{\delta})\mathbf{K}\mathbf{W} + \mathbf{W}\mathbf{K}^T\mathbf{B}_{ua}(\boldsymbol{\delta})^T < \mathbf{0}. \quad (3.24)$$

Nota-se que a desigualdade (3.24) ainda apresenta termos bilineares, a saber, $\mathbf{K}\mathbf{W}$ e $\mathbf{W}\mathbf{K}^T$. Para eliminar esse acoplamento, define-se a seguinte mudança de variável auxiliar:

$$\mathbf{P} \triangleq \mathbf{K}\mathbf{W}. \quad (3.25)$$

Observa-se que $\mathbf{P}^T = (\mathbf{K}\mathbf{W})^T = \mathbf{W}\mathbf{K}^T$, permitindo reescrever (3.24) como a seguinte desigualdade matricial linear (LMI):

$$\mathbf{A}_a(\boldsymbol{\delta})\mathbf{W} + \mathbf{W}\mathbf{A}_a(\boldsymbol{\delta})^T + \mathbf{B}_{ua}(\boldsymbol{\delta})\mathbf{P} + \mathbf{P}^T\mathbf{B}_{ua}(\boldsymbol{\delta})^T < \mathbf{0}, \quad \mathbf{W} > \mathbf{0}. \quad (3.26)$$

Finalmente, como \mathbf{W} é inversível, o ganho de realimentação de estados pode ser recuperado a partir das variáveis de decisão por meio da relação

$$\mathbf{K} = \mathbf{P}\mathbf{W}^{-1}. \quad (3.27)$$

Dessa forma, obtém-se a formulação LMI associada à condição de estabilidade quadrática, a qual conduz ao seguinte teorema.

Teorema 1 *O sistema em (3.3) será estável através de uma ação de controle por realimentação de estados $u = \mathbf{K}\mathbf{x}_a$, com $\mathbf{x}_a \in \mathbb{R}^n$, se, e somente se, existir uma matriz simétrica positiva $\mathbf{W} \in \mathbb{R}^{n \times n}$ e uma matriz $\mathbf{P} \in \mathbb{R}^{n \times n}$ tal que*

$$\begin{cases} \mathbf{W} > \mathbf{0} \\ \mathbf{A}_a(\delta)\mathbf{W} + \mathbf{W}\mathbf{A}_a(\delta)^T + \mathbf{B}_{ua}(\delta)\mathbf{P} + \mathbf{P}^T\mathbf{B}_{ua}(\delta)^T < \mathbf{0} \end{cases} \quad (3.28)$$

com um ganho de realimentação de estados dado por $\mathbf{K} = \mathbf{P}\mathbf{W}^{-1}$.

3.5 DESIGUALDADES MATRICIAIS LINEARES - LMIs

As LMIs possuem papel importante na teoria de controle, pois são capazes de expressar uma grande variedade de restrições e especificações de desempenho, sendo estas resolvidas por algoritmos de otimização convexa (FISCHMAN, 1993).

Uma LMI é definida por:

$$\mathbf{F}(\mathbf{q}) = \mathbf{F}_0 + \sum_{i=1}^m \mathbf{q}_i \mathbf{F}_i \geq \mathbf{0}, \quad (3.29)$$

onde $\mathbf{q} = [q_1 \ q_2 \ \dots \ q_i]^T \in \mathbb{R}^m$ é o vetor de variáveis de decisão e $\mathbf{F}_i = \mathbf{F}_i^T \in \mathbb{R}^{n \times n}$, $i = 0, \dots, m$, são matrizes conhecidas.

Geralmente, em controle as LMIs não aparecem na forma mostrada na equação (3.29), mas sim na forma matricial como as funções energia de Lyapunov. Neste trabalho, as LMIs serão utilizadas para formar restrições quanto a localização dos polos de malha fechada do sistema.

É desejável que os polos de malha fechada estejam localizados em uma determinada região do plano complexo, que além de assegurar estabilidade ao sistema, garanta-lhe certas propriedades dinâmicas, como por exemplo, um mínimo amortecimento e tempo de resposta.

Diante do exposto, busca-se uma região no plano complexo que aloque os polos da forma $\zeta\omega_n \pm j\omega_d$, de acordo com os índices de desempenho desejados para a resposta transitória, sendo ζ correspondente ao coeficiente de amortecimento do sistema, ω_n a frequência natural não amortecida e ω_d a frequência natural amortecida, onde $\omega_d = \omega_n\sqrt{1-\zeta^2}$. O tempo de resposta, ou tempo de acomodação t_S , é o tempo necessário para que a curva de resposta alcance valores na faixa de 1% a 5% em torno do seu valor final. Este tempo está ligado a distância do polo com o eixo imaginário através da função exponencial $e^{-\zeta\omega_n t}$. Sabendo que $e^{-4,6} \approx 1\%$, o tempo de acomodação t_S pode ser estimado por $t_S = 4,6/\zeta\omega_n$ (OGATA, 2011). Com o objetivo de se garantir um tempo mínimo de resposta, a parte real deve satisfazer a seguinte condição:

$$\zeta\omega_n \leq -\alpha, \quad (3.30)$$

com $\alpha > 0$ sendo o parâmetro que determina a velocidade de resposta.

As partes imaginárias dos polos são responsáveis pelas oscilações por segundo que sofrem a resposta, correspondendo à frequência ressonante do sistema. Portanto, as mesmas devem ser limitadas.

$$\omega_d < \tan(\theta)\zeta\omega_n.$$

Outra característica do sistema é que ele deve ser capaz de limitar a entrada, sendo esta característica inversamente proporcional a magnitude dos polos. Portanto, deseja-se que

$$|\zeta\omega_n \pm j\omega_d| < r, \quad (3.31)$$

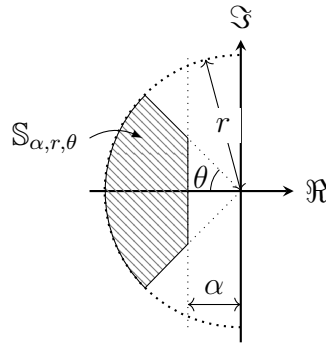
para um certo valor especificado $r > 0$.

Portanto, para alocar os polos em uma região do domínio complexo que satisfaça as características citadas deve-se satisfazer as seguintes condições

$$\zeta\omega_n < -\alpha < 0; \quad \omega_d < \tan(\theta)\zeta\omega_n; \quad |\zeta\omega_n \pm j\omega_d| < r. \quad (3.32)$$

Na Figura 63 é ilustrada a região de alocação dos polos para as condições dadas em (3.32).

Figura 15 – Região determinada para alocação dos polos.



Fonte: Elaborado pelo autor (2025).

A região apresentada é equivalente a uma velocidade mínima de resposta α , a um coeficiente de amortecimento mínimo $\zeta > \cos(\theta)$ e uma frequência natural amortecida máxima $\omega_d < r \sin(\theta)$.

Utilizando-se das LMIs, é possível criar um conjunto de restrições que modelem a região do plano complexo obtida na Figura 15, seguindo o seguinte teorema:

Teorema 2 (Regiões LMIs) *Os polos em malha fechada do sistema em (3.9) estão localizados na região $S(\alpha, \theta, r)$, destacada na Figura 15, se existir uma matriz positiva definida \mathbf{W} e uma matriz \mathbf{P} , de tal maneira que*

$$\begin{aligned} 2\alpha\mathbf{P} + \mathbf{A}_a(\delta)\mathbf{P} + \mathbf{P}\mathbf{A}_a^\top(\delta) + \mathbf{B}_{ua}(\delta)\mathbf{W} + \mathbf{W}^\top\mathbf{B}_{ua}^\top(\delta) &< \mathbf{0}, \\ \begin{bmatrix} -r\mathbf{P} & \mathbf{A}_a(\delta)\mathbf{P} + \mathbf{B}_{ua}(\delta)\mathbf{W} \\ \mathbf{P}\mathbf{A}_a^\top(\delta) + \mathbf{W}^\top\mathbf{B}_{ua}^\top(\delta) & -r\mathbf{P} \end{bmatrix} &< \mathbf{0}, \\ \begin{bmatrix} \mathbf{T}_1(\delta) \sin \theta & \mathbf{T}_2(\delta) \cos(\theta) \\ \mathbf{T}_2^\top(\delta) \cos(\theta) & \mathbf{T}_1(\delta) \sin(\theta) \end{bmatrix} &< \mathbf{0}, \end{aligned} \quad (3.33)$$

onde,

$$\begin{aligned} \mathbf{T}_1(\delta) &= \mathbf{A}_a(\delta)\mathbf{P} + \mathbf{P}\mathbf{A}_a^\top(\delta) + \mathbf{B}_{ua}(\delta)\mathbf{W} + \mathbf{W}^\top\mathbf{B}_{ua}^\top(\delta), \\ \mathbf{T}_2(\delta) &= \mathbf{A}_a(\delta)\mathbf{P} - \mathbf{P}\mathbf{A}_a^\top(\delta) + \mathbf{B}_{ua}(\delta)\mathbf{W} - \mathbf{W}^\top\mathbf{B}_{ua}^\top(\delta). \end{aligned}$$

com ganho de realimentação de estados $\mathbf{K} = \mathbf{P}\mathbf{W}^{-1}$.

Obedecendo as condições dadas pelo Teorema 2 em cada vértice do politopo convexo $Co[g_1, \dots, g_L]$ garante-se que os polos estarão dentro da região $S(\alpha, \theta, r)$, apesar das variações paramétricas.

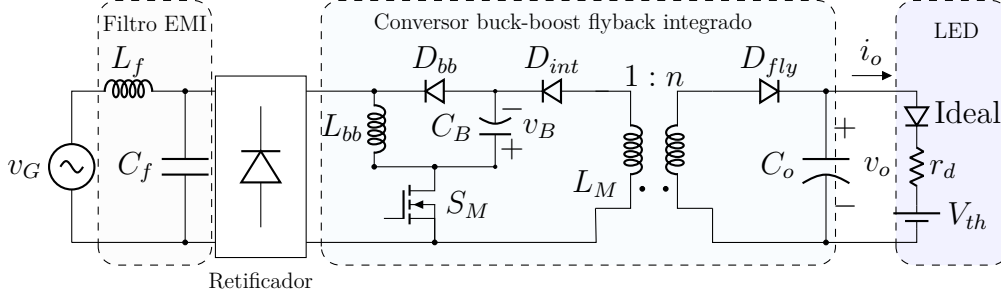
3.6 ESTUDO DE CASO

O *driver* escolhido para implementação da técnica de controle robusto é um *driver* de dois estágios integrados, composto pelo estágio de correção do fator de potência, que utiliza um conversor buck-boost, e pelo estágio de controle de potência, que emprega um conversor flyback. A adoção de *drivers* integrados oferece vantagens dos *drivers* multiestágios, como volumes menores de elementos armazenadores de energia devido à distribuição da energia armazenada em um maior número de componentes e à redução do número de interruptores estáticos utilizados, o que diminui a complexidade do circuito, além do potencial de redução da capacitância e da ondulação, decorrente do desacoplamento de energia proporcionado pelo barramento CC com capacitor (SOARES, 2017).

A integração dos estágios pode ser realizada por meio de uma técnica conhecida como “*graft scheme*” (WU; CHEN, 1999). Essa abordagem garante que as características elétricas do conversor integrado sejam as mesmas do conversor com estágios independentes. No entanto, apresenta desvantagens, como maiores esforços nos semicondutores e a perda de grau de liberdade do conversor, uma vez que os dois estágios devem operar com o

mesmo período de comutação e mesma razão cíclica. Uma descrição sucinta do processo de integração dos estágios é apresentada no Apêndice A. O *driver* proposto, composto por um filtro de interferência magnética (EMI), o conversor integrado buck-boost flyback e a carga LED, representada pelo seu modelo linear, é ilustrado na Figura 16.

Figura 16 – *Driver* implementado.



Fonte: Elaborado pelo autor (2025).

O conversor buck-boost operando em modo de condução descontínua (DCM) foi escolhido como estágio de correção do fator de potência (PFC) devido às suas características, tais como ser um seguidor de tensão, alcançando naturalmente um fator de potência unitário, e não impor restrição ao valor da tensão do barramento, ao contrário do que ocorre nos conversores buck e boost. Além disso, o conversor buck-boost possui um número reduzido de componentes em comparação com conversores de quarta ordem, como o SEPIC, Zeta e Ćuk (WANG; ALONSO; RUAN, 2017).

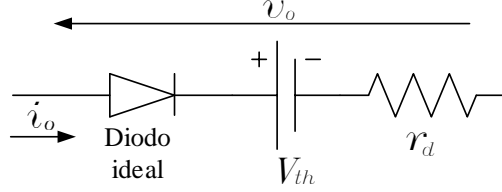
Para o estágio de controle de potência (PC), foi escolhido o conversor flyback devido à sua capacidade de proporcionar isolamento galvânica entre a entrada e a saída do circuito, bem como ao baixo número de componentes, o que representa vantagens práticas significativas. Conforme discutido por (ALONSO *et al.*, 2011), quando ambos os estágios operam em DCM, a transmissão da ondulação de baixa frequência do primeiro para o segundo estágio é reduzida, possibilitando o uso de capacitâncias menores no sistema. Além disso, o flyback em DCM apresenta menor problema de dispersão no enrolamento secundário, melhor recuperação reversa do diodo de saída e menores níveis de interferência eletromagnética (EMI), aspectos que contribuem para a eficiência e confiabilidade do conversor. Portanto, o segundo estágio do conversor também foi escolhido para operar em DCM.

3.6.1 Projeto do conversor Buck-Boost Flyback integrado

O projeto do conversor buck-boost flyback integrado para o *driver* de uma luminária LED, com a capacidade de operar sob a tensão da rede universal (90 a 264 V eficaz, 50/60 Hz), será abordado nesta seção.

Um modelo equivalente da carga LED, que oferece um compromisso razoável entre precisão e simplicidade, é composto por uma resistência série (r_d), uma tensão de limiar (V_{th}), e um diodo ideal utilizado para garantir um fluxo unidirecional da corrente (SCHUBERT, 2018), como ilustrado na Figura 17. Portanto, o modelo linear equivalente da carga para $i_o(t) > 0$ é expresso por (3.34).

Figura 17 – Modelo linear da carga LED.



Fonte: Elaborado pelo autor (2025).

$$v_o(t) = r_d i_o(t) + V_{th}. \quad (3.34)$$

A carga é composta por LEDs da OSRAM, e seus parâmetros foram obtidos experimentalmente. A Figura 18 representa a curva experimental junto com o modelo linearizado de 48 LEDs em série, obtido com base em uma corrente nominal de 550 mA. Na Tabela 2, são apresentados os parâmetros das cargas em termos de V_{th} e r_d , juntamente com suas respectivas potências (P_o).

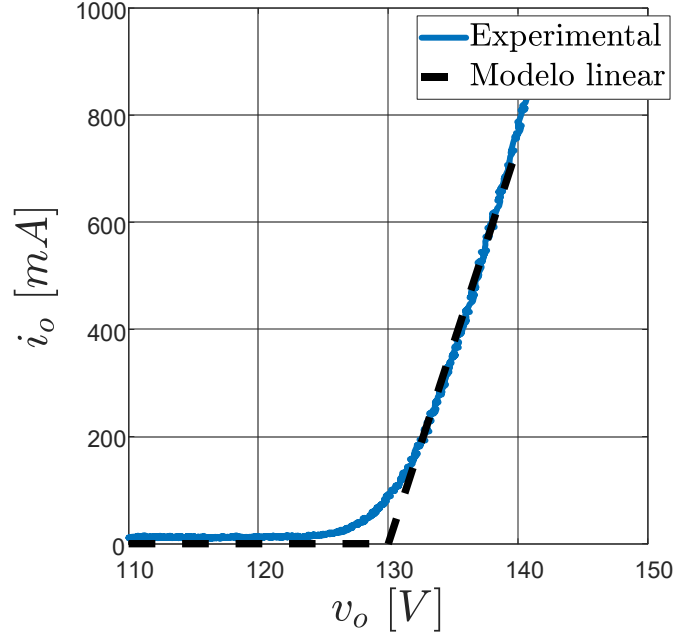
Tabela 2 – Parâmetros da carga LED.

Carga	V_{th}	r_d	P_o ($V_o I_o$)
48 LEDs em série	130 V	13.44 Ω	75 W

Fonte: Elaborado pelo autor (2025).

O conversor é projetado para fornecer corrente constante de 550 mA e uma potência de até 75 W, uma característica desejável em termos práticos, pois permite a aplicação em diferentes arranjos de LEDs. O projeto dos componentes do conversor será realizado para o pior caso de operação, que ocorre na menor tensão de alimentação do circuito (90 V eficaz) e na maior potência (75 W). Neste ponto de operação, o conversor operará com a maior razão cíclica e, conseqüentemente, apresentará maior ondulação de corrente na carga. Outros parâmetros de entrada para o projeto incluem a frequência de comutação do conversor (f_s), a tensão de barramento (V_B), a frequência da rede elétrica (f_r) e o

Figura 18 – Modelo linear e resultado experimental da carga LED.



Fonte: Elaborado pelo autor (2025).

valor de pico de tensão de entrada ($\sqrt{2}V_G$). Todos os parâmetros de entrada utilizados para o projeto do conversor estão descritos na Tabela 3. Adota-se 50 Hz como frequência de projeto da rede elétrica porque, mantidas a capacitância e as demais condições, a amplitude da ondulação de baixa frequência é inversamente proporcional à frequência de linha. Assim, operar a 50 Hz (ondulação a 100 Hz) produz *ripple* maior do que a 60 Hz (ondulação a 120 Hz), caracterizando 50 Hz como pior caso e critério de dimensionamento mais conservador (GARCIA *et al.*, 2019).

A máxima razão cíclica na qual o conversor irá operar em DCM (D_{\max}) é determinada por (3.35), sendo o valor que garante que ambos os estágios do conversor operem nesse modo. A razão cíclica para o estágio de correção do fator de potência (PFC) e o estágio de controle de potência (PC) são dadas por (3.36) (D_{PFC}) e (3.37) (D_{PC}), respectivamente (SOARES *et al.*, 2017).

$$D_{\max} = \min\{D_{\text{PFC}}, D_{\text{PC}}\}, \quad (3.35)$$

$$D_{\text{PFC}} = \frac{V_{B,\min}}{V_{B,\min} + \sqrt{2}V_G}, \quad (3.36)$$

$$D_{\text{PC}} = \frac{V_0}{V_0 + n\sqrt{2}V_G}. \quad (3.37)$$

Tabela 3 – Parâmetros de entrada do sistema.

Parâmetro	Símbolo	Valor
Tensão mínima de pico da rede elétrica	$\sqrt{2}V_G$	$90\sqrt{2}$ V
Frequência mínima da rede	$f_{r,min}$	50 Hz
Mínima tensão no barramento	$V_{B,min}$	110 V
Frequência de comutação do conversor	f_s	50 kHz
Potência média na saída	P_o	75 W
Resistência interna da carga LED	r_d	13.44Ω
Tensão de limiar da carga LED	V_{th}	130.07 V
Corrente média na saída	I_0	550 mA
Ondulação em baixa frequência da corrente na saída	$\Delta I_{0,LF}$	66 mA (12%)
Relação de espiras do transformador	n	1
Eficiência do estágio PFC	η_{PFC}	0.91
Eficiência do estágio PC	η_{PC}	0.91
Eficiência global	η_G	0.82

Fonte: Elaborado pelo autor (2025).

A partir das expressões (3.36) e (3.37), e utilizando os dados da Tabela 3, as razões cíclicas para a operação em DCM de cada estágio são calculadas como $D_{PFC} = 0,464$ e $D_{PC} = 0,551$. Portanto, a razão cíclica máxima que o conversor integrado deve operar para se manter em regime descontínuo é $D_{\max} = 0,464$. Como este valor coincide com a fronteira de DCM do primeiro estágio, adota-se margem de projeto de 15%, fixando $D_{\max} = 0,85 \times 0,464 = 0,394$. Essa escolha (i) garante a permanência em DCM frente a tolerâncias dos passivos, variações de rede e temperatura (incluindo o caso mais crítico de 50 Hz), (ii) preserva margem operacional para a modulação de grande sinal do comando de razão cíclica sem cruzar a fronteira para modo de condução contínua (CCM), e (iii) aumenta a robustez dinâmica em transientes de entrada/saída — em linha com o critério adotado anteriormente neste trabalho ao definir o ponto de operação abaixo do valor crítico para assegurar DCM.

O dimensionamento dos elementos do conversor foi realizado conforme o procedimento descrito em (LUZ *et al.*, 2014), apresentado no Apêndice B. Os componentes utilizados na implementação prática estão listados na Tabela 4, sendo esses mesmos valores empregados nas simulações, de modo a possibilitar uma comparação direta entre os resultados teóricos e experimentais. O circuito *snubber* foi projetado segundo as diretrizes estabelecidas em (FAIRCHILD SEMICONDUCTOR CORPORATION, 2006).

Devido ao alto valor de capacitância requerido no barramento, a utilização de capacitores eletrolíticos torna-se a alternativa mais viável, uma vez que o emprego de capacitores de polipropileno (*MKP*) implicaria em um aumento significativo do volume físico do circuito. Já na saída, onde as exigências de capacitância são menores, é possível empregar capacitores de polipropileno, aproveitando suas melhores características de

Tabela 4 – Componentes do protótipo do conversor.

Estágio	Componente	Valor
Filtro EMI	Indutor L_f	438 μ H
	Capacitor C_f	220 nF
Retificador	Diodos	MUR460 / 4 A / 600 V
Buck–boost	Indutor L_{bb}	112.8 μ H – núcleo E42-21-15
	Diodo D_{bb}	MUR460 / 4 A / 600 V
Barramento	Capacitor C_B	330 μ F/600 V – eletrolítico
Flyback	Indutor L_M	185.20 μ H – núcleo E42-21-20
	Diodos D_{int} e D_{fly}	MUR460 / 4 A / 600 V
	Capacitor C_o	11.20 μ F / 200 V – poliéster
Circuito de comando	MOSFET S_M	C2M0160120D / 40 A / 1200 V
Circuito Snubber	Indutor L_{snb}	266.04 μ H – núcleo E30-15-14
	Diodo D_{snb}	MUR460 / 4 A / 600 V

Fonte: Elaborado pelo autor (2025).

estabilidade e baixa ESR.

3.6.2 Modelagem dinâmica

Esta seção aborda a modelagem dinâmica em pequenos sinais do conversor integrado buck-boost flyback, obtendo as funções de transferência que descrevem seu comportamento em baixas frequências. Para cada estágio do conversor é possível encontrar uma função de transferência do tipo saída-controle e saída-entrada.

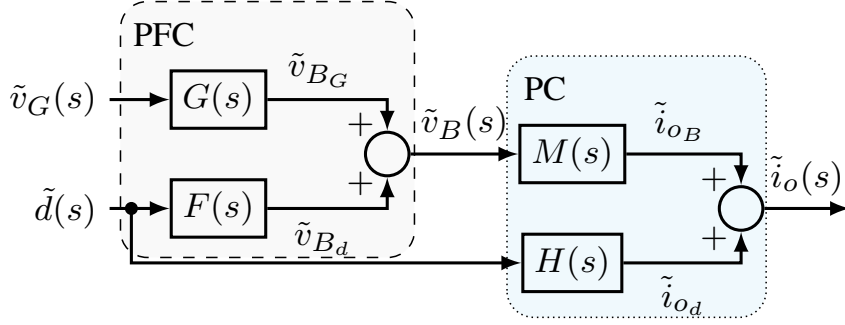
As variáveis são dadas pela soma de um termo CC, em regime permanente, representando o ponto de operação qualquer Y do sistema, somadas a uma parcela CA, \tilde{y} , que corresponde a pequenas perturbações dadas em torno deste ponto. Dessa forma, definem-se as variáveis desse sistema como sendo:

$$\begin{cases} d = D + \tilde{d}, \\ v_B = V_B + \tilde{v}_B, \\ i_0 = I_0 + \tilde{i}_0. \end{cases} \quad (3.38)$$

Como o conversor possui dois estágios integrados, compartilhando a mesma célula de comutação, uma perturbação na razão cíclica, representada por \tilde{d} , é refletida nos dois estágios do conversor. A perturbação na tensão de barramento, \tilde{v}_B , representa a saída do estágio PFC e entrada do estágio PC. A perturbação na corrente na carga, \tilde{i}_0 , é a variável de saída do estágio PC a ser controlada. A modelagem levará em conta que o parâmetro de controle é a razão cíclica do conversor (d), sendo a tensão de entrada (v_G) e a tensão

no barramento (v_B) consideradas distúrbios. Na Figura 19 é representado o diagrama de blocos do *driver* com os dois estágios, onde são definidas as funções de transferência de cada etapa e as perturbações no domínio da frequência complexa.

Figura 19 – Diagrama de blocos para perturbações de pequenos sinais do conversor integrado.



Fonte: Adaptado de (ALMEIDA, 2014).

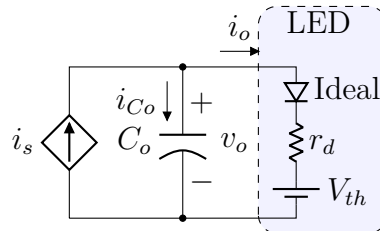
De acordo com (WU; CHEN, 1999), quando ambos os estágios de um conversor integrado operam em DCM, o acoplamento dinâmico entre eles se torna negligenciável, permitindo desconsiderar a dinâmica do primeiro estágio em relação à variável de controle. Além disso, é suficiente considerar apenas a perturbação na tensão do barramento \tilde{v}_B para avaliar a influência da tensão de entrada sobre a corrente de saída \tilde{i}_o , uma vez que a ondulação indesejada em duas vezes a frequência da rede se reflete diretamente na tensão do capacitor v_B . A modelagem detalhada do primeiro estágio, um conversor Buck–Boost operando em DCM, pode ser encontrada em (ALONSO *et al.*, 2012).

Quando o conversor flyback opera em DCM, ele se comporta como uma fonte de corrente controlada (GARCIA *et al.*, 2013) dada por

$$\langle i_s(t) \rangle_{T_S} = \frac{\langle v_B(t) \rangle_{T_S}^2 \langle d(t) \rangle_{T_S}^2}{2L_M \cdot f_s \langle v_o(t) \rangle_{T_S}}, \quad (3.39)$$

onde $\langle \cdot \rangle_{T_S}$ é o operador de média instantânea durante um período de comutação T_S . O circuito equivalente deste conversor é ilustrado na Figura 20.

Figura 20 – Circuito equivalente do segundo estágio.



Fonte: Elaborado pelo autor (2025).

A modelagem deste circuito com base nos valores médios da corrente na carga, corrente no capacitor (i_{C_0}) e a corrente no secundário do transformador é realizada da seguinte maneira:

$$\langle i_{C_0}(t) \rangle_{T_S} + \langle i_o(t) \rangle_{T_S} = \langle i_s(t) \rangle_{T_S}, \quad (3.40)$$

$$C_o \frac{d \langle v_o(t) \rangle_{T_S}}{dt} + \langle i_o(t) \rangle_{T_S} = \frac{\langle v_B(t) \rangle_{T_S}^2 \langle d(t) \rangle_{T_S}^2}{2L_M f_s \langle v_o(t) \rangle_{T_S}}. \quad (3.41)$$

Substituindo a tensão de saída pela equação (3.34) em (3.41), linearizando o resultado e inserindo perturbações de pequenos sinais em torno das variáveis de interesse, razão cíclica (d), tensão no barramento (v_B) e corrente de saída (i_o), é obtida a expressão (3.42), válida em torno do ponto de operação dado por (3.43).

$$\begin{aligned} \frac{d\tilde{i}_o(t)}{dt} = & - \left(\frac{V_B^2 D^2}{2V_o^2 L_M f_s C_o} + \frac{1}{C_o r_d} \right) \tilde{i}_o(t) \\ & + \left(\frac{V_B D^2}{V_o L_M f_s C_o r_d} \right) \tilde{v}_B(t) + \left(\frac{V_B^2 D}{V_o L_M f_s C_o r_d} \right) \tilde{d}(t). \end{aligned} \quad (3.42)$$

$$I_o = \frac{V_B^2 D^2}{2L_M f_s V_o}. \quad (3.43)$$

As variáveis são escritas como $\langle x \rangle_{T_s} = X + \tilde{x}$. Onde X e \tilde{x} representam o valor no ponto de equilíbrio e pequenas perturbações em torno deste ponto, respectivamente. É possível notar que o ponto de equilíbrio é função da tensão de entrada, bem como, da condição de carga. Variações nessas variáveis refletem diretamente em V_B , que está relacionado com o valor eficaz da tensão de entrada (ALONSO *et al.*, 2011) de acordo com

$$V_B = \sqrt{\frac{L_M}{L_{bb}}} V_G. \quad (3.44)$$

Para simplificar a análise da expressão (3.42), são definidas as variáveis ϕ , β , γ e R_F dadas por (3.45). Assim, chega-se ao modelo de pequenos sinais simplificado do conversor Flyback, conforme expresso em (3.46).

$$\phi = \frac{D^2 V_B^2}{V_o^2}, \quad \beta = \frac{D V_B^2}{V_o}, \quad \gamma = \frac{D^2 V_B}{V_o}, \quad R_F = 2L_M f_s, \quad (3.45)$$

$$\begin{aligned} \frac{d\tilde{i}_o(t)}{dt} = & - \left(\frac{\phi}{R_F C_o} + \frac{1}{C_o r_d} \right) \tilde{i}_o(t) \\ & + \left(\frac{2\gamma}{R_F C_o r_d} \right) \tilde{v}_B(t) + \left(\frac{2\beta}{R_F C_o r_d} \right) \tilde{d}(t). \end{aligned} \quad (3.46)$$

3.6.3 Modelagem em espaço de estados

Para alguns conceitos que serão discutidos no próximo capítulo sobre controle robusto via LMIs, se faz necessário modelar o sistema em espaço de estados, onde será tomada como base a equação diferencial dada em (3.46).

Um sistema linear genérico com estados $\mathbf{x} \in \mathbb{R}^n$, entrada $u \in \mathbb{R}$, saída $y \in \mathbb{R}$ e distúrbio $w \in \mathbb{R}$ é definido pelo sistema de equações em espaço de estados

$$\begin{cases} \dot{x} &= Ax + B_u u + B_w w \\ y &= Cx \end{cases}$$

onde $A \in \mathbb{R}^{n \times n}$, $B_u \in \mathbb{R}^{n \times 1}$, $B_w \in \mathbb{R}^{n \times 1}$ e $C \in \mathbb{R}^{1 \times n}$. Com a variável do sistema sendo a corrente de saída ($x = \tilde{i}_0$), a razão cíclica é a variável de controle ($u = \tilde{d}$) e o distúrbio a tensão no barramento ($w = \tilde{v}_B$), a equação (3.46) pode ser reescrita como:

$$\begin{aligned} \frac{d\tilde{i}_0(t)}{dt} &= A(D, V_B, V_o)\tilde{i}_0(t) + B_u(D, V_B, V_o)\tilde{d}(t) \\ &\quad + B_w(D, V_B, V_o)\tilde{v}_B(t) \\ \tilde{y}(t) &= C\tilde{i}_0(t), \end{aligned} \tag{3.47}$$

onde as matrizes de estados são dadas por

$$A(D, V_B, V_o) = \left[- \left(\frac{1}{C_o \cdot r_d} + \frac{\phi}{R_F \cdot C_o} \right) \right], \tag{3.48}$$

$$B_u(D, V_B, V_o) = \left[\frac{2 \cdot \beta}{R_F \cdot C_o \cdot r_d} \right], \tag{3.49}$$

$$B_w(D, V_B, V_o) = \left[\frac{2 \cdot \gamma}{R_F \cdot C_o \cdot r_d} \right], \tag{3.50}$$

$$C = [1]. \tag{3.51}$$

3.7 CONCLUSÕES PARCIAIS

Neste capítulo foram introduzidos os conceitos fundamentais relacionados à robustez no projeto de controladores, com ênfase no tratamento das variações paramétricas do sistema. Foram discutidos os princípios de estabilidade de Lyapunov e de estabilidade quadrática, que fornecem a base teórica para assegurar estabilidade global em toda a região de incertezas politópicas, conforme estabelecido no Teorema 1.

Na sequência, foi demonstrado a aplicação de desigualdades matriciais lineares (LMIs) para a alocação dos polos de malha fechada em regiões previamente definidas do plano complexo. A resolução do problema de otimização, apresentado no Teorema 2, possibilitou a obtenção do ganho de realimentação de estados \mathbf{K} , garantindo que os polos fossem posicionados na região desejada, atendendo simultaneamente às condições de estabilidade quadrática em todos os pontos de operação considerados.

Por fim, foi descrito o driver selecionado para o acionamento da carga LED, baseado na topologia integrada buck-boost flyback. A modelagem estática foi utilizada para o levantamento dos parâmetros de interesse e dimensionamento dos componentes, considerando o princípio de funcionamento, as formas de onda características e o balanço energético entre os estágios, conforme detalhado no Apêndice A. Em complemento, desenvolveu-se o modelo dinâmico no espaço de estados, permitindo a descrição do comportamento do conversor sob diferentes condições operacionais. Este modelo constitui a base para a aplicação de técnicas de controle robusto fundamentadas em LMIs, que serão exploradas no capítulo subsequente.

4 APLICAÇÕES DE CONTROLE ROBUSTO EM DRIVERS LED

Este capítulo propõe a aplicação de controle robusto em *drivers* LED por meio de duas metodologias com o objetivo de aumentar a confiabilidade e a vida útil do sistema. A primeira metodologia destina-se à redução do filtro capacitivo. A minimização da capacitância é uma etapa crucial no projeto de sistemas de iluminação baseados em LEDs, pois o volume e a confiabilidade do sistema estão intrinsecamente ligados a essa característica: capacitâncias menores reduzem a taxa de falhas e aumentam a compacidade do *driver*, como discutido anteriormente.

A metodologia proposta adota uma abordagem sistemática para diminuir o filtro capacitivo utilizado nesses sistemas por meio de controle ativo. Esse processo inclui uma análise da transmissão da ondulação em baixa frequência da tensão no barramento para a corrente de saída, sendo a otimização \mathcal{H}_∞ utilizada como métrica de desempenho.

A partir dessa análise, são estabelecidas restrições e critérios para a seleção adequada do valor da capacitância no filtro. Fatores como a ondulação máxima permitida na corrente de saída e o conteúdo harmônico da corrente de entrada são cuidadosamente considerados nesse processo. Em tais circuitos, a rede de compensação tradicional é projetada apenas para garantir erro nulo em regime permanente da corrente média de saída. No entanto, técnicas mais avançadas, como a ARC, propõem a modulação em grande sinal da razão cíclica $d(t)$, de modo que esse sinal também seja utilizado para compensar a ondulação em baixa frequência da corrente de saída. Dessa forma, o projeto do driver flyback com ARC deve atender simultaneamente às exigências sobre a corrente de entrada em conformidade com a norma IEC 61000-3-2 e sobre a corrente de saída, assegurando que seu valor médio e sua ondulação permaneçam dentro dos limites desejados para garantir a qualidade luminosa. Por esse motivo, na próxima seção a razão cíclica será estudada como a soma de um valor médio e de uma componente oscilatória com frequência igual ao dobro da rede, permitindo avaliar quantitativamente como essa modulação influencia os harmônicos da corrente de entrada e definir os limites adequados para seus parâmetros, de forma a garantir conformidade com a IEC 61000-3-2.

A segunda metodologia abordada destina-se a manter o desempenho do driver diante do processo de degradação do capacitor eletrolítico, entendendo-se desempenho como a capacidade do circuito de preservar a ondulação da corrente de saída dentro de limites especificados, o conteúdo harmônico da corrente de entrada conforme os requisitos da norma IEC 61000-3-2, e a estabilidade operacional ao longo do tempo. No modelo de degradação deste componente, ocorre uma redução da capacitância e um aumento da ESR ao longo do tempo. Com isso, a ondulação na saída e os harmônicos da corrente de entrada também podem ser afetados. A otimização \mathcal{H}_∞ também será utilizada de forma sistemática para garantir os parâmetros de desempenho do driver ao longo do tempo. A

análise de robustez frente à degradação do capacitor eletrolítico considera o aumento da ESR como um parâmetro crítico para a definição do fim da vida útil do driver.

4.1 MODELAGEM DA CORRENTE DE ENTRADA

Como discutido no Capítulo 1 (Seção 1.2), as principais variáveis do conversor apresentam oscilações em uma frequência correspondente ao dobro da frequência da rede elétrica, em virtude da conexão com a alimentação em CA. Considerando essa característica, define-se razão cíclica contendo um harmônico nesta frequência, de modo a influenciar o comportamento em regime de grandes sinais do conversor. Assim, a razão cíclica é representada por:

$$d(t) = D_0 + D_2 \sin(2\omega_L t + \phi_2), \quad (4.1)$$

em que D_0 corresponde à componente CC, responsável por manter constante o valor médio da corrente na carga; ω_L representa a frequência angular da rede elétrica; e D_2 e ϕ_2 denotam, respectivamente, a magnitude e a fase da componente oscilatória associada ao dobro da frequência da linha.

A corrente de entrada do conversor operando no modo de condução descontínua (DCM) pode ser representada pela seguinte equação:

$$i_G(t) = \frac{v_G(t)d(t)^2}{2L_{bb}f_s}, \quad (4.2)$$

onde $v_G(t) = \sqrt{2}V_G \sin(\omega_L t)$ é a tensão de entrada.

Substituindo a expressão da razão cíclica modelada na equação (4.1) e a tensão de entrada na equação (4.2), obtemos a seguinte expressão para a corrente de entrada:

$$i_G(t) = \left(\frac{\sqrt{2}V_G}{2L_{bb}f_s} \right) \sin(\omega_L t) [D_0 + D_2 \sin(2\omega_L t + \phi_2)]^2. \quad (4.3)$$

Através da expansão de Fourier da equação (4.3), é possível obter o conteúdo harmônico da corrente de entrada (SOARES *et al.*, 2017). Com este modelo, é possível prever os harmônicos de segunda, terceira e quinta ordens. Portanto, para as análises subsequentes, considera-se que o filtro EMI do driver é projetado para eliminar todos os harmônicos acima da quinta ordem.

Conforme observado na equação (4.3), os parâmetros que compõem a razão cíclica (D_0 , D_2 e ϕ_2) influenciam na forma de onda da corrente de entrada. Assim, esses parâmetros devem ser calculados de forma que o conteúdo harmônico da corrente de entrada esteja em conformidade com a norma IEC - 61000-3-2.

Na técnica de controle ativo, a razão cíclica é modulada de forma a compensar a ondulação em baixa frequência presente na carga LED. Em conversores de dois estágios, essa função de atenuação é desempenhada pelo capacitor de barramento, que atua como elo entre o estágio de correção do fator de potência (PFC) e o estágio de controle de potência (PC). Dessa forma, torna-se essencial modelar a transmissão da ondulação da tensão de barramento para a corrente de saída, uma vez que essa relação é decisiva para o correto dimensionamento da capacitância (MENKE; SEIDEL; TAMBARA, 2018). Assim, compreender o vínculo entre a razão cíclica, a tensão de barramento e a corrente de saída é fundamental para assegurar que tanto a ondulação em baixa frequência quanto os harmônicos da corrente de entrada permaneçam dentro dos limites especificados.

4.2 APROXIMAÇÃO TEÓRICA DA RAZÃO CÍCLICA

A modulação da razão cíclica constitui o principal mecanismo de controle adotado para atenuar a ondulação de baixa frequência na tensão de barramento e, conseqüentemente, na corrente da carga LED. Essa abordagem, além de reduzir a dependência do valor de capacitância do barramento, influencia diretamente o perfil da corrente de entrada do conversor. Por esse motivo, a modelagem da razão cíclica é etapa fundamental da metodologia proposta, pois permite prever como a modulação afeta a transmissão da ondulação, o espectro harmônico da corrente de entrada.

O projeto do conversor é baseado no pior caso de operação (90 V eficaz), onde é obtido o valor máximo da razão cíclica que garante a operação em DCM. De acordo com os dados da Tabela 3, o valor máximo da razão cíclica (D_{\max}) foi calculado como 0,464, enquanto a razão cíclica média de operação (D_o) é definida como 85% desse valor, ou seja, 0,394.

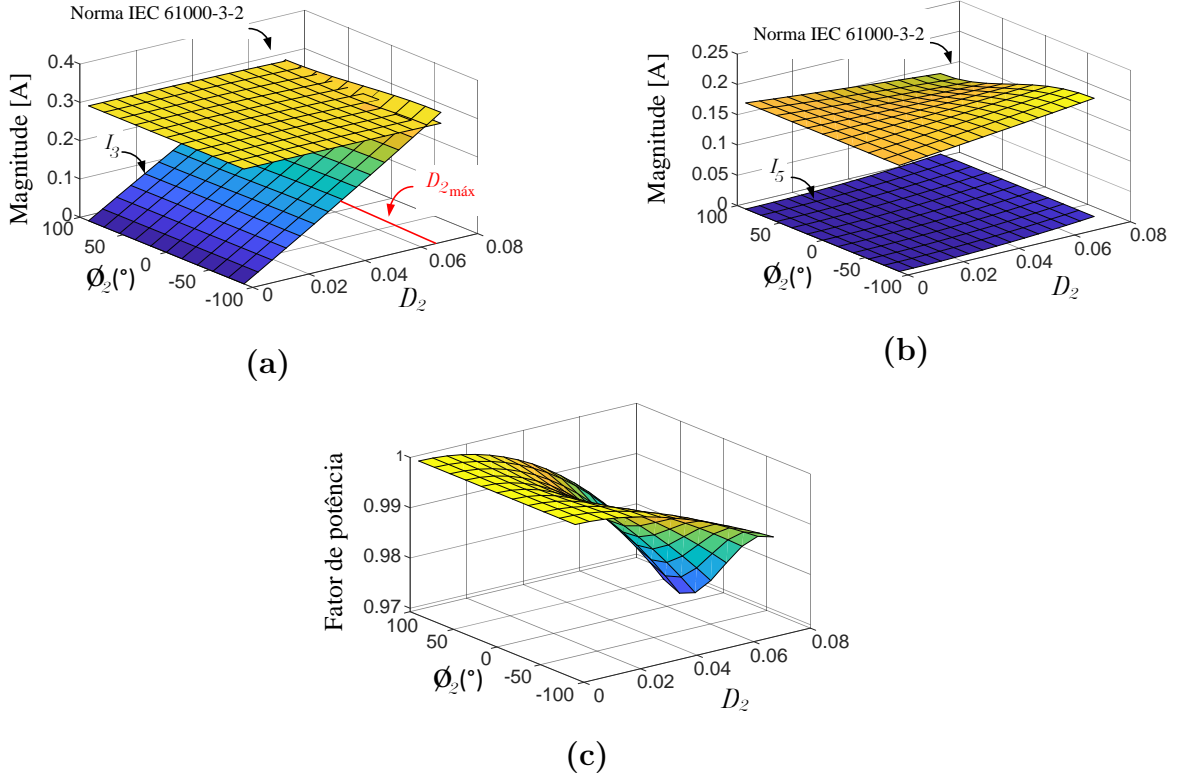
No entanto, é necessário levar em consideração a contribuição CA da razão cíclica. Portanto, a soma das componentes CC e CA deve permanecer abaixo do valor máximo permitido, conforme a seguinte equação:

$$D_0 + D_{2_{\max}} \leq D_{\max}. \quad (4.4)$$

Considerando a restrição em (4.4), o valor máximo de D_2 deve ser igual a 0,07. Por fim, é necessário avaliar o comportamento dos harmônicos da corrente de entrada do conversor devido às variações nos parâmetros da razão cíclica. Essa análise é apresentada graficamente na Figura 21, onde o valor de D_2 é variado de 0 a 0,07 em incrementos de 0,005, mantendo a razão cíclica média em $D_0 = 0,394$.

Através da Figura 21(a) é possível observar que a componente do terceiro harmônico da corrente de entrada está em conformidade com a norma IEC 61000-3-2 quando $D_2 < 0,066$ ($0,16D_o$), independentemente do valor de fase ϕ_2 . No caso da componente

Figura 21 – Conteúdo harmônico da corrente de entrada de acordo com a aproximação teórica da razão cíclica em 90 V e 50 Hz: (a) terceiro harmônico, (b) quinto harmônico e (c) fator de potência.



Fonte: Elaborado pelo autor (2025).

do quinto harmônico, não foram observadas restrições em relação aos valores de D_2 e ϕ_2 , conforme mostrado na Figura 21(b).

Portanto, para garantir a conformidade com a norma IEC e a operação em DCM, é necessário que $D_2 < 16,5\% D_o$. Esse valor representa o limite máximo para a contribuição CA da razão cíclica modelada pela equação (4.1).

4.3 COMPENSAÇÃO DA ONDULAÇÃO EM BAIXA FREQUÊNCIA NA SAÍDA DO CONVERSOR

Uma abordagem para avaliar a transmissão da ondulação em baixa frequência entre a tensão de barramento e a corrente de saída é por meio da função de transferência. Assim, é possível representar uma função de transferência que relaciona perturbações na tensão de barramento ($\tilde{v}_B(s)$) com a corrente no LED ($\tilde{i}_o(s)$), que representa a saída do sistema. O efeito dessa perturbação na corrente de saída pode ser quantificado pela norma \mathcal{H}_∞ da seguinte função de transferência:

$$G_{iv}(s) = \frac{\tilde{i}_o(s)}{\tilde{v}_B(s)} = \mathbf{C}_a (s\mathbf{I} - (\mathbf{A}_a + \mathbf{B}_{ua}\mathbf{K}))^{-1} \mathbf{B}_{wa}. \quad (4.5)$$

A norma \mathcal{H}_∞ corresponde ao valor de pico de $|G_{iv}(j\omega)|$. Ao considerar a redução da influência do distúrbio v_B na saída i_o , uma solução é minimizar a norma \mathcal{H}_∞ (DUAN; YU, 2013).

Definição 6 *A norma \mathcal{H}_∞ está associada ao maior ganho possível entre uma das entradas e uma das saídas, em todo o espectro de sinais. Em outras palavras, ela quantifica o maior acréscimo de energia que pode ocorrer entre as entradas e saídas de um determinado sistema (A. BARBOSA K. A., 2000).*

Considerando a relação distúrbio-saída dada pela equação (4.5), de acordo com (DUAN; YU, 2013), a norma \mathcal{H}_∞ pode ser expressa como:

$$\|\tilde{i}_o(s)\|_2 \leq \|G(s)\|_\infty \|\tilde{v}_B(s)\|_2 \quad (4.6)$$

onde $\|\cdot\|_\infty$ e $\|\cdot\|_2$ representam as normas infinito e Euclidiana, respectivamente.

Analisando a expressão (4.6), verifica-se que a norma $\|G(s)\|_\infty$ pode ser considerada um amplificador de energia entre a entrada $\tilde{v}_B(t)$ e a saída $\tilde{i}_o(t)$ (ILKA; VESELÝ, 2014). Portanto, é necessário encontrar uma lei de controle de realimentação de estados que minimize o efeito dessa norma sobre a saída. Em outras palavras, considerando um valor escalar $\xi > 0$, deseja-se que:

$$\|G_{iv}(s)\|_\infty < \xi. \quad (4.7)$$

Essa condição é crucial para garantir que a influência da ondulação na tensão de barramento sobre a corrente de saída seja limitada, atendendo aos requisitos de ondulação desejados no sistema.

O seguinte teorema, adaptado de (GAHINET; APKARIAN., 1994), garante um nível mínimo de atenuação da perturbação.

Teorema 3 *O sistema representado pela equação (3.3) é estável com realimentação de estados $u = \mathbf{K}\mathbf{x}_a$ e $\|G(s)\|_\infty < \xi$ se, e somente se, existir uma matriz simétrica positiva definida $\mathbf{W} \in \mathbb{R}^{n \times n}$ e uma matriz $\mathbf{P} \in \mathbb{R}^{n \times n}$ que satisfaçam a seguinte desigualdade matricial linear:*

$$\begin{cases} \min & \xi \\ \text{s.t.} & \mathbf{P} > \mathbf{0} \\ & \begin{bmatrix} \Phi(\delta) & \mathbf{B}_{\text{wa}}(\delta) & \mathbf{P}\mathbf{C}_{\text{a}}^{\top} \\ \mathbf{B}_{\text{wa}}^{\top}(\delta) & -\xi & \mathbf{0} \\ \mathbf{C}_{\text{a}}\mathbf{P} & \mathbf{0} & -\xi \end{bmatrix} < \mathbf{0}, \end{cases} \quad (4.8)$$

onde

$$\Phi(\delta) = \mathbf{A}_{\text{a}}(\delta)\mathbf{P} + \mathbf{P}\mathbf{A}_{\text{a}}^{\top}(\delta) + \mathbf{B}_{\text{ua}}(\delta)\mathbf{W} + \mathbf{W}^{\top}\mathbf{B}_{\text{ua}}^{\top}(\delta),$$

e ganho de realimentação de estados $\mathbf{K} = \mathbf{P}\mathbf{W}^{-1}$.

Portanto, ao adicionar a restrição dada pela equação (4.8) ao conjunto de LMIs em (3.33), é possível garantir um nível máximo (limite superior) de atenuação na transmissão da ondulação em baixa frequência da tensão de barramento para a corrente de saída. Isso contribui para assegurar que a perturbação causada pela ondulação na tensão de barramento tenha um impacto limitado na corrente de saída do sistema.

4.4 REDUÇÃO DO FILTRO CAPACITIVO

Com o intuito de evitar um esforço excessivo (saturação) no controlador, a minimização da norma \mathcal{H}_{∞} é avaliada na frequência de ondulação da corrente de saída, que é o dobro da frequência da rede elétrica ($2\omega_L$). Dessa forma, a restrição imposta pela lei de controle pode ser reformulada considerando a frequência de ondulação da corrente de saída, conforme a equação (4.9).

$$\Delta I_{o_{LF}} \leq |G_{iv}(j2\omega_L)| \Delta V_B. \quad (4.9)$$

No Capítulo 1 foi discutido que o limite máximo de ondulação da corrente de saída, de modo a evitar os efeitos de flicker em 50 Hz, é de 16%. Entretanto, visando adotar uma margem de segurança, considerou-se no projeto um valor reduzido de 12%. Assim, o limite máximo de ondulação em baixa frequência na corrente de saída ($\Delta I_{o_{LF}}$) foi fixado em 66 mA, correspondente a 12% da corrente nominal. Dessa forma, a restrição definida em (4.9) pode ser reescrita em função de Δ , resultando em:

$$|G_{iv}(j2\omega_L)|, \Delta V_B \leq 0,066 \ (0,12I_o) \quad (4.10)$$

À medida que a capacitância de barramento é reduzida, a ondulação em baixa frequência da tensão (ΔV_B) cresce. A relação entre a capacitância e a ondulação da tensão no barramento é estabelecida durante o cálculo dos componentes do conversor, conforme detalhado no Apêndice B, e é expressa na equação (4.11).

$$\Delta V_B = 2 \left| \tilde{i}_{D_{bb}} \right| X_{C_B} = \frac{V_G^2 D_0^2}{8\pi C_B V_B L_{bb} f_s f_L}. \quad (4.11)$$

onde X_{C_B} representa a reatância capacitiva.

Além da restrição da ondulação máxima permitida na corrente de saída, há um limite para a componente em corrente alternada (CA) da ação de controle. Essa limitação é estabelecida com base na análise realizada na seção anterior, visando garantir um alto fator de potência e limitar os conteúdos harmônicos da corrente de entrada, conforme especificado na norma IEC-61000-3-2.

A relação entre a variável de controle e a tensão de barramento é modelada pela função de transferência na equação (4.12), com a restrição expressa pela equação (4.15).

$$H_{d/v_B}(s) = \frac{\tilde{d}(s)}{\tilde{v}_B(s)} = \mathbf{K} (s\mathbf{I} - (\mathbf{A}\mathbf{a} + \mathbf{B}_{ua}\mathbf{K}))^{-1} \mathbf{B}_{wa}. \quad (4.12)$$

$$\left| H_{d/v_B}(j2\omega_L) \right| = \frac{\Delta d}{\Delta V_B}, \quad (4.13)$$

$$\Delta d = \left| H_{d/v_B}(j2\omega_L) \right| \Delta V_B, \quad (4.14)$$

$$\Delta d \leq 2D_{2,max}. \quad (4.15)$$

Além disso, o controlador, composto por partes proporcional (K_1) e integral (K_2), amplifica o sinal de erro e atua como um filtro passa-baixa, respectivamente. Elevados valores de K_1 podem amplificar ruídos indesejáveis, tornando a estabilidade crítica. Portanto, um limite para o ganho proporcional na ação de controle é necessário, avaliado por uma análise em alta frequência na saída do conversor, conforme a equação (4.16).

$$\Delta d_{HF} = |K_1| \Delta I_{o_{HF}}. \quad (4.16)$$

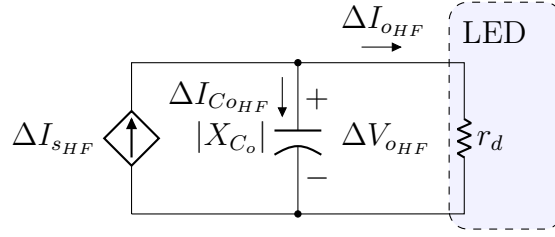
A aplicação da lei de Kirchhoff no circuito equivalente em alta frequência do segundo estágio do *driver*, apresentado na Figura 22, resulta na equação (4.17). As Equações (4.18) e (4.19) são obtidas pela aplicação da lei de Ohm no circuito.

$$\Delta I_{s_{HF}}^2 = \Delta I_{Co_{HF}}^2 + \Delta I_{o_{HF}}^2, \quad (4.17)$$

$$\Delta I_{o_{HF}} = \frac{\Delta V_{o_{HF}}}{rd}, \quad (4.18)$$

$$\Delta I_{Co_{HF}} = \frac{\Delta V_{o_{HF}}}{|X_{Co}|}. \quad (4.19)$$

Figura 22 – Circuito equivalente do segundo estágio em alta frequência.



Fonte: Elaborado pelo autor (2025).

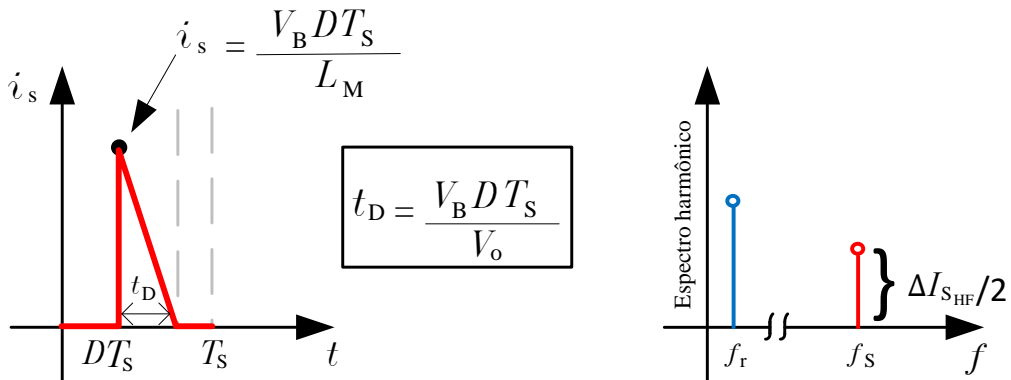
Substituindo as Equações (4.18) e (4.19) em (4.17), obtemos a relação entre a ondulação em alta frequência na corrente de saída e a corrente do secundário do transformador, dada por (4.21).

$$\Delta I_{s_{HF}} = \Delta I_{o_{HF}} \sqrt{\left(\frac{rd}{X_{C_o}}\right)^2 + 1}, \quad (4.20)$$

$$\Delta I_{o_{HF}} = \Delta I_{s_{HF}} \sqrt{\frac{1}{\left(\frac{rd}{X_{C_o}}\right)^2 + 1}}. \quad (4.21)$$

O comportamento da corrente no secundário do transformador, em regime de alta frequência, é ilustrado na Figura 23. Nessa figura são apresentadas a forma de onda da corrente secundária e a decomposição espectral que evidencia a amplitude do harmônico na frequência de chaveamento ($\Delta I_{s_{HF}}$), conforme descrito pela equação (4.22). Nessa equação, o parâmetro t_D corresponde ao tempo de descarga do indutor, determinado a partir da análise da tensão média aplicada ao indutor, conforme definido em (ERICKSON; MAKSIMOVIC, 2007).

Figura 23 – Corrente no secundário do transformador em alta frequência.



Fonte: Elaborado pelo autor (2025).

$$i_s(t) = \begin{cases} 0, & 0 \leq t < DT_s \\ -\frac{V_o}{L_M} \cdot t + \frac{DT_s}{L_M} (V_B + V_o), & DT_s \leq t \leq DT_s + t_D \\ 0, & DT_s + t_D < t \leq T_s \end{cases} \quad (4.22)$$

Os coeficientes da Transformada de Fourier, denotados por a_{f_s} , b_{f_s} e c_{f_s} , são calculados pelas equações (4.23) e (4.25).

$$a_{f_s} = \frac{2}{T_s} \int_{DT_s}^{DT_s+t_D} f(t) \cos\left(\frac{2\pi}{T_s}t\right)dt, \quad (4.23)$$

$$b_{f_s} = \frac{2}{T_s} \int_{DT_s}^{DT_s+t_D} f(t) \sin\left(\frac{2\pi}{T_s}t\right)dt, \quad (4.24)$$

$$c_{f_s} = \sqrt{a_{f_s}^2 + b_{f_s}^2} = \frac{\Delta I_{s_{HF}}}{2}. \quad (4.25)$$

Na equação (4.25), $\Delta I_{s_{HF}}$ representa a amplitude da ondulação em alta frequência. A função $f(t)$, que descreve a forma de onda da corrente, é definida pela equação (4.26), considerando o pior caso (264 V).

$$f(t) = -\frac{V_o}{L_M}t + \frac{D_{min}T_s}{L_M} (V_{B_{max}} + V_o), \quad DT_s \leq t \leq DT_s + t_D. \quad (4.26)$$

O valor máximo admitido para Δd_{HF} foi estabelecido em 20% do valor médio da razão cíclica. Tal limitação foi determinada empiricamente a partir de experimentos realizados com o protótipo, nos quais se verificou que ganhos proporcionais superiores a esse limite resultam em comportamento inadequado do sistema, tornando a operação impraticável. Em especial, observou-se a amplificação de harmônicos e o surgimento de interferências em alta frequência na entrada, comprometendo tanto a estabilidade quanto a qualidade do sinal. Substituindo a Equação (4.21) em (4.16), obtém-se a Equação (4.27), que define o valor máximo permitido para a parcela proporcional do controlador.

$$|K_{1_{max}}| = \frac{0,2D_{min}}{2c_{f_s} \sqrt{\frac{1}{\left(\frac{r_d}{X_{Co}}\right)^2 + 1}}}, \quad (4.27)$$

onde $X_{Co} = 1/(2\pi f_s C_o)$.

Utilizando os valores da Tabela 3, encontramos um valor máximo de K_1 . Portanto, a restrição (4.28) deve ser considerada no método de redução da capacitância.

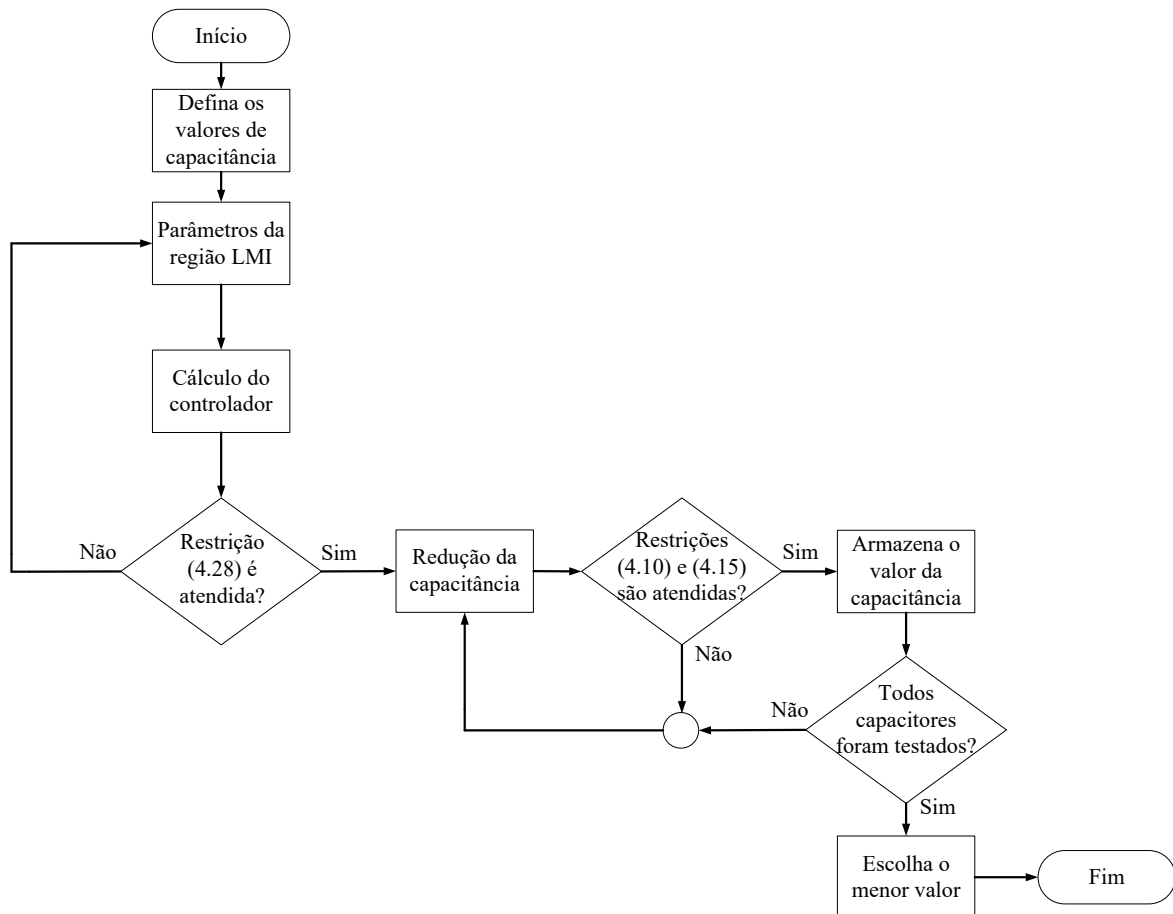
$$|K_{1_{max}}| \leq 0,787. \quad (4.28)$$

Em resumo, o procedimento para redução do filtro capacitivo aplicados ao *driver* de LED segue as seguintes etapas: inicialmente, são determinados os parâmetros da região LMI. A escolha dessa região é crucial, pois influencia na compensação da ondulação

em baixa frequência da tensão de barramento para a corrente de saída, por meio do parâmetro ξ de minimização. A localização dos polos de malha fechada do sistema na região também impacta nos ganhos do controlador, tornando necessário avaliar a restrição (4.28) em cada região testada. Com a redução do valor da capacitância, um novo cálculo para a ondulação da tensão é realizado utilizando a equação (4.11). A ondulação na corrente de saída e na razão cíclica são subsequentemente calculadas e restritas por (4.10) e (4.15), respectivamente. Se todas as restrições forem satisfeitas, o valor do capacitor é armazenado, de modo que, ao final do processo, o menor valor possível seja selecionado como a solução ideal. No entanto, se as restrições não forem atendidas, o processo retorna à etapa de escolha do capacitor para continuar com as iterações necessárias.

O fluxograma representando o processo de minimização da capacitância, conforme descrito anteriormente, é apresentado na Figura 24.

Figura 24 – Fluxograma da metodologia de redução do filtro capacitivo.

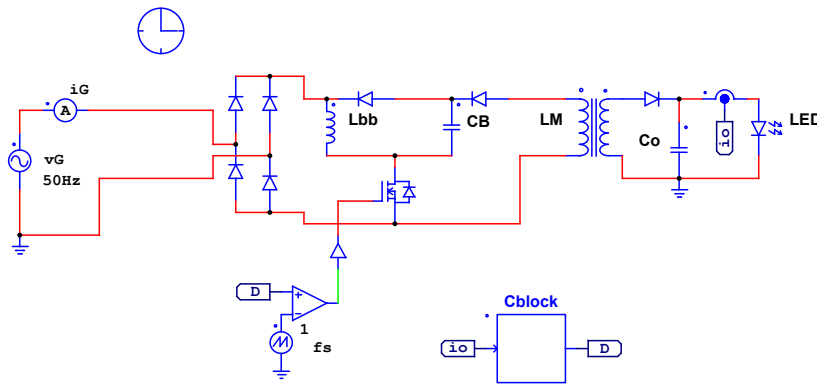


Fonte: Elaborado pelo autor (2025).

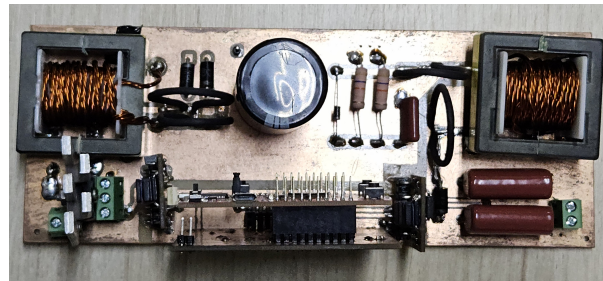
4.4.1 Resultados teóricos, de simulação e experimentais

Com o objetivo de validar a teoria proposta para a redução da capacitância no *driver*, foi conduzida uma simulação da topologia integrada no *software* PSIM e fabricado um protótipo, ambos utilizando os componentes calculados conforme a Tabela 3. A configuração do circuito de simulação e o protótipo utilizado são apresentados na Figura 25. No ambiente de simulação empregou-se o componente **C block** para representar o controle digital, enquanto no experimento utilizou-se o microcontrolador TM4C123GH6PM da *Texas Instruments*.

Figura 25 – Circuito utilizado na validação: (a) configuração para simulação e (b) protótipo para experimento.



(a) Simulação no PSIM



(b) Protótipo experimental

Fonte: Elaborado pelo autor (2025).

Na implementação do controle robusto, é crucial modelar adequadamente as incertezas do sistema. Como discutido no Capítulo 3, cada parâmetro incerto deve ser representado por um valor máximo e mínimo, formando os vértices de uma região politópica de incertezas. Com o conversor operando na faixa de tensão universal de 90 a 264 V eficaz e possibilidade de dimerização da carga, os parâmetros incertos incluem a tensão do barramento (V_B), a tensão de saída (V_o) e a razão cíclica D . Esses valores estão compilados na Tabela 5.

Esses parâmetros variantes estão implicitamente presentes nas variáveis ϕ , β , e γ definidas em (3.45), onde um vetor δ é agrupado em um hiper-retângulo no espaço

Tabela 5 – Parâmetros incertos do conversor.

Parâmetro	Valor
V_B	[110 332] V
V_o	[68 137] V
D	[0,11 0,33]

Fonte: Elaborado pelo autor (2025).

paramétrico, modelando a região de incertezas do sistema. O controlador deve garantir estabilidade, desempenho e rejeição a distúrbios considerando toda essa região de incertezas.

Os parâmetros D , V_o e V_B variam dentro dos limites apresentados na Tabela 5. Os valores máximos e mínimos de ϕ , β e γ são dados em (4.29). A utilização desses parâmetros incertos garante a dependência linear entre as matrizes \mathbf{A} , \mathbf{B}_u e \mathbf{B}_w e as variáveis D , V_B e V_o . Como consequência, obtém-se uma relaxação nas restrições de incerteza (OLALLA *et al.*, 2009).

$$\begin{aligned}
\phi &\in \left[D_{min}^2 V_{B_{min}}^2 / V_{o_{max}}^2, D_{max}^2 V_{B_{max}}^2 / V_{o_{min}}^2 \right], \\
\beta &\in \left[D_{min} V_{B_{min}}^2 / V_{o_{max}}, D_{max} V_{B_{max}}^2 / V_{o_{min}} \right], \\
\gamma &\in \left[D_{min}^2 V_{B_{min}} / V_{o_{max}}, D_{max}^2 V_{B_{max}} / V_{o_{min}} \right].
\end{aligned} \tag{4.29}$$

Sistemas sujeitos a variações paramétricas, como em (4.29), podem ser descritos utilizando o seguinte modelo politópico (BOYD *et al.*, 1994):

$$\begin{aligned}
\frac{d\tilde{i}_o(t)}{dt} &= A(\boldsymbol{\delta})\tilde{i}_o(t) + B_u(\boldsymbol{\delta})\tilde{d}(t) + B_w(\boldsymbol{\delta})\tilde{v}_B(t) \\
\tilde{y}(t) &= C\tilde{i}_o(t),
\end{aligned} \tag{4.30}$$

onde

$$\begin{aligned}
A(\boldsymbol{\delta}) &= \sum_{\ell=1}^N \delta_\ell A_\ell, B_u(\boldsymbol{\delta}) = \sum_{\ell=1}^N \delta_\ell B_{u\ell}, B_w(\boldsymbol{\delta}) = \sum_{\ell=1}^N \delta_\ell B_{w\ell}, \\
\delta_\ell &\geq 0, \ell = 1, \dots, N, \quad \sum_{\ell=1}^N \delta_\ell = 1.
\end{aligned} \tag{4.31}$$

com as seguintes condições:

$$\delta_j \geq 0, \quad j = 1, \dots, N, \quad \sum_{j=1}^N \delta_j = 1. \tag{4.32}$$

Com base em (4.29), conclui-se que o modelo incerto está contido em um domínio politópico formado por $N = 2^3$ vértices.

Para aumentar a atenuação da transferência da ondulação em baixa frequência da tensão do barramento para a corrente de saída, ou seja, diminuir o índice de desempenho ξ (norma \mathcal{H}_∞), optou-se por aumentar a área da região \mathbb{S} de localização dos polos de malha fechada. Os parâmetros escolhidos para a região LMI foram $\theta = 90^\circ$, $\alpha = 5$, e o parâmetro r foi variado para obter uma maior atenuação de ξ .

Os valores de capacitância testados na metodologia apresentada foram inseridos em um vetor x_{CB} , variando da capacitância nominal a aproximadamente 10% de seu valor nominal, em incrementos de 10 μF , conforme demonstrado em (4.33). Na ausência em laboratório da capacitância específica, o maior valor disponível anterior ao valor encontrado foi utilizado.

$$x_{CB} = [330 \mu\text{F} \quad 320 \mu\text{F} \quad 310 \mu\text{F} \quad \cdots \quad 30 \mu\text{F}] \quad (4.33)$$

A LMI apresentada em (3.33), juntamente com o problema de minimização definido em (4.8), foi resolvida por meio da *Matlab LMI Toolbox*, conforme descrito no Apêndice C. A Tabela 6 sintetiza o desempenho do controlador para diferentes valores do parâmetro r da região LMI. Cada projeto (Projeto 1, 2, 3 e 4) corresponde à solução obtida para o respectivo valor de r . Os ganhos do controlador (K_1 e K_2), assim como os índices de desempenho (ξ , $\|G_{iv}\|$ e $\|G_{dv}\|$), foram determinados a partir da resolução das desigualdades matriciais lineares em cada configuração de alocação de polos. Dessa forma, a tabela possibilita a análise sistemática do efeito da variação de r sobre o desempenho do controlador e robustez do sistema.

Tabela 6 – Desempenho dos controladores projetados.

Controlador	Região LMI r	Ganho K		ξ	$ G_{iv}(j2\omega_L) $	$ G_{dv}(j2\omega_L) $
		K_1	K_2			
Projeto 1	300k	-0.3165	14.9518	0.0745	0.0046	0.0015
Projeto 2	400k	-0.4324	15.7258	0.0543	0.0039	0.0017
Projeto 3	550k	-0.6122	16.3260	0.0439	0.0032	0.0019
Projeto 4	700k	-0.7803	17.1913	0.0366	0.0027	0.0021

Fonte: Elaborado pelo autor (2025).

O controlador obtido no “Projeto 4” apresenta o maior nível de atenuação ao distúrbio ($\xi = 0,0366$) dentre os casos analisados. Entretanto, esse projeto não atende à restrição (4.28), que impõe um limite ao ganho proporcional do controlador (K_1). Esse resultado evidencia que, para valores de r superiores a aproximadamente 700k, não é possível obter soluções viáveis. Portanto, apesar de não ser um projeto ótimo, o

projeto sub-ótimo “Projeto 3” é capaz de oferecer uma boa atenuação ao distúrbio sem comprometer o desempenho do controlador em todos os pontos de operação.

No entanto, é necessário avaliar se as restrições (4.10) e (4.15) são atendidas pelo controle obtido no “Projeto 3”. Os resultados dos ganhos de controle calculados pela metodologia no sistema são demonstrados na Tabela 7.

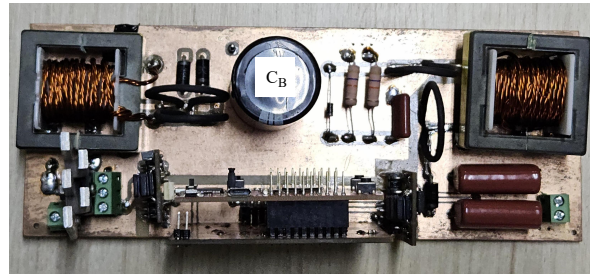
Tabela 7 – Resultados teóricos obtidos com a técnica de controle proposta.

Controlador	ΔV_B (V)	$\Delta I_{o_{LF}}$ (mA)	Δd	Redução da capacitância
	–	$\Delta I_{o_{LF}(\max)} = 66$ mA	$\Delta d_{(\max)} = 0.1320$	
Projeto 1	14.11	65	0.0206	53,0%
Projeto 2	17.03	64	0.0300	60,6%
Projeto 3	20.84	66	0.0404	69,7%

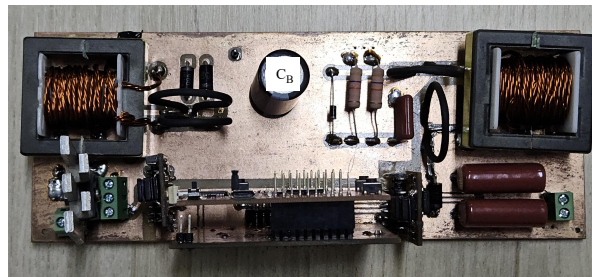
Fonte: Elaborado pelo autor (2025).

É possível observar que o projeto escolhido atende a todas as restrições estabelecidas, mantendo a ondulação em baixa frequência da corrente de saída e a razão cíclica dentro dos limites especificados. Com este controlador, foi possível reduzir o filtro capacitivo utilizado no *driver* em aproximadamente 70%, ou seja, o capacitor nominal de 330 μF será substituído por um de 100 μF . A Figura 26 ilustra o protótipo com o capacitor reduzido.

Figura 26 – Protótipo com (a) capacitor nominal e (b) capacitor reduzido.



(a)



(b)

Fonte: Elaborado pelo autor (2025).

A implementação do controle é realizada de maneira digital, com a variável de controle dada por:

$$d(t) = D_o + K_1 i_0 + K_2 \rho. \quad (4.34)$$

É necessário encontrar a equação a diferenças para a implementação do controle digital. Para tal, escolheu-se utilizar a transformação bilinear (método de Tustin ou trapezoidal). Sendo ρ a integral do erro, o método trapezoidal será implementado integrando toda a curva de erro através da equação discreta dada por (4.35), onde T_i é o passo de integração escolhido.

$$\rho(n) = \rho(n-1) + \frac{T_i}{2} [e(n) + e(n-1)]. \quad (4.35)$$

Portanto, escolhendo-se o passo de integração igual a frequência de comutação do conversor ($T_i = 50 \text{ kHz}$), o controlador é implementado de acordo com a equação a diferenças dada por (4.36).

$$d(n) = K_1 i_0(n) + K_2 \rho(n) + D_o, \quad (4.36)$$

com $\rho(n)$ dado por (4.35).

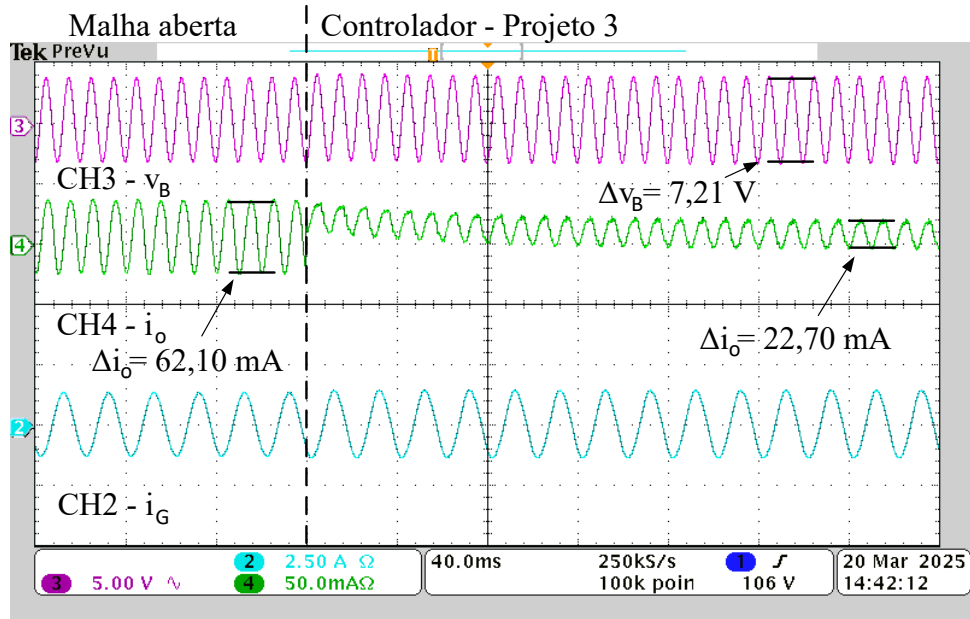
Na Figura 27 apresenta-se a ação de controle obtida no “Projeto 3” com a utilização do capacitor nominal no barramento. Observa-se uma redução da ondulação em aproximadamente 66,4%, o que permite a diminuição da capacitância até que a ondulação atinja o limite estabelecido no projeto.

A Figura 28 apresenta os resultados experimentais obtidos para as principais formas de onda do conversor, considerando tanto o capacitor de barramento nominal quanto o valor reduzido, permitindo a comparação entre os dois cenários. Observa-se que a redução da capacitância aumenta a ondulação da tensão no barramento. Entretanto, devido à ação de controle, a transmissão dessa ondulação para a corrente de saída é efetivamente compensada, permanecendo dentro dos limites especificados. Além disso, mesmo com o capacitor reduzido, obteve-se um fator de potência em torno de 0,98.

Na Figura 29, são ilustrados os conteúdos harmônicos da corrente de entrada com a utilização do capacitor nominal e o reduzido. Ambos os casos atendem à norma IEC 61000-3-2. A desvantagem da ação de controle implementada para compensar a transferência de ondulação em baixa frequência, quando é utilizado o capacitor reduzido, é o aumento do conteúdo harmônico da corrente de entrada.

É fundamental validar a estratégia de controle adotada para assegurar que os harmônicos da corrente de entrada permaneçam dentro dos limites estabelecidos pela norma IEC 61000-3-2, conforme discutido na Seção 4.2. Para isso, realiza-se a comparação entre a aproximação teórica da razão cíclica $d(t)$, descrita em (4.1) e parametrizada por $D_0 = 0,33$ e $D_2 = \Delta d/2 = 0,0202$, e os resultados obtidos por simulação no *software* PSIM.

Figura 27 – Implementação do controlador “Projeto 3” com $C_B = 330 \mu\text{F}$ na tensão de entrada de 90 V e 50 Hz.



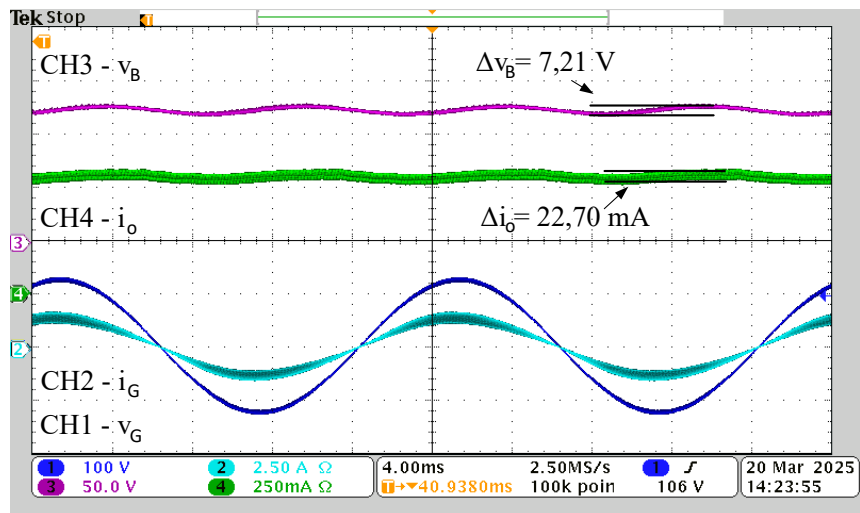
Fonte: Elaborado pelo autor (2025).

A fase ϕ_2 foi ajustada de forma empírica a fim de reproduzir o comportamento observado no conversor. Na Figura 30, a razão cíclica $d(t)$ é obtida pela aproximação teórica em (4.1), enquanto a corrente de entrada $i_g(t)$ é determinada pela equação (4.2). Como a formulação teórica descreve apenas o comportamento em baixa frequência, aplicou-se um filtro passa-baixa sintonizado uma década abaixo da frequência de comutação, de modo a atenuar os harmônicos de comutação e preservar as componentes de interesse.

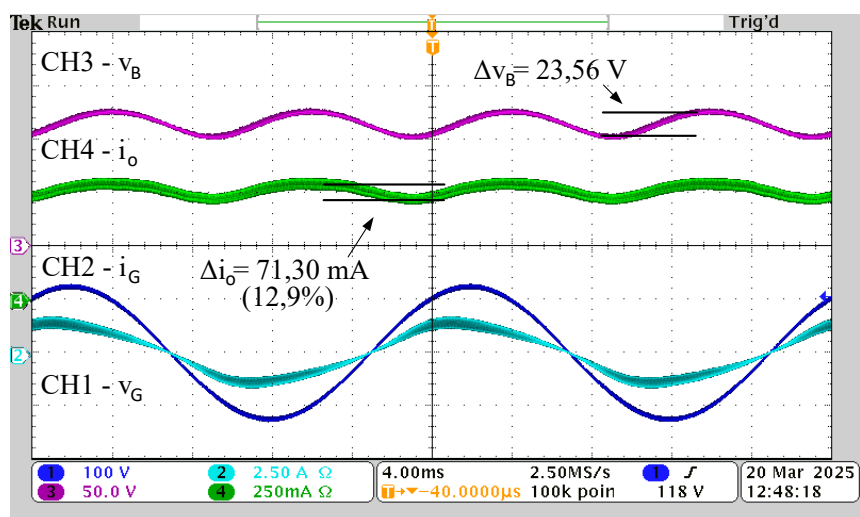
É importante destacar que a parte CC (valor CC de $d(t)$) difere um pouco do calculado, pois na análise teórica foi assumido que a parcela alternada de $d(t)$ não possui influência na potência ativa. No entanto, a malha de controle é capaz de compensar o valor de D_o para garantir erro nulo no valor médio da corrente de saída. Ainda assim, foi possível reconstituir a forma de onda da corrente de entrada de forma precisa, corroborando a função da restrição da razão cíclica na técnica de controle, que é prever o comportamento da corrente de entrada, como pode ser visto na Figura 31(a) com a forma de onda da corrente de entrada obtidas no experimento, simulada e teórica. Os harmônicos obtidos na Figura 31(b) são suficientes para evitar que a norma IEC 61000-3-2 seja descumprida.

Na Figura 32, são ilustradas as formas de onda em 264 V. Pode-se observar que a ondulação em baixa frequência na corrente de saída é quase nula neste ponto de operação. Isso ocorre porque a tensão do barramento aumenta linearmente com a tensão de entrada, alcançando 322 V neste caso e, conseqüentemente, o LFR é reduzido. Dessa forma, com uma ondulação menor, o sinal da razão cíclica $d(t)$ tende a ser um sinal constante. O

Figura 28 – Comparação entre as formas de onda experimentais utilizando o controlador \mathcal{H}_∞ em 90 V e 50 Hz. (a) Com capacitor nominal e (b) com capacitor reduzido.



(a)



(b)

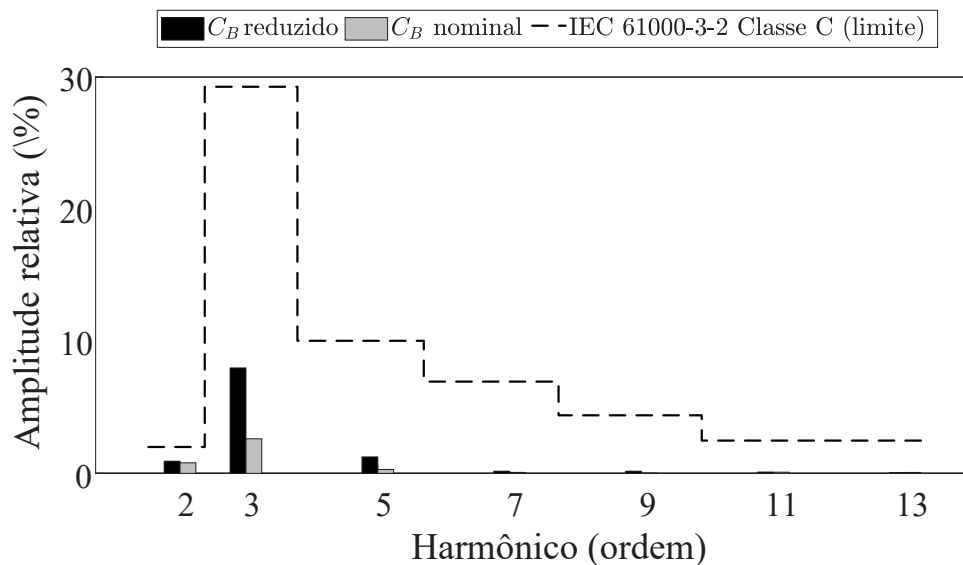
Fonte: Elaborado pelo autor (2025).

fator de potência se manteve em aproximadamente 0,98 neste ponto de operação.

As Figuras 33 e 34 apresentam as principais formas de onda obtidas na operação do conversor em regime permanente, considerando quatro pontos de operação nas frequências de 50 Hz e 60 Hz, respectivamente.

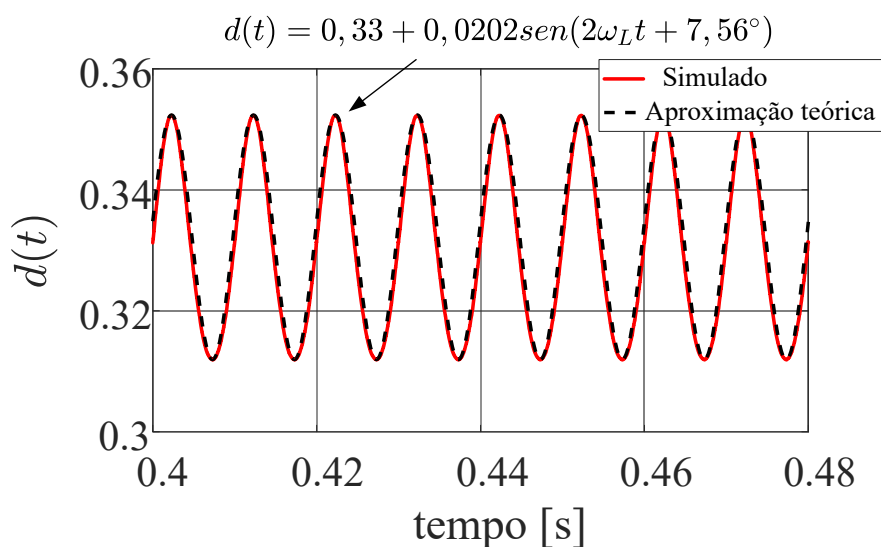
A resposta em frequência de G_{iv} utilizando a norma \mathcal{H}_∞ em diferentes tensões de entrada é demonstrada na Figura 35. Pode-se observar que no pior caso (90 V), o nível de atenuação foi de 0.0032 A/V, menor do que o mínimo valor garantido no projeto $\xi = 0.0439$ A/V. Através da Figura 28, observa-se que a atenuação da ondulação em baixa

Figura 29 – Conteúdo harmônico da corrente de entrada com capacitor nominal (330 μF) e reduzido (100 μF) em 90 V e 50 Hz.



Fonte: Elaborado pelo autor (2025).

Figura 30 – Comparação entre a aproximação teórica e a forma de onda simulada da razão cíclica em 90 V e 50 Hz.

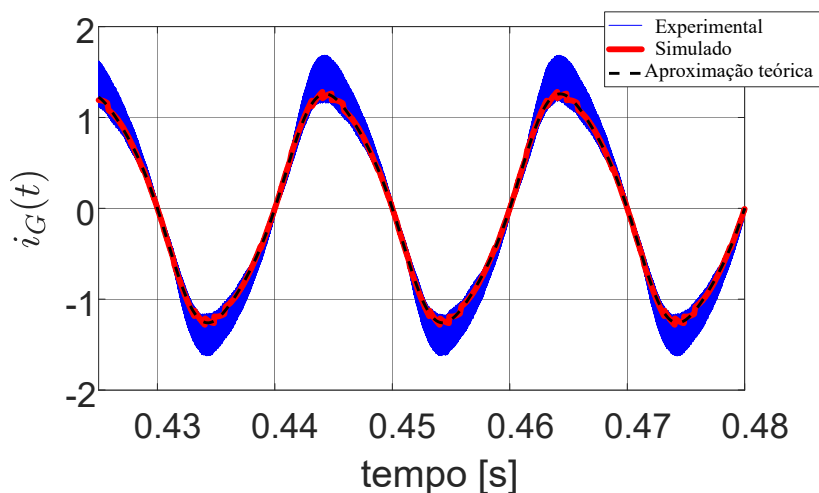


Fonte: Elaborado pelo autor (2025).

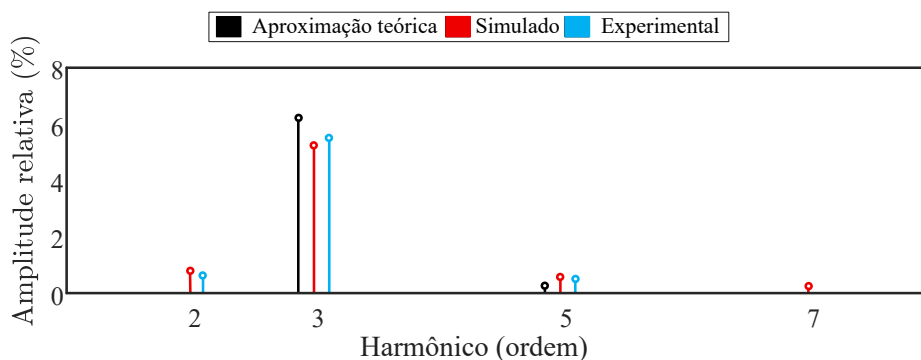
frequência foi de $71.30 \text{ mA} / 23.56 \text{ V} = 0.0030 \text{ A/V}$. Já no ponto de operação em 264 V, a atenuação foi de $3.90 \text{ mA} / 8.23 \text{ V} = 0.00047 \text{ A/V}$, conforme pode ser visto na Figura 32. Portanto, os níveis de atenuação da ondulação em baixa frequência estão de acordo com a teoria.

O comportamento da ondulação em baixa frequência da corrente de saída foi

Figura 31 – Comparação entre a aproximação teórica, a simulação e a medição experimental da corrente de entrada em 90 V e 60 Hz com capacitor reduzido.



(a) Corrente de entrada $i_G(t)$



(b) Conteúdo harmônico de $i_G(t)$

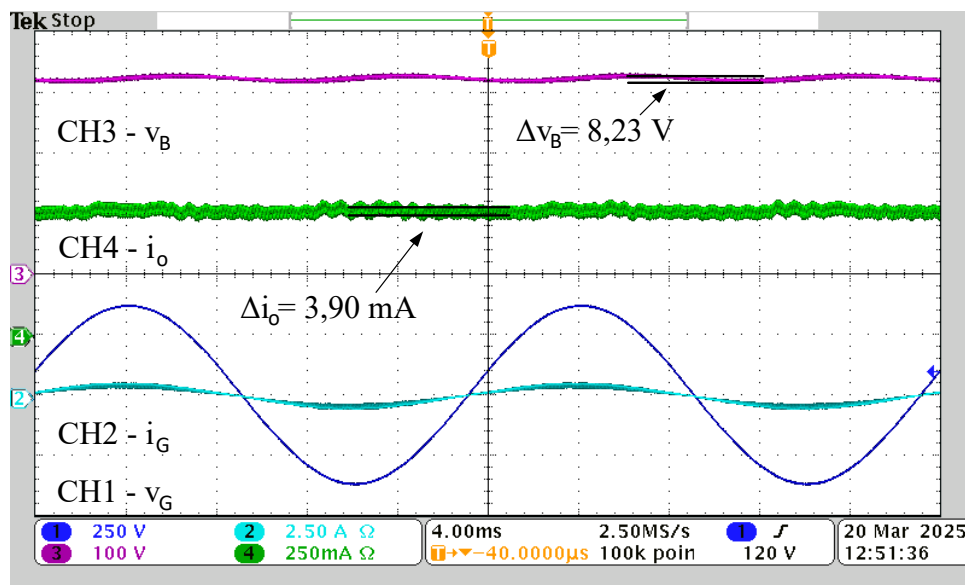
Fonte: Elaborado pelo autor (2025).

analisado na faixa de tensão de 90 a 264 V em 50 e 60 Hz na Figura 36. Os resultados mostram que a ondulação na saída se manteve abaixo do limite máximo desejado em toda a faixa de operação.

Além disso, os harmônicos da corrente de entrada também são avaliados em alguns pontos de operação, como ilustrado na Figura 37. Todos os conteúdos harmônicos estão abaixo do nível limite da norma.

A THD e o fator de potência são apresentados na Figura 38. Verifica-se que o fator de potência permaneceu acima de 0,98 em todos os pontos de operação, enquanto a THD máxima, de 8%, ocorreu no caso com capacitor reduzido. Essa condição decorre da maior modulação da razão cíclica necessária para manter a corrente de saída dentro da ondulação especificada, o que intensifica a interferência sobre a corrente de entrada.

Figura 32 – Principais formas de onda experimentais com capacitor reduzido em 264 V e 50 Hz.



Fonte: Elaborado pelo autor (2025).

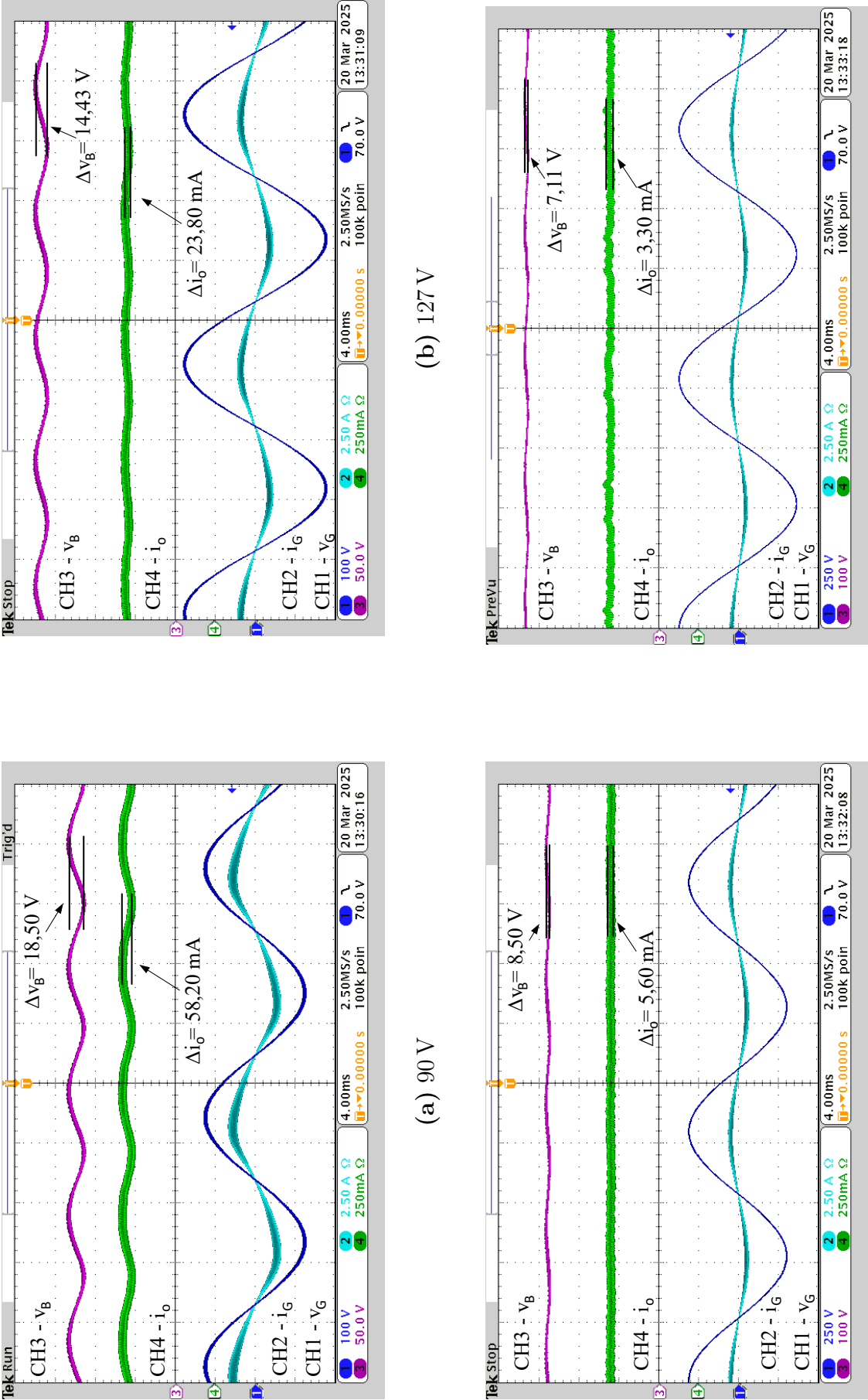
Além disso, observa-se que a THD diminui com o aumento da tensão de alimentação, uma vez que a ondulação da corrente de saída se reduz, demandando menor variação da razão cíclica. Como consequência, a corrente de entrada apresenta menos distorções harmônicas.

A eficiência do conversor é mostrada na Figura 39, na qual se observa uma eficiência máxima em torno de 85%. Esse comportamento é esperado em topologias integradas, uma vez que a chave principal é submetida a maiores esforços de corrente, elevando as perdas por condução e comutação no semiconductor. Além disso, por operar em ampla faixa de tensão de entrada (tensão universal), o conversor também está sujeito a maiores esforços de tensão em condições de alimentação elevada. Nesses cenários, o impacto das perdas associadas à tensão pode superar o efeito do estresse de corrente, resultando em um limite para a eficiência global do sistema.

É possível verificar se os autovalores do sistema estão contidos na região definida pelas restrições de LMI. Para isso, foram considerados os vértices do politopo de incertezas, obtidos a partir das combinações dos parâmetros ϕ , β e γ definidos em (4.29). A Figura 40 apresenta a posição relativa da região politópica em relação à região admissível, incluindo ainda alguns pontos de operação do conversor, representados para fins ilustrativos.

Na Figura 41 apresenta-se o comportamento transitório durante variações de referência em diferentes tensões de operação. Para avaliar o desempenho do controle, aplicaram-se dois degraus na referência: inicialmente uma redução de 50% e, em seguida, um aumento de 50%, de modo a retornar ao valor nominal. A dinâmica observada é consistente com a localização dos polos de malha fechada: polos reais produzem respostas

Figura 33 – Formas de onda com capacitor reduzido (100 μ F) em 50 Hz.



(a) 90 V

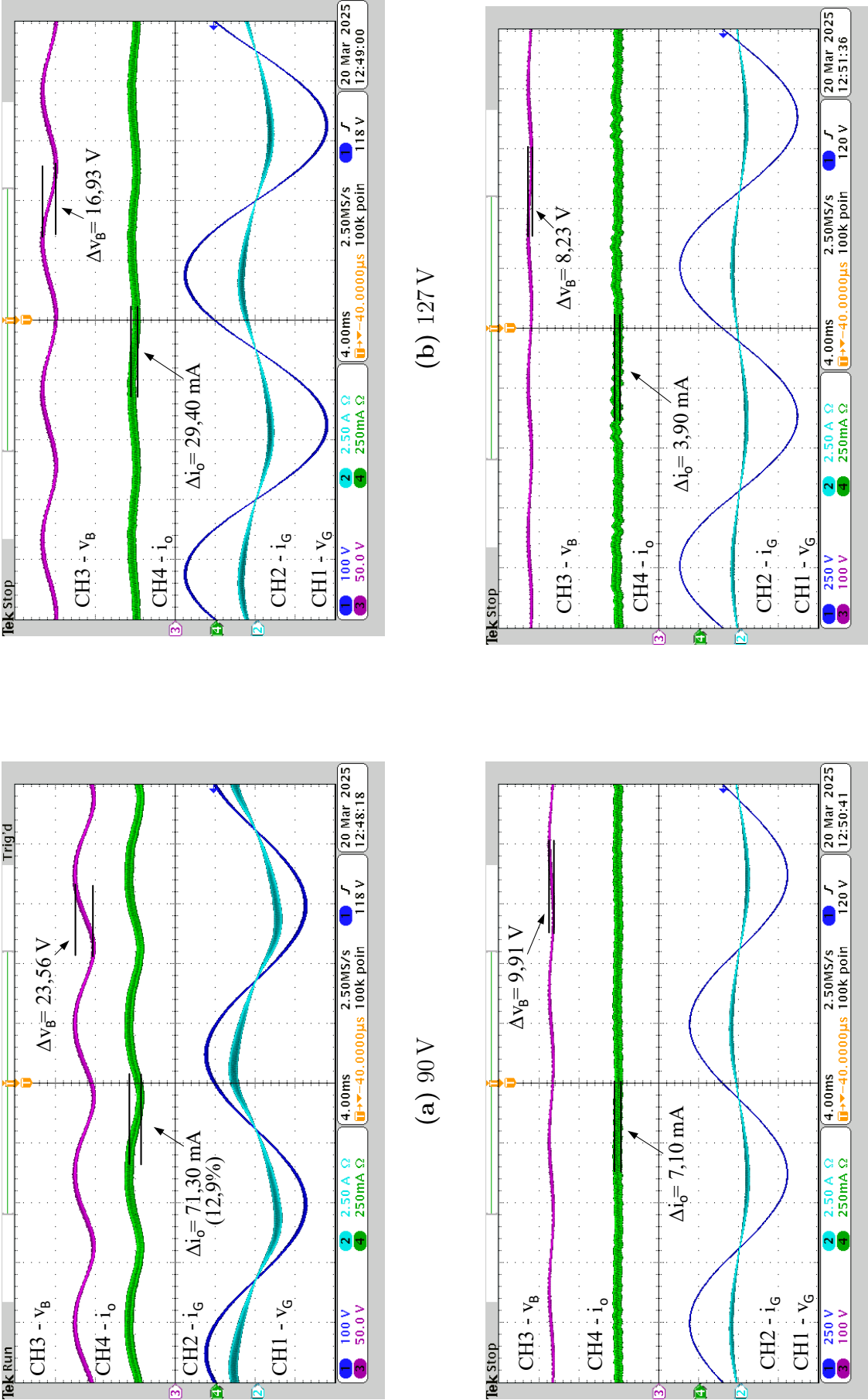
(c) 220 V

Fonte: Elaborado pelo autor (2025).

(b) 127 V

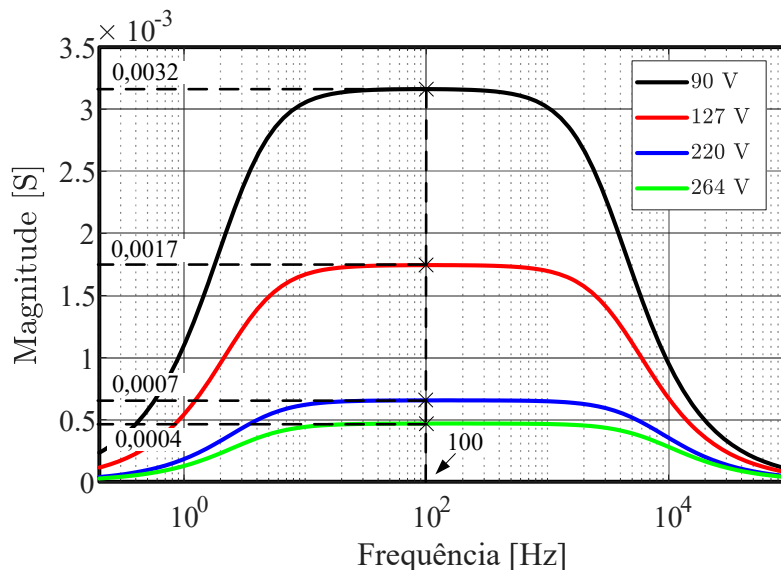
(d) 264 V

Figura 34 – Formas de onda com capacitor reduzido (100 pF) em 60 Hz.



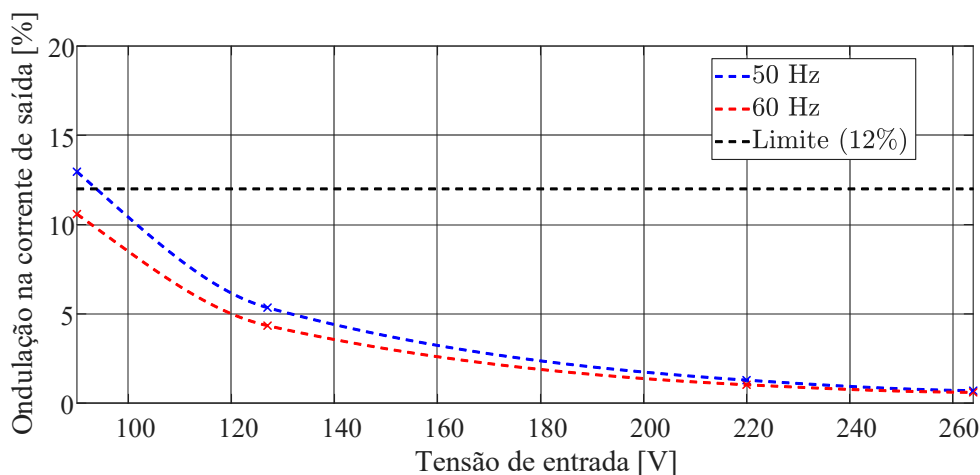
Fonte: Elaborado pelo autor (2025).

Figura 35 – Resposta em frequência de malha fechada de G_{iv} utilizando a norma \mathcal{H}_∞ na tensão de entrada em 90 V e 50 Hz.



Fonte: Elaborado pelo autor (2025).

Figura 36 – Comparação da ondulação da corrente de saída em 50 Hz e 60 Hz para uma tensão de entrada de 90 V.



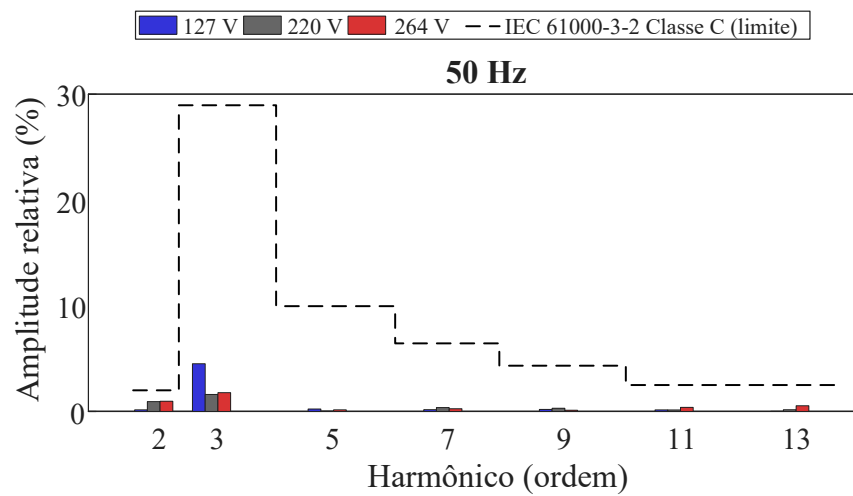
Fonte: Elaborado pelo autor (2025).

aproximadamente de primeira ordem, sem sobre-elevação significativa.

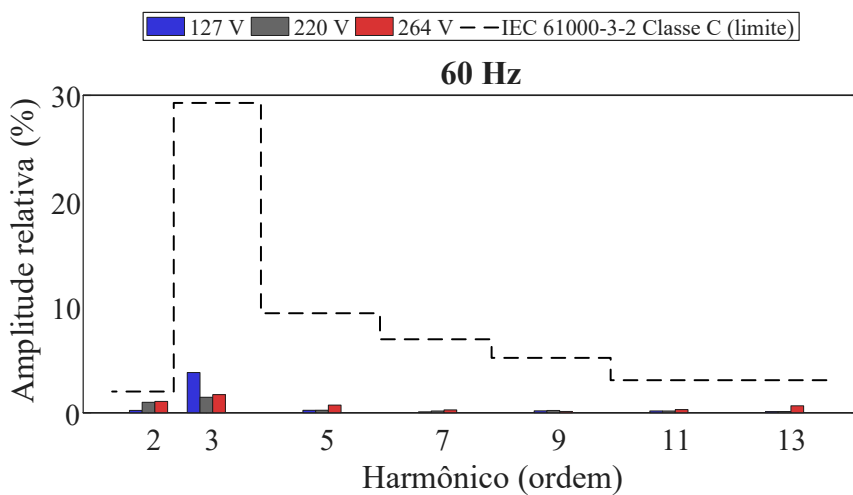
A Figura 42 compara a resposta experimental com a obtida por uma simulação ideal para as mesmas variações na referência, evidenciando a boa correspondência do modelo às medições.

As discrepâncias observadas entre as respostas dinâmicas experimentais e simuladas podem ser atribuídas ao uso de elementos ideais na simulação, que desconsidera as perdas e, consequentemente, superestima a eficiência. No protótipo, as perdas reduzem a eficiência e

Figura 37 – Comparação entre o conteúdo harmônico da corrente de entrada com os limites da norma IEC na tensão de 127 V, 220 V e 264 V com capacitor reduzido em (a) 50 Hz e (b) 60 Hz.



(a) 50 Hz



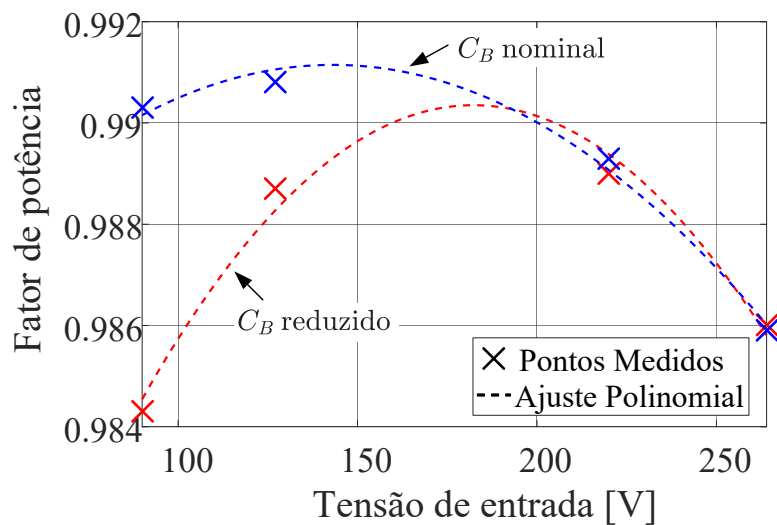
(b) 60 Hz

Fonte: Elaborado pelo autor (2025).

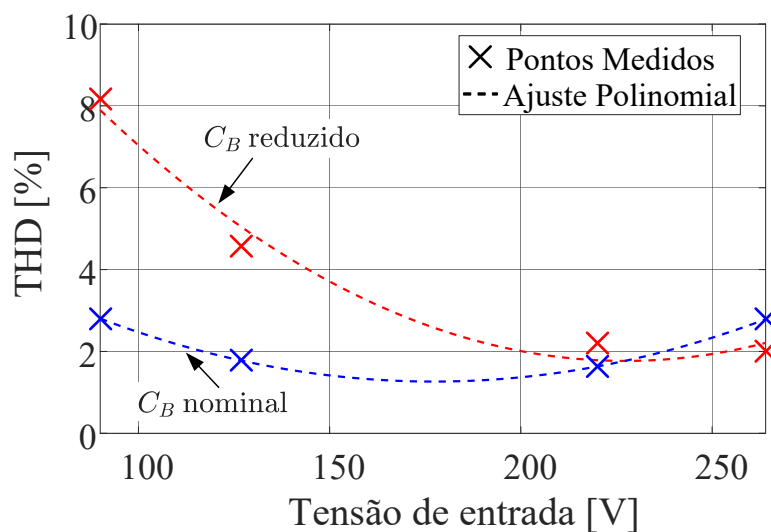
tornam a resposta mais lenta. A Tabela 8 apresenta um resumo dos tempos de acomodação obtidos nas análises teórica e experimental.

A Figura 43 apresenta as principais formas de onda do conversor para as seguintes variações da tensão de entrada: (a) degrau de 90 V para 127 V e (b) degrau de 127 V para 90 V. Embora mudanças desse porte raramente ocorram na prática, os resultados indicam que o controlador robusto mantém a estabilidade e uma resposta transitória bem amortecida mesmo sob perturbações severas, mantendo a corrente de saída rigorosamente regulada.

Figura 38 – Fator de potência e THD em função da tensão de entrada em 50 Hz.



(a) Fator de potência



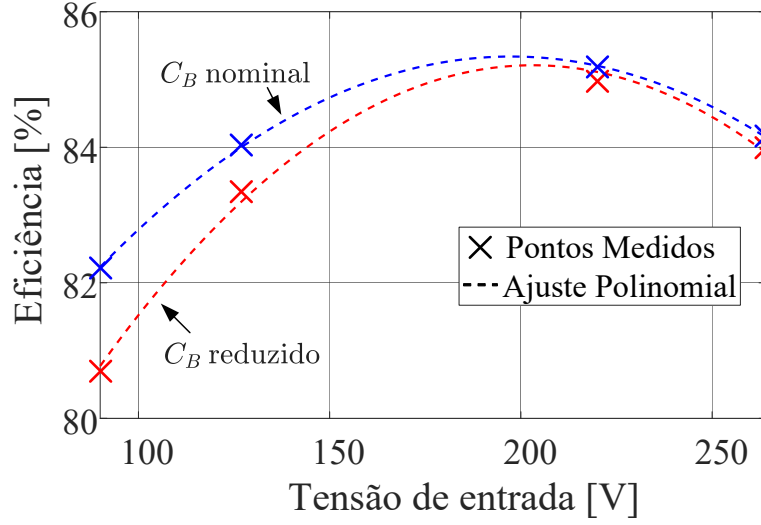
(b) THD

Fonte: Elaborado pelo autor (2025).

Tabela 8 – Comparação do tempo de acomodação (critério de 2%)

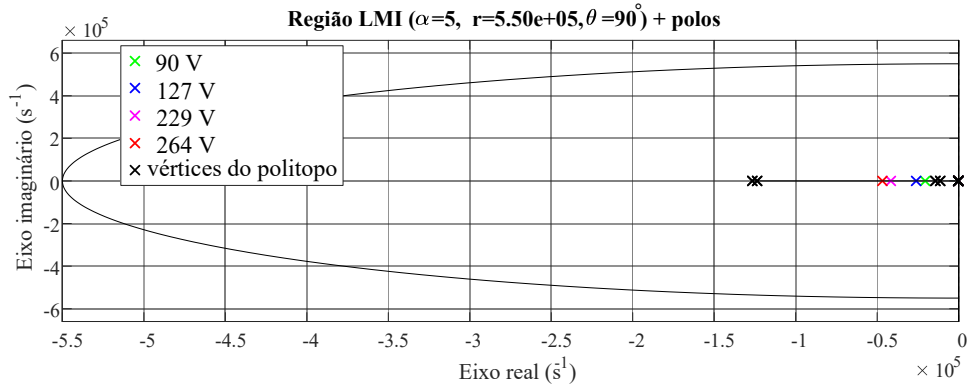
Tensão de entrada	Tempo de acomodação	
	Teórico	Experimental
90V	0.027s	0.029s
127V	0.020s	0.024s
220V	0.012s	0.017s
264V	0.011s	0.016s

Figura 39 – Eficiência do conversor em função da tensão de entrada em 50 Hz.



Fonte: Elaborado pelo autor (2025).

Figura 40 – Localização da região politópica de incertezas.



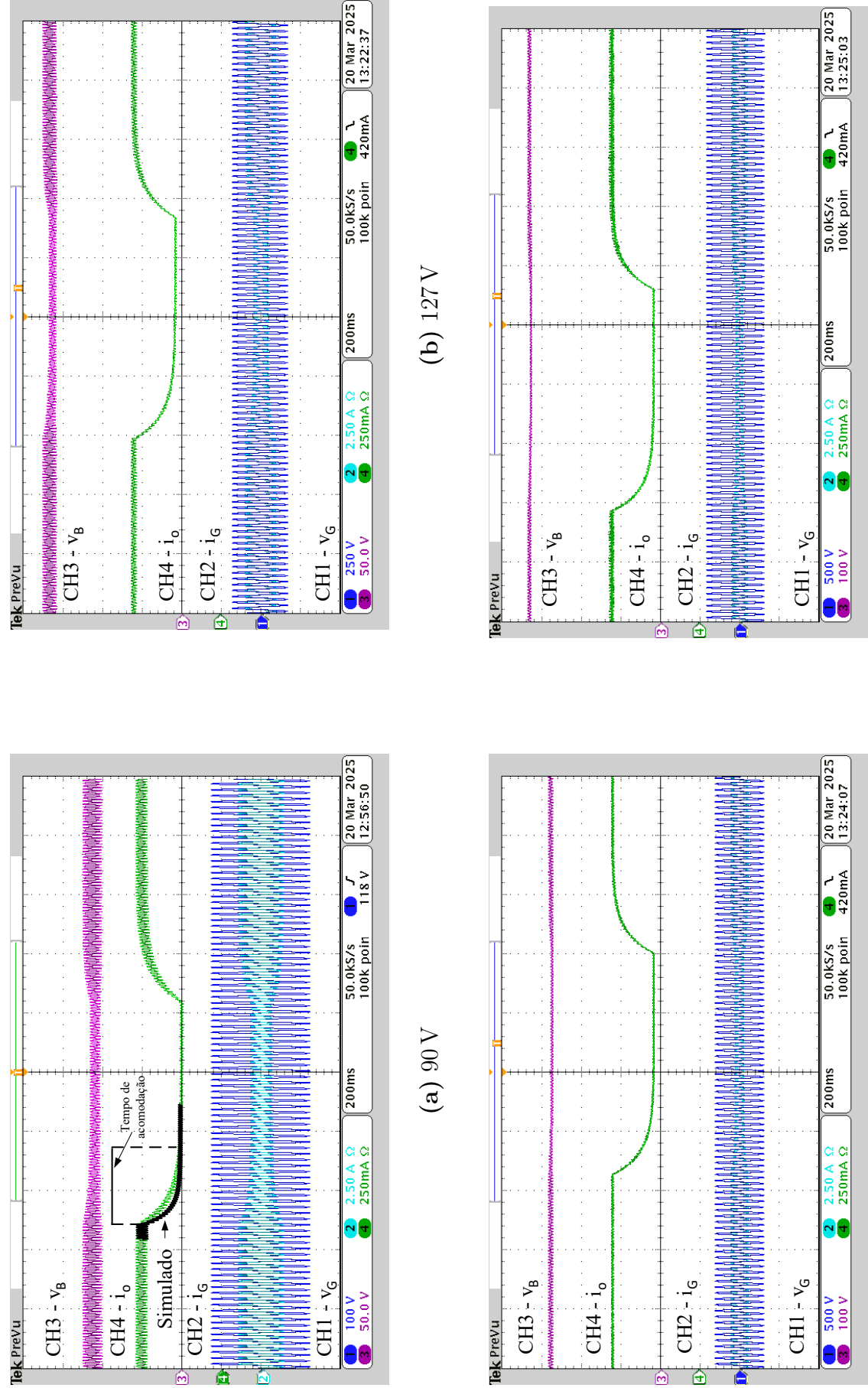
Fonte: Elaborado pelo autor (2025).

4.5 APLICAÇÃO DE CONTROLE ROBUSTO PARA MITIGAR OS EFEITOS DA DEGRADAÇÃO DO CAPACITOR ELETROLÍTICO

Nesta seção, será abordado a aplicação do controle robusto com o objetivo de preservar o desempenho do *driver* LED diante da degradação do capacitor eletrolítico ao longo do tempo.

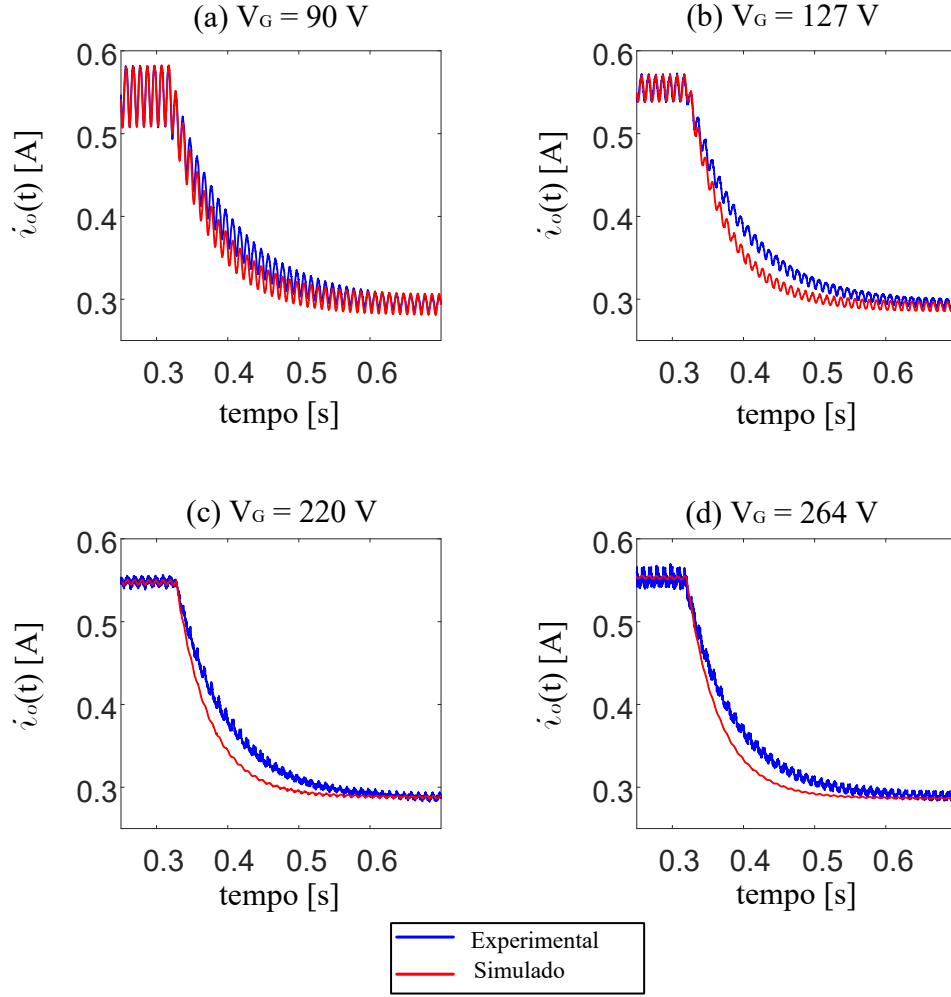
É importante destacar que esta aplicação corresponde a um caso hipotético, constituindo um ensaio simplificado do processo de degradação do capacitor eletrolítico. Nesse cenário, não será considerada a influência da variação de temperatura, sendo adotada a condição de operação do capacitor a 105°C . Trata-se, portanto, de uma

Figura 41 – Comportamento transitório sob dimerização em diferentes pontos de operação.



Fonte: Elaborado pelo autor (2025).

Figura 42 – Comparação entre formas de onda experimentais e simuladas sob degraus de referência.



Fonte: Elaborado pelo autor (2025).

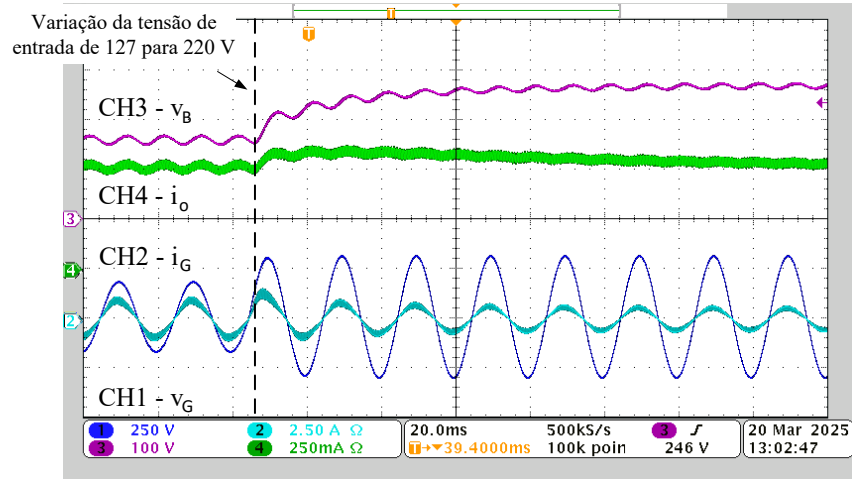
situação hipotética, cujo objetivo é fornecer uma base de comparação para avaliar a robustez da técnica de controle implementada.

À medida que a capacitância do barramento é reduzida e a ESR aumenta, a ondulação em baixa frequência da tensão (ΔV_B) cresce. A relação entre a capacitância e a ondulação da tensão no barramento é determinada durante o cálculo dos componentes do conversor. No entanto, ao considerar a degradação do capacitor, além da capacitância, também levamos em conta a ESR. Dessa forma, a ondulação da tensão no barramento é expressa pela equação (4.37).

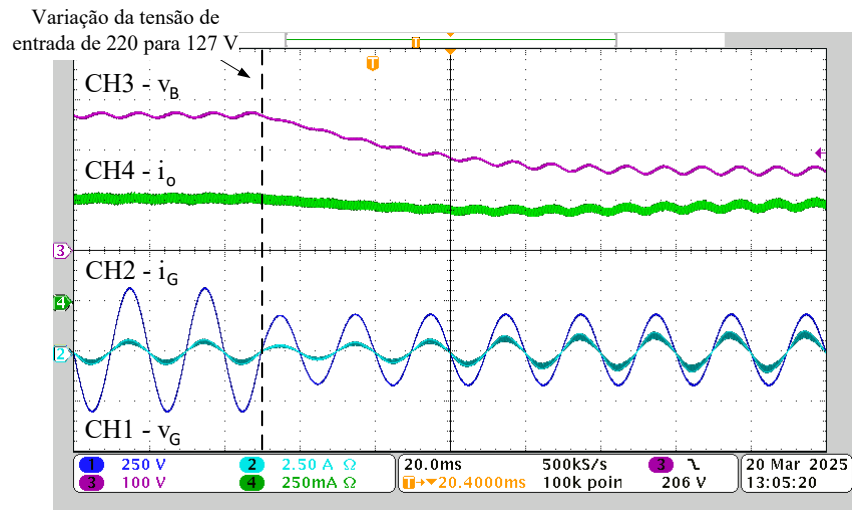
$$\Delta V_B = 2 \left| \tilde{i}_{D_{bb}} \right| Z_{C_B} = \frac{V_G^2 D_0^2 Z_{C_B}}{2 V_B L_{bb} f_s}. \quad (4.37)$$

onde Z_{C_B} representa a impedância capacitiva dada por (4.38).

Figura 43 – Distúrbio na tensão de entrada: (a) de 127 V para 220 V eficaz e (b) de 220 V para 127 V eficaz.



(a) De 127 V para 220 V



(b) De 220 V para 127 V

Fonte: Elaborado pelo autor (2025).

$$Z_{C_B} = \sqrt{ESR^2 + \left(\frac{1}{4\pi f_r C_B} \right)^2}. \quad (4.38)$$

O processo de degradação do capacitor pode ser modelado por meio das equações (4.39) e (4.40). No entanto, os parâmetros A_o e B_o são determinados apenas experimentalmente. Com base em uma estimativa conservadora, observa-se que os principais fabricantes de capacitores eletrolíticos especificam uma vida útil típica de aproximadamente 2000 h quando submetidos à temperatura de 105 °C (SIEMENS, 2020; CORPORATION, 2019; DUBILIER, 2023). Portanto, os parâmetros dos modelos de degradação do capacitor são

obtidos considerando que a vida útil do capacitor é alcançada quando se atinge 80% da capacitância nominal ou quando a ESR chega a 100% do seu valor nominal.

$$CAP(t) = CAP_0 \cdot (1 + A_c \cdot t), \quad (4.39)$$

$$ESR(t) = ESR_0 \cdot e^{B_c \cdot t}, \quad (4.40)$$

onde CAP_0 e ESR_0 representam a capacitância e a ESR iniciais, respectivamente. Os termos A_c e B_c são as taxas de decaimento em função da temperatura, seguindo a equação de *Arrhenius* (NIPPON CHEMI-CON CORPORATION, 2025; TDK ELECTRONICS AG, 2025):

$$A_c(T) = A_0 \cdot e^{-E_a/(kT)}, \quad (4.41)$$

$$B_c(T) = B_0 \cdot e^{-E_a/(kT)}, \quad (4.42)$$

onde A_0 e B_0 representam as taxas base de decaimento, determinadas experimentalmente, E_a denota a energia de ativação, e k é a constante de *Boltzmann*.

Na Tabela 9, são apresentados os valores iniciais da capacitância e da ESR, bem como os coeficientes obtidos com a previsão sugerida do processo de degradação do componente. Os valores iniciais de capacitância (CAP_0) e de resistência série equivalente (ESR_0) foram determinados por meio de medições realizadas com o medidor LCR Agilent E4980A, em laboratório.

Tabela 9 – Parâmetros do modelo de degradação do capacitor.

Parâmetro	Valor
CAP_o	330 μ F
ESR_o	0.01 Ω
A_o	-678
B_o	$4,67 \times 10^6$

A vida útil do capacitor eletrolítico é expressa matematicamente por meio de equações fechadas. No entanto, para avaliar o desempenho do *driver* diante desse modelo de degradação, é essencial estabelecer os limites de desempenho que o sistema pode alcançar mantendo um nível considerado satisfatório. Esses limites definem o que se entende por vida útil do *driver*. Neste estudo, consideramos como vida útil do *driver* o tempo necessário para que se atinjam os seguintes parâmetros:

1. Ondulação em baixa frequência da corrente de saída limitada a 12% do valor médio;

Com o intuito de minimizar o risco de *flicker*, o *driver* deve manter a ondulação em baixa frequência na corrente de saída abaixo de 12% do valor médio ($0,12I_o$).

2. Conformidade dos harmônicos da corrente de entrada com a norma IEC 61000-3-2.

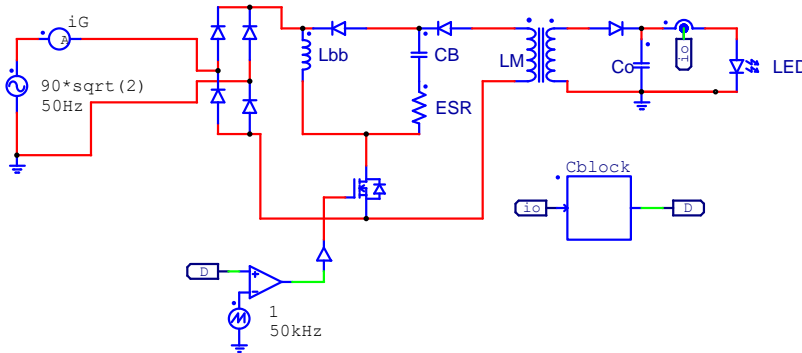
Conforme discutido anteriormente, ao manter uma parcela CA da razão cíclica em 16,5% do seu valor médio, garantimos que os conteúdos harmônicos da corrente de entrada permaneçam em conformidade com a norma IEC 61000-3-2. Portanto, este é um requisito de desempenho que o *driver* deve atender para assegurar a qualidade de energia na entrada.

Portanto, é necessário que o controlador seja capaz de satisfazer todas essas restrições e garantir os parâmetros de desempenho estabelecidos para o *driver* durante todo o processo de degradação do capacitor eletrolítico. O tempo mínimo até que o sistema atinja qualquer um desses parâmetros será considerado como a vida útil do *driver*.

4.5.0.1 Resultados teóricos, de simulação e experimentais

Nesta seção, são exibidos os resultados teóricos, de simulação e experimentais do *driver* LED sob o processo de degradação do capacitor eletrolítico. A configuração do circuito empregado no *software* PSIM é apresentada na Figura 44. Os componentes do circuito permanecem os mesmos conforme listados na Tabela 3, ou seja, é utilizado o mesmo protótipo da seção anterior.

Figura 44 – Circuito utilizado em simulação considerando a ESR.



Fonte: Elaborado pelo autor (2025).

A vida útil do *driver* é avaliada por meio de uma comparação dos parâmetros de desempenho do sistema utilizando a otimização \mathcal{H}_∞ , uma abordagem da teoria de controle robusto, com a teoria de controle clássica.

Inicialmente, para a implementação da otimização \mathcal{H}_∞ , os parâmetros que compõem a região \mathbb{S} são selecionados como: $\alpha = 15$, $\theta = 90^\circ$ e $r = 850\,000$. A LMI expressa em

(3.33) e o problema de minimização indicado em (4.8) são resolvidos utilizando a Toolbox LMI do MATLAB, resultando no seguinte vetor de ganhos:

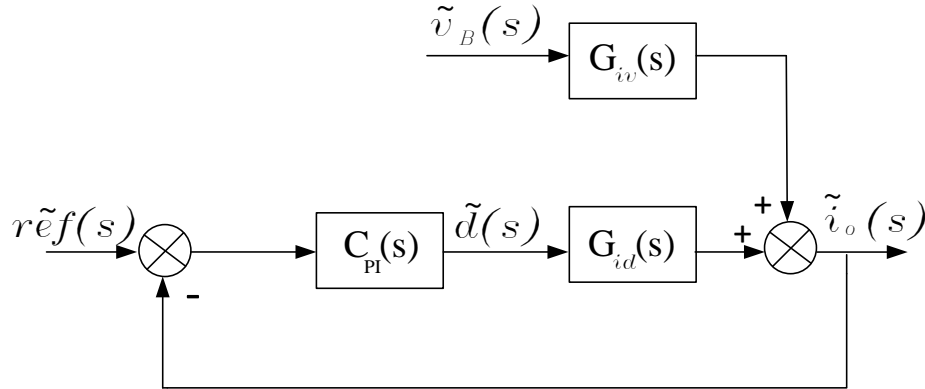
$$\mathbf{K} = \begin{bmatrix} -0,6652 & 49,1519 \end{bmatrix}, \quad (4.43)$$

assegurando um nível mínimo de atenuação de 0,0412 A/V e respeitando a restrição (4.28) em relação ao valor máximo permitido para o ganho proporcional do controlador.

Para avaliar a vida útil do driver sem a influência do controlador — isto é, sob condições de baixa compensação da ondulação na saída — adota-se um projeto clássico de controle PI no domínio da frequência. Para alcançar esse objetivo, a frequência de corte do controlador é escolhida significativamente abaixo de 100 Hz, garantindo que o controle não atue na tentativa de mitigar a ondulação presente na saída.

O diagrama de blocos do sistema é ilustrado na Figura 45, com as respectivas funções de transferência dadas por (4.44) e (4.45).

Figura 45 – Malha com o controlador proporcional-integral.



Fonte: Elaborado pelo autor (2025).

$$G_{iv}(s) = \frac{\tilde{i}_o(s)}{\tilde{v}_B(s)} = C(sI - A)B_w, \quad (4.44)$$

$$G_{id}(s) = \frac{\tilde{i}_o(s)}{\tilde{d}(s)} = C(sI - A)B_u. \quad (4.45)$$

Foi selecionada uma frequência de cruzamento de ganho para o controlador uma década abaixo da frequência de oscilação (50 Hz). A metodologia para o cálculo do

controlador foi realizada com base em referências como (NISE, 2011; OGATA, 2011). O controlador PI possui a seguinte função de transferência:

$$C_{PI}(s) = k_p + \frac{k_i}{s}, \quad (4.46)$$

onde k_p é o ganho proporcional e k_i é o ganho integral. O ganho proporcional e integral estão relacionados pela equação (4.47).

$$k_p = k_i T_i, \quad (4.47)$$

onde T_i é o tempo integrativo, calculado por (4.48).

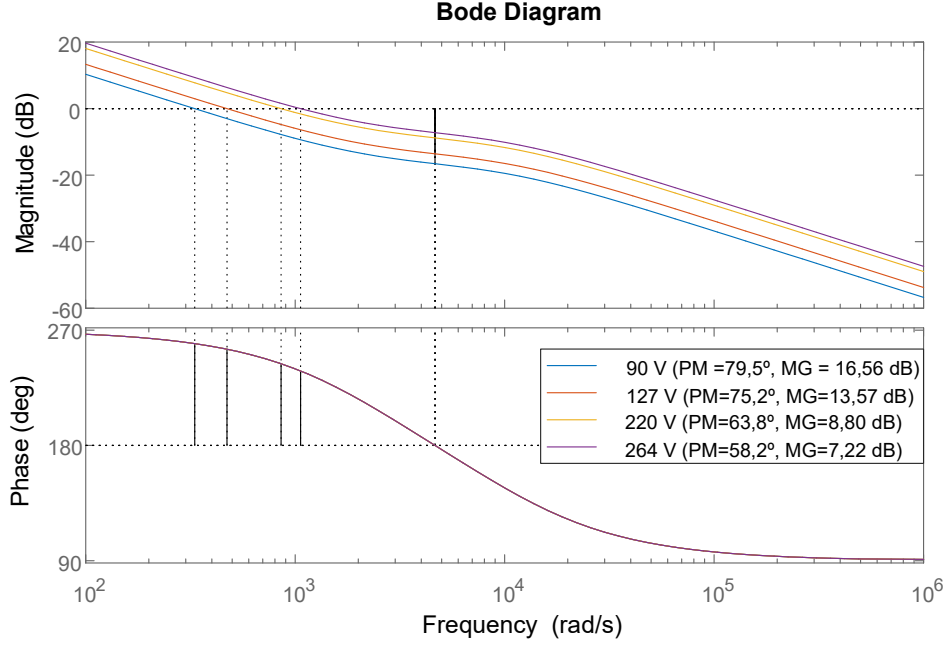
$$T_i = \tan \left(\frac{\phi_{PI} + 90^\circ}{\omega_c} \right), \quad (4.48)$$

onde ϕ_{PI} é a contribuição angular do controlador PI por atraso de fase e ω_c é a frequência de cruzamento desejada. A contribuição angular do controlador é obtida a partir da margem de fase desejada no sistema compensado (MF_d) e a fase φ de G_{id} calculada em ω_c , através da seguinte equação:

$$\phi_{PI} = MF_d - \varphi - 180^\circ. \quad (4.49)$$

O ganho k_p e k_i foram escolhidos de modo que a frequência de cruzamento de ganho fosse de 50 Hz com uma margem de fase de 80° . O diagrama de Bode do sistema compensado, $C_{PI}(s)G_{id}(s)$, é ilustrado na Figura 46, e o controlador resultante é representado pela equação (4.50).

Figura 46 – Diagrama de Bode do sistema compensado.



Fonte: Elaborado pelo autor (2025).

$$C_{PI}(s) = \frac{-0.04692s + 103.5}{s}. \quad (4.50)$$

É importante ressaltar que os projetos dos controladores, tanto o controle robusto quanto o controle clássico, são realizados de maneira dinâmica, conforme abordado na seção anterior. As restrições são avaliadas e as funções de transferência são atualizadas de acordo com o novo ponto de operação, levando em consideração a mudança na razão cíclica média devido à perda de eficiência na resistência série do capacitor. As restrições são calculadas de maneira semelhante às aquelas apresentadas em (4.9) e na (4.14), com a diferença na função de transferência em malha fechada, obtida de acordo com a malha de controle apresentada na Figura 45, como pode ser observado em (4.51) e (4.52).

$$\Delta I_{oLF} = |\text{FTMF}_{iv}(j2\omega_L)| \Delta V_B, \quad (4.51)$$

$$\Delta d = |\text{FTMF}_{id}(j2\omega_L)| \Delta V_B, \quad (4.52)$$

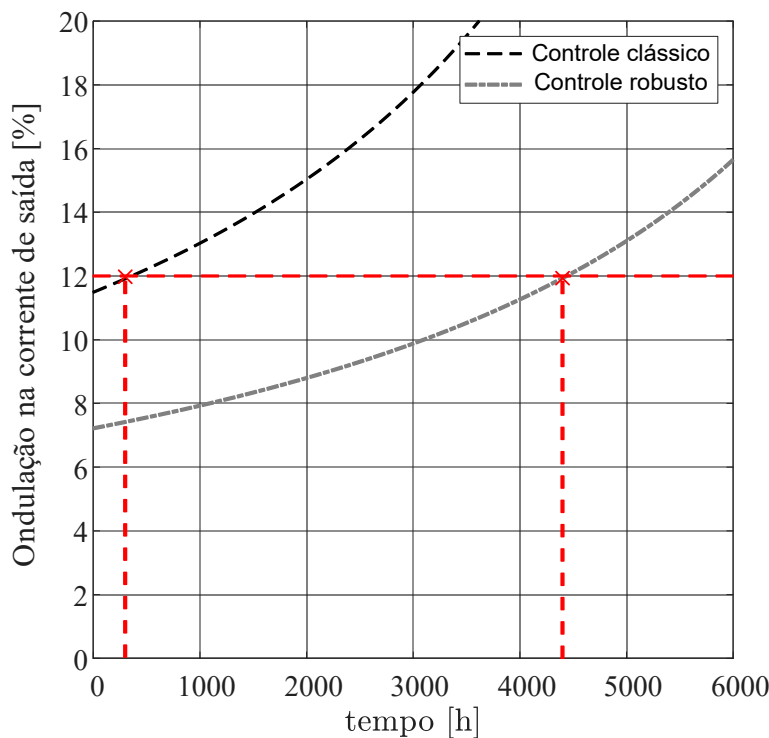
onde as funções de transferência de malha fechada são calculadas por (4.53) e (4.54).

$$\text{FTMF}_{iv}(s) = \frac{G_{iv}(s)}{1 + G_{id}(s)C_{PI}(s)}, \quad (4.53)$$

$$\text{FTMF}_{dv}(s) = -\frac{G_{iv}(s)C_{PI}(s)}{1 + G_{id}(s)C_{PI}(s)}. \quad (4.54)$$

A primeira restrição a ser avaliada é com relação à ondulação máxima permitida na corrente de saída do *driver*, com o controle robusto é possível alcançar 4400 h de operação, uma vez que o controlador atua para minimizar essa ondulação na saída. Por outro lado, com o controle clássico, o sistema mantém a ondulação abaixo do nível desejado por 300 h. A Figura 47 ilustra o comportamento da ondulação em baixa frequência da corrente nos LEDs com controle robusto e clássico ao longo do tempo.

Figura 47 – Ondulação na corrente de saída diante do processo de degradação do capacitor.

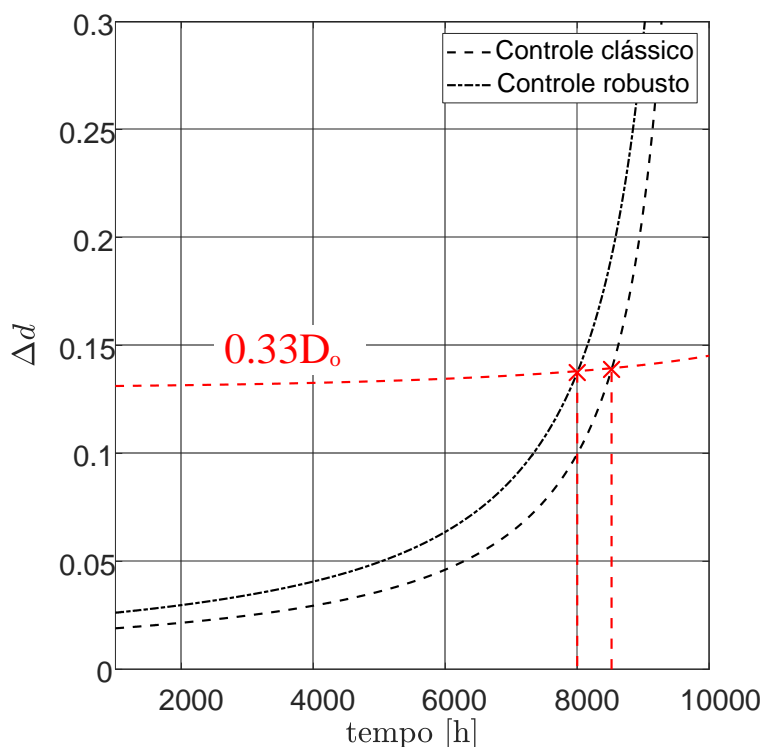


Fonte: Elaborado pelo autor (2025).

Por fim, é avaliada a ondulação da componente CA da razão cíclica ao longo do tempo com a utilização dos dois controladores. Pode-se notar, através da Figura 48, que o *driver* leva 8000 h e 8520 h para alcançar o valor máximo permitido com a utilização do controle robusto e clássico, respectivamente. A Figura 48 ilustra o comportamento da componente alternada da razão cíclica ao longo do tempo com a utilização dos controladores implementados.

Portanto, ao analisar todas as restrições que compõem a vida útil do *driver* de LEDs definidas neste trabalho, é possível concluir que o *driver* consegue alcançar uma vida útil de 4400 h com controle robusto e 300 h com controle clássico a 105 °C.

Figura 48 – Amplitude da razão cíclica diante do processo de degradação do capacitor.



Fonte: Elaborado pelo autor (2025).

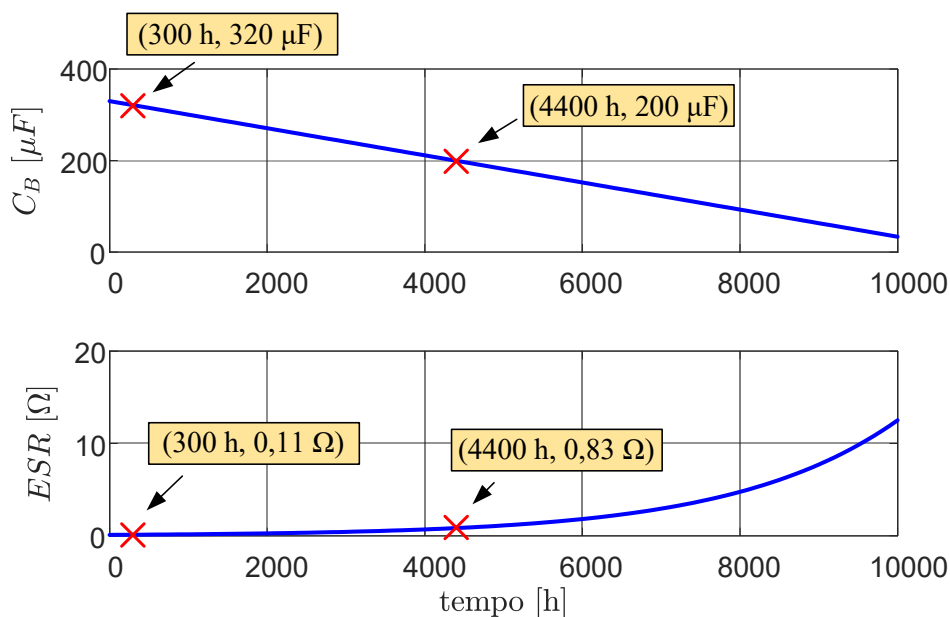
Na Figura 49 é ilustrado o modelo de degradação do capacitor eletrolítico, com os valores de capacitância e ESR obtidos em cada caso que serão utilizados na simulação e no protótipo.

Na Figura 50 é apresentada a curva de dissipação de potência no resistor série equivalente (ESR) do capacitor de barramento, obtida a partir da análise desenvolvida no Apêndice D. Nessa curva, destacam-se os pontos associados ao processo de degradação do capacitor eletrolítico, considerando-se tanto a técnica de controle clássico quanto a técnica de controle robusto. Esse cálculo foi necessário para identificar quais resistores poderiam ser empregados como modelo representativo da ESR.

No caso do controle clássico, implementado por meio de um controlador PI obtido na equação 4.50, a elevação da resistência série do conversor foi simulada pela associação em paralelo de sete resistores SMD 1206 de $1\ \Omega$ e potência nominal de $0.25\ \text{W}$ cada. Essa configuração foi adotada considerando que a potência total dissipada no ESR atinge aproximadamente $0.91\ \text{W}$, conforme a estimativa apresentada na Figura 50. As principais formas de onda do conversor operando sob controle clássico são exibidas na Figura 51. Observa-se que a ondulação máxima ocorre durante a operação com tensão de entrada de $90\ \text{V}$, corroborando a análise teórica, segundo a qual a presença dessa resistência série conduz ao limite superior de ondulação permitido para o sistema.

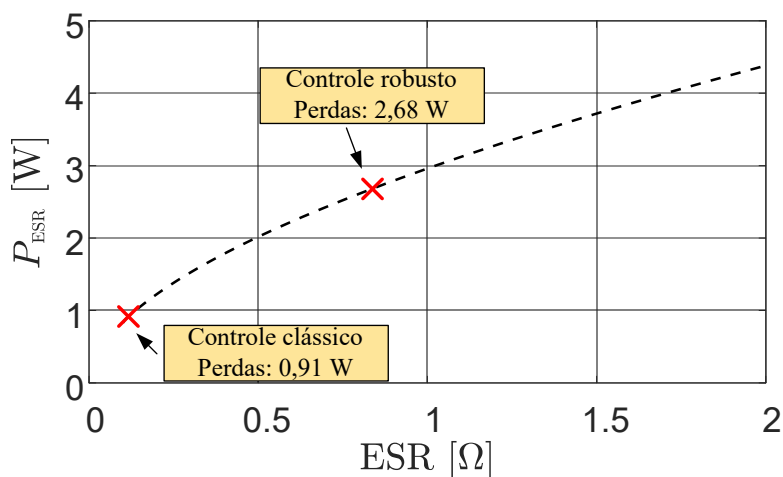
Como, no caso do controle robusto, obteve-se um valor de ESR de $0.83\ \Omega$ e uma

Figura 49 – Modelo de degradação do capacitor eletrolítico a 105 °C.



Fonte: Elaborado pelo autor (2025).

Figura 50 – Estimativa das perdas na ESR.

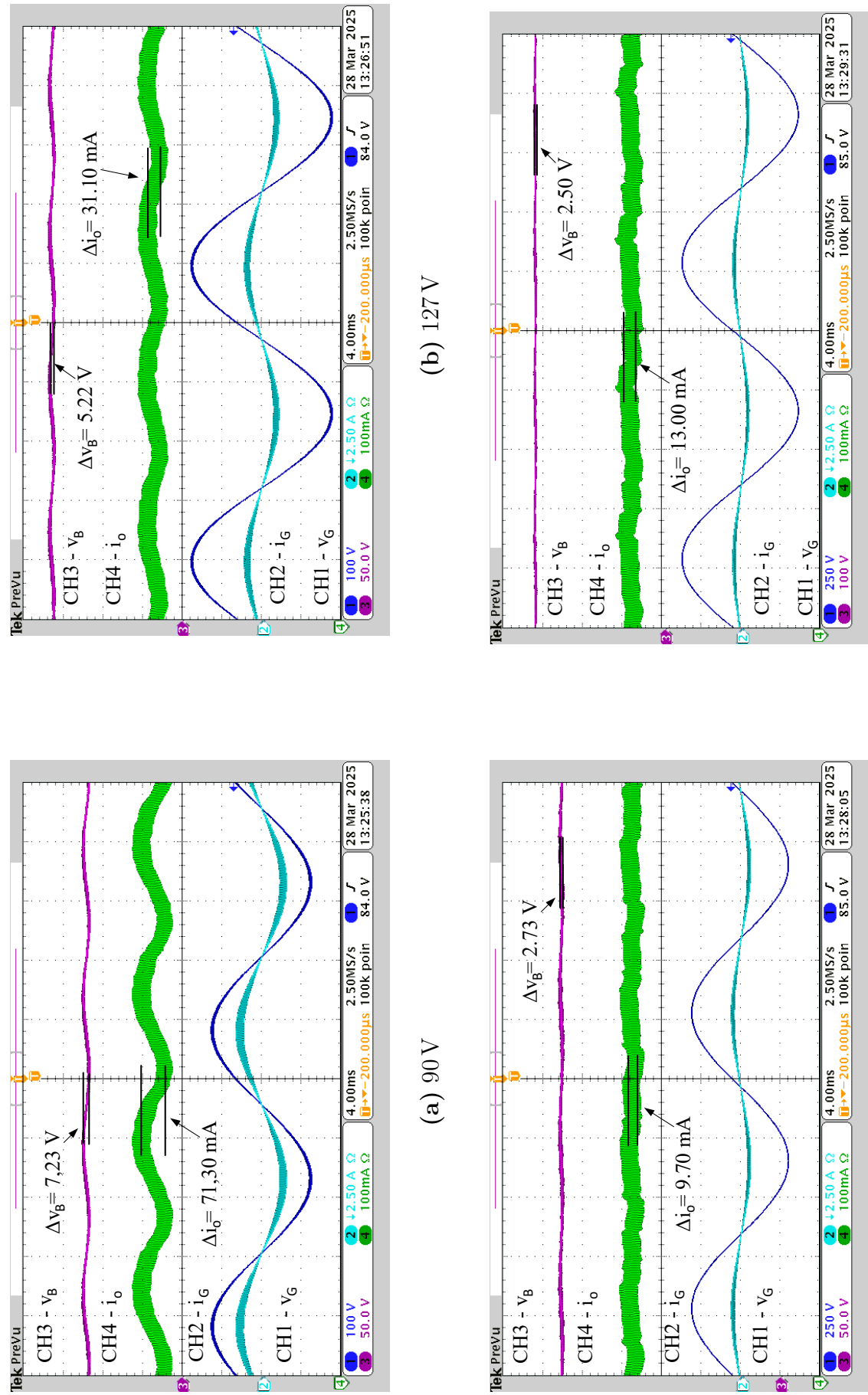


Fonte: Elaborado pelo autor (2025).

potência dissipada de 2.68 W, tornou-se inviável a utilização de resistores SMD disponíveis em laboratório. Dessa forma, a resistência série foi implementada por meio de um reostato com capacidade de dissipação de até 10 W, conectado em série com o capacitor, conforme ilustrado na Figura 52.

Na Figura 53 são apresentadas as principais formas de onda do conversor operando sob controle robusto, considerando os parâmetros de degradação do capacitor. Ressalta-se

Figura 51 – Principais formas de onda com controle clássico em 50 Hz.



(a) 90 V

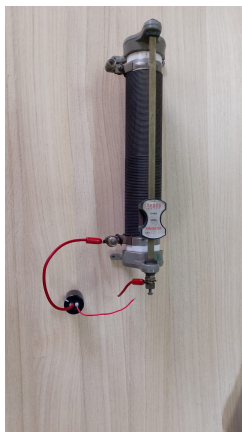
(c) 220 V

Fonte: Elaborado pelo autor (2025).

(b) 127 V

(d) 264 V

Figura 52 – Capacitor em série com o reostato.



Fonte: Elaborado pelo autor (2025).

que o reostato utilizado introduziu uma indutância série de aproximadamente 200 nH, medida no analisador LCR Agilent E4980A. Como consequência, verificou-se a presença de uma ondulação em alta frequência na tensão do barramento. Entretanto, essa perturbação não comprometeu a dinâmica de controle nem a análise da ondulação, uma vez que tais aspectos foram avaliados em baixa frequência.

Na Figura 54 é apresentado o desempenho do controlador robusto frente a uma variação de referência de 50% na corrente de saída, bem como a distúrbios de tensão, correspondentes a degraus de 90 V para 127 V (Figura 54(a)) e de 127 V para 90 V (Figura 54(b)). Os resultados evidenciam tanto a capacidade de dimerização quanto a eficácia na rejeição a perturbações do sistema.

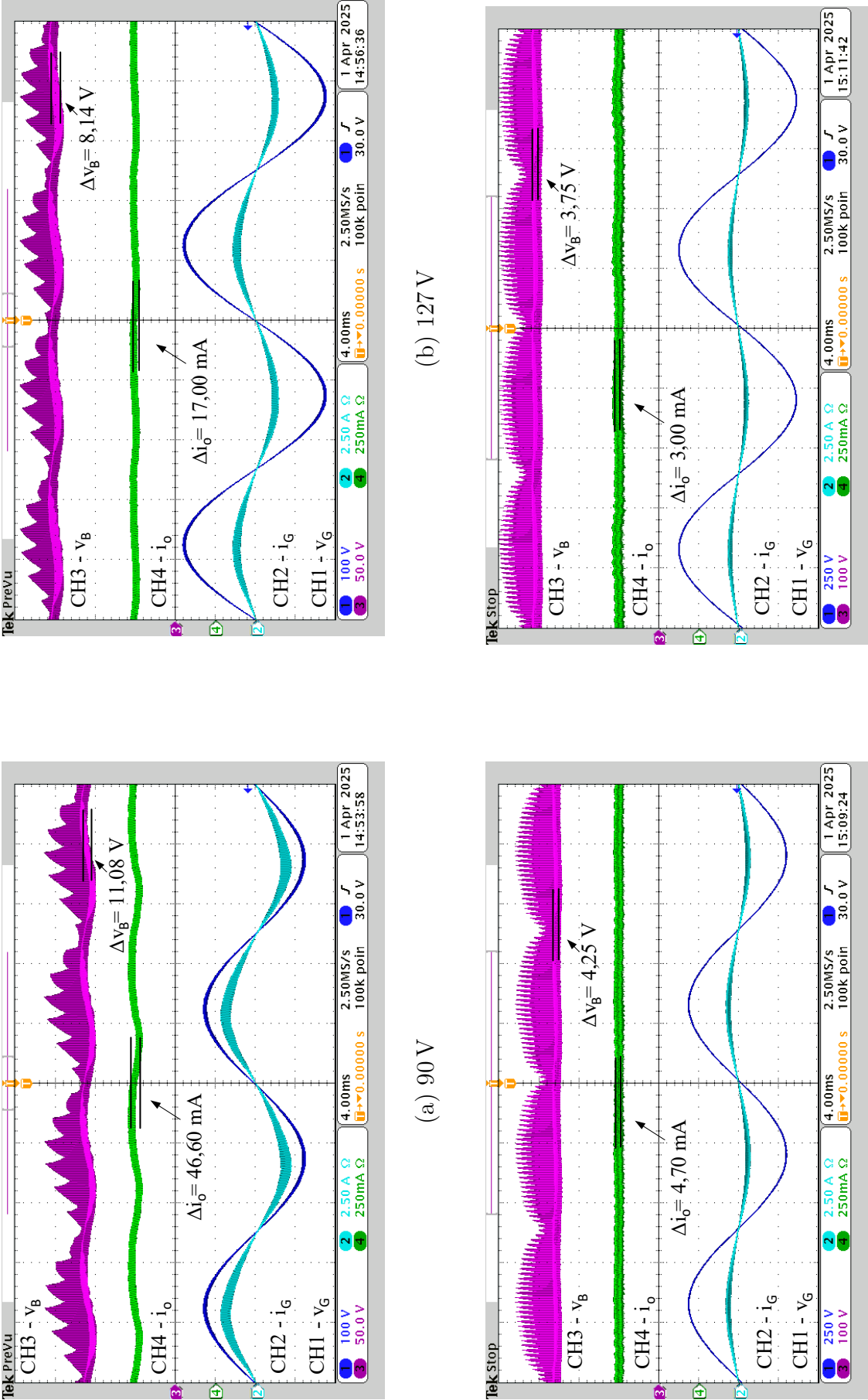
Os resultados experimentais foram comparados às simulações com o objetivo de validar a técnica proposta. Para facilitar a análise das formas de onda, aplicou-se um filtro de média móvel com frequência de corte igual à frequência de comutação. Na Figura 55 são apresentadas as formas de onda da corrente de saída, da tensão de barramento e da corrente de entrada para o caso de variação de 50% na referência.

Na Figura 56 é ilustrado o comportamento dos resultados experimentais e simulados diante do distúrbio de tensão de 90 V para 127 V. Observa-se boa concordância entre ambos, o que reforça a validação da técnica proposta.

A vida útil do *driver* apresentou um acréscimo de 4100 h à 105 °C com a aplicação do controle robusto para compensar a ondulação na saída. A metodologia empregada, com as restrições que compõem a vida útil do sistema conforme definido neste estudo, demonstrou ser eficaz na previsão do comportamento satisfatório do sistema.

Os resultados indicam que tanto o controle clássico quanto o controle robusto garantem fator de potência superior ao limite estabelecido pela norma IEC 61000-3-2, assegurando a conformidade do sistema em ambas as estratégias de controle. No entanto,

Figura 53 – Principais formas de onda com controle robusto em 50 Hz: (a) 90 V, (b) 127 V, (c) 220 V e (d) 264 V.



(a) 90 V

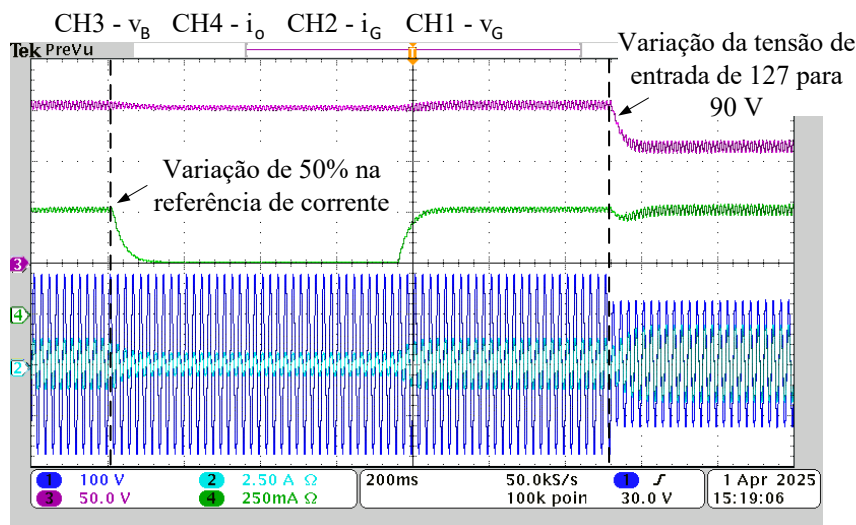
(c) 220 V

Fonte: Elaborado pelo autor (2025).

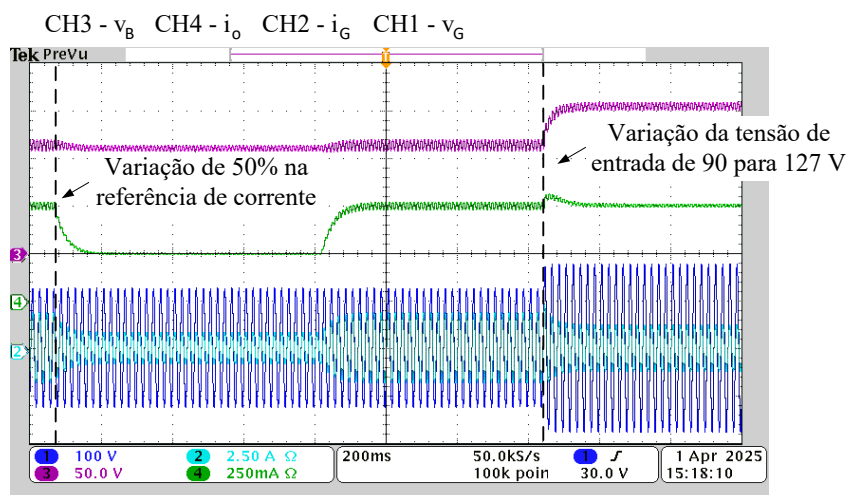
(b) 127 V

(d) 264 V

Figura 54 – Degrau de referência e distúrbio na tensão de entrada em 50 Hz: (a) degrau de referência, (b) distúrbio na tensão de entrada.



(a)



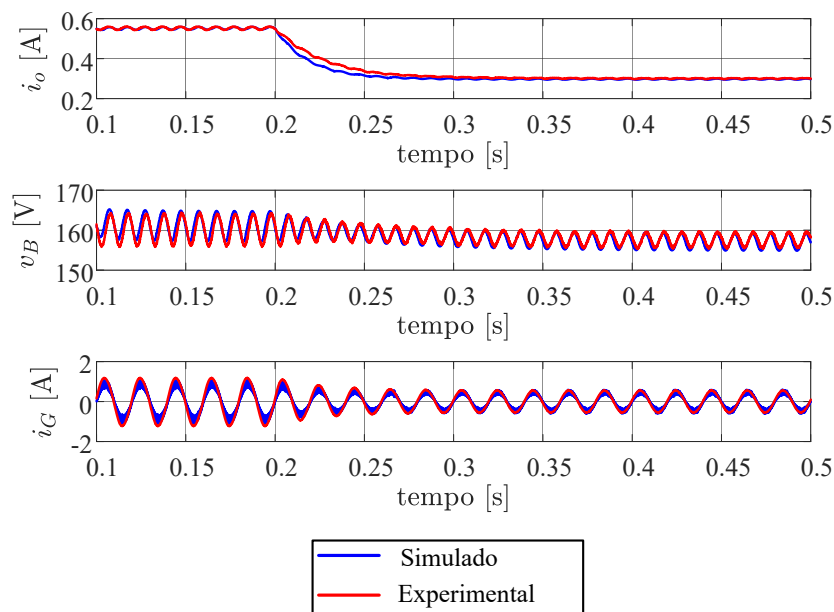
(b)

Fonte: Elaborado pelo autor (2025).

a aplicação do controle robusto resulta em maior distorção harmônica total (THD) na corrente de entrada, consequência do fato de essa técnica priorizar a minimização da ondulação de baixa frequência da corrente de saída, diferentemente do controle clássico.

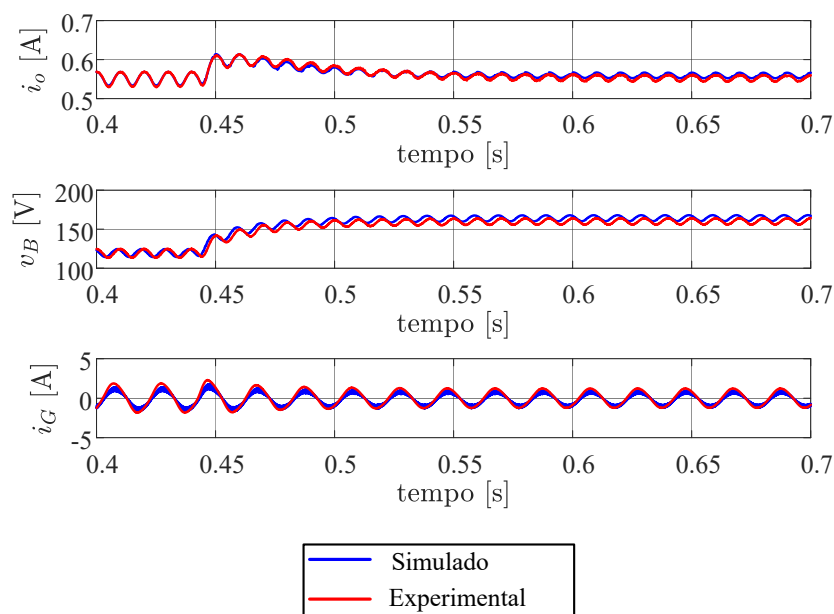
Em relação à eficiência global do conversor, constatou-se que o aumento da resistência série equivalente (ESR) do capacitor provoca acréscimo nas perdas de potência em ambos os métodos de controle, sendo esse efeito mais pronunciado quando se emprega o controle robusto. Esse comportamento reforça o compromisso existente entre robustez diante da degradação do capacitor e desempenho energético, destacando que a escolha da estratégia de controle deve equilibrar os requisitos de qualidade de energia, durabilidade e

Figura 55 – Comparação dos resultados experimentais e de simulação com relação à variação da referência de 100% a 50% em 90 V e 50 Hz.



Fonte: Elaborado pelo autor (2025).

Figura 56 – Comparação dos resultados experimentais e de simulação com relação à resposta ao distúrbio na tensão de entrada em 50 Hz.



Fonte: Elaborado pelo autor (2025).

confiabilidade do sistema.

4.6 CONCLUSÕES PARCIAIS

As metodologias propostas neste capítulo evidenciam a aplicação sistemática do controle robusto em drivers de LEDs sob duas frentes principais: a redução da capacitância de barramento e a mitigação dos efeitos da degradação do capacitor eletrolítico ao longo do tempo. Em ambos os casos, a formulação baseou-se em técnicas de otimização \mathcal{H}_∞ e restrições expressas por desigualdades matriciais lineares (LMIs), garantindo estabilidade, conformidade com normas internacionais e capacidade de rejeição a distúrbios. Essa abordagem permitiu estabelecer critérios claros para o dimensionamento dos componentes e para a síntese do controlador, conciliando requisitos de desempenho, confiabilidade e vida útil do sistema.

Os resultados obtidos para a redução da capacitância demonstraram que o controle robusto é capaz de compensar a maior ondulação introduzida pela diminuição do capacitor de barramento, mantendo a corrente de saída dentro dos limites estabelecidos de qualidade luminosa e fator de potência superior a 0,98. Foi possível reduzir em aproximadamente 70% o valor da capacitância sem comprometer o atendimento à norma IEC 61000-3-2, evidenciando um ganho relevante em confiabilidade, compactidade do driver e mitigação de falhas associadas aos capacitores eletrolíticos. Esse avanço valida a eficácia da metodologia proposta e reforça o papel do controle ativo como alternativa ao superdimensionamento de componentes passivos.

No que se refere ao processo de degradação do capacitor eletrolítico, verificou-se que o controle robusto é capaz de estender de forma significativa a vida útil do driver, assegurando a manutenção da ondulação e do conteúdo harmônico da corrente de entrada dentro dos limites normativos por um período de operação mais prolongado. Em comparação ao controle PI clássico, a metodologia robusta aumentou em várias ordens de grandeza a durabilidade sob condições críticas, ainda que com o custo de maior distorção harmônica total em determinados cenários.

A análise comparativa foi realizada considerando um ponto de projeto em que a vida útil do driver, sob degradação do capacitor, é de aproximadamente 300 horas. Embora esse cenário seja útil para evidenciar os ganhos obtidos com a abordagem robusta, não corresponde a uma prática usual de projeto. Em aplicações reais, os valores de capacitância são escolhidos de modo que a vida útil do capacitor seja compatível com a do LED, tipicamente entre 25.000 e 100.000 horas. Assim, o benchmark adotado neste estudo deve ser interpretado como uma condição crítica e ilustrativa, cujo propósito foi destacar a capacidade do controle robusto em preservar o desempenho do sistema mesmo diante de situações severas de degradação. Esses resultados confirmam que a técnica proposta constitui uma alternativa eficiente para mitigar os efeitos inevitáveis da degradação dos capacitores eletrolíticos, contribuindo para sistemas de iluminação mais

confiáveis e sustentáveis.

No entanto, a análise não considerou explicitamente a elevação de temperatura do capacitor decorrente do aumento das perdas resistivas associadas à ESR, efeito que, em aplicações reais, pode acelerar o processo de degradação e reduzir ainda mais a vida útil do componente. Essa limitação decorre da modelagem elétrica simplificada adotada, que não contempla os efeitos térmicos associados ao crescimento da ESR. Apesar disso, os resultados obtidos permanecem válidos dentro do escopo proposto, ao demonstrar que o controle robusto é capaz de manter o desempenho do sistema mesmo sob condições de degradação elétrica avançada, reforçando seu potencial para aplicações práticas em cenários de maior severidade operacional.

5 CONCLUSÕES FINAIS

Este trabalho abordou duas aplicações de controle robusto em *drivers* de LEDs. A primeira consistiu na proposta de uma metodologia para redução do filtro capacitivo por meio da técnica de controle ativo. O *driver* adotado opera na faixa de tensão universal, o que introduz incertezas paramétricas no sistema e motiva o uso de técnicas robustas, uma vez que o ponto de operação é dinâmico. Nesse contexto, o controle robusto foi implementado via LMIs, de modo a modelar as incertezas em uma região politópica e garantir estabilidade e desempenho em toda a faixa de operação. A redução do filtro ativo foi obtida pela minimização da transferência da ondulação em baixa frequência do barramento para a saída, possibilitando o uso de capacitores de menor valor. Para compensar essa ondulação, foi empregada a técnica de otimização \mathcal{H}_∞ .

As técnicas de redução de capacitância baseadas em controle ativo são, em geral, limitadas pela distorção harmônica da corrente de entrada, introduzida pela modulação da razão cíclica. A metodologia proposta, entretanto, considerou previamente o efeito dessa modulação sobre os harmônicos da corrente de entrada e traduziu os resultados em restrições a serem atendidas pelo controlador. Além disso, restrições adicionais foram impostas para limitar a ondulação da corrente de saída e para evitar que altos ganhos proporcionais amplificassem ruídos de alta frequência.

A segunda aplicação avaliou a robustez do controle no contexto da degradação do capacitor eletrolítico. Nesse caso, foi realizado um **modelo simplificado e hipotético de degradação**, sem considerar a influência da temperatura dinâmica ou outros mecanismos de envelhecimento que ocorrem na prática. Esse modelo foi utilizado apenas como ensaio conceitual, com o objetivo de comparar a eficácia do controle robusto frente a um controlador PI clássico. Foram definidos dois parâmetros de vida útil: a manutenção da ondulação em baixa frequência na corrente de saída dentro dos limites especificados e a conformidade da corrente de entrada com a norma IEC 61000-3-2.

Os resultados mostraram que, mesmo nesse cenário simplificado, o controle robusto estendeu de forma significativa a vida útil estimada do *driver*, assegurando desempenho adequado por mais tempo em comparação ao controle clássico. Contudo, esse ganho foi acompanhado por maior distorção harmônica total em determinados cenários, evidenciando o compromisso entre robustez e qualidade de energia. Cabe destacar que, em aplicações reais, os valores de capacitância são dimensionados para que a vida útil do capacitor seja compatível com a vida útil do LED, tipicamente entre 25.000 e 100.000 horas. Assim, os resultados obtidos devem ser interpretados apenas como um estudo crítico e ilustrativo, cujo propósito foi evidenciar a capacidade do controle robusto de manter a estabilidade e o desempenho do sistema em condições severas de degradação.

De maneira geral, os resultados confirmam que as técnicas propostas são alternativas

viáveis para lidar com os problemas intrínsecos aos *drivers* de LEDs. A abordagem de redução da capacitância contribui para aumentar a confiabilidade e a densidade de potência do sistema, enquanto a análise da degradação, ainda que hipotética, reforça o potencial do controle robusto como ferramenta para mitigar os efeitos inevitáveis do envelhecimento dos capacitores eletrolíticos, favorecendo a construção de sistemas de iluminação mais duráveis e sustentáveis.

5.1 TRABALHOS FUTUROS

Como desdobramentos deste trabalho, algumas direções de pesquisa podem ser exploradas:

- **Implementação em conversores ressonantes LLC.** Conversores LLC são amplamente utilizados em *drivers* de LEDs devido à sua elevada eficiência (WANG *et al.*, 2015). Entretanto, sua operação é altamente sensível a variações paramétricas, como mudanças na carga, na frequência de operação e nos parâmetros dos componentes. Nesse contexto, o uso de técnicas de controle robusto torna-se especialmente pertinente para garantir estabilidade e desempenho adequado em diferentes condições de operação. Avaliar a técnica proposta neste tipo de conversor pode ampliar sua relevância, sobretudo em aplicações que demandam maior confiabilidade e durabilidade dos capacitores eletrolíticos.
- **Validação experimental em condições aceleradas de envelhecimento.** O estudo realizado considerou um modelo simplificado de degradação do capacitor eletrolítico, utilizado como cenário hipotético. Uma continuidade natural do trabalho é a validação da metodologia em ensaios experimentais de estresse acelerado, que reproduzam o processo real de degradação térmica e elétrica dos capacitores. Essa investigação pode confirmar de forma prática o potencial da técnica em estender a vida útil do sistema e consolidar sua aplicação em contextos reais de iluminação.

Portanto, propõe-se a continuidade do estudo da técnica desenvolvida neste trabalho em uma diferente topologia, o conversor LLC ressonante, além de sua avaliação experimental em cenários de envelhecimento acelerado. Essas investigações permitirão consolidar a aplicabilidade do controle robusto em uma gama mais ampla de *drivers* de LEDs, fortalecendo sua contribuição para sistemas de iluminação mais confiáveis, duráveis e eficientes.

REFERÊNCIAS

A. BARBOSA K. A., C. D. F. T. *Controle Robusto*. [S.l.], 2000.

ABDENNADHER, K.; VENET, P.; ROJAT, G.; RÉTIF, J.-M.; ROSSET, C. A real time predictive maintenance system of aluminum electrolytic capacitors used in uninterrupted power supplies. **IEEE Transactions on Industry Applications**, IEEE, v. 46, n. 4, p. 1644–1652, 2010.

ABNT, N. 16026–requisitos de desempenho de dispositivo de controle eletrônico cc ou ca para módulos de led. **Janeiro de**, 2012.

AFFONSO, C. de M. **Aplicação de Técnicas de Controle Robusto Baseadas em LMIs para Sistemas Elétricos de Potência**. Dissertação (Mestrado) — Universidade Federal de Santa Catarina, 1999.

AHMED, S. E. A. M.; IBRAHIM, A. M.; OMAR, A. I. Robust control of unified power quality conditioner for led lighting using enhanced bald eagle search optimization. In: **23rd International Middle East Power Systems Conference (MEPCON)**. [S.l.: s.n.], 2022.

ALMEIDA, P. S. **Conversor integrado SEPIC BUCK-BOOST aplicado ao acionamento de LEDs de potência em iluminação pública. 2012. 158p**. Tese (Doutorado) — dissertação-Engenharia elétrica, universidade Federal de Juiz de Fora, Juiz . . . , 2012.

ALMEIDA, P. S. **Síntese de conversores ressonantes com alto fator de potência e alta eficiência para o acionamento de diodos emissores de luz**. Tese (Doutorado) — Universidade Federal de Juiz de Fora, 2014.

ALONSO, J. M.; GACIO, D.; SICHIROLLO, F.; SEIDEL, A. R.; COSTA, M. A. D. A straightforward methodology to modeling high power factor ac–dc converters. **IEEE Transactions on Power Electronics**, IEEE, v. 28, n. 10, p. 4723–4731, 2012.

ALONSO, J. M.; VINA, J.; VAQUERO, D. G.; MARTINEZ, G.; OSORIO, R. Analysis and design of the integrated double buck–boost converter as a high-power-factor driver for power-led lamps. **IEEE Transactions on Industrial Electronics**, IEEE, v. 59, n. 4, p. 1689–1697, 2011.

BARDSLEY, N.; BLAND, S.; CHWASTYK, D.; MONASTERIO, C.; PATTISON, L.; PATTISON, M.; WELSH, F.; YAMADA, M. Solid state lighting research and development, manufacturing roadmap. **US Department of Energy, Washington, DC**, 2013.

BOYD, S.; GHAOUI, L. E.; FERON, E.; BALAKRISHNAN, V. **Linear Matrix Inequalities in System and Control Theory**. Philadelphia, PA: Society for Industrial and Applied Mathematics, 1994. v. 15. (Studies in Applied Mathematics, v. 15).

BRITTO, J. R. de; FREITAS, L. C. de; FARIAS, V. J.; COELHO, E. A.; VIEIRA, J. B. Led lamp driver using a converter with wide range conversion microcontroller-based. In: **IEEE. 2008 34th Annual Conference of IEEE Industrial Electronics**. [S.l.], 2008. p. 1988–1993.

CAMPONOGARA, D.; VARGAS, D. R.; COSTA, M. A. D.; ALONSO, J. M.; GARCIA, J.; MARCHESAN, T. Capacitance reduction with an optimized converter connection applied to led drivers. **IEEE Transactions on Industrial Electronics**, IEEE, v. 62, n. 1, p. 184–192, 2015.

CHEN, Y.-M.; WU, H.-C.; CHOU, M.-W.; LEE, K.-Y. Online failure prediction of the electrolytic capacitor for lc filter of switching-mode power converters. **IEEE Transactions on Industrial Electronics**, IEEE, v. 55, n. 1, p. 400–406, 2008.

CHIU, C.-S.; SHEN, C.-T.; HSIEH, G.-C. Universal lighting control of unknown connected light emitting diode arrays via a t–s fuzzy model-based approach. **IET Power Electronics**, Wiley Online Library, v. 8, n. 2, p. 151–164, 2015.

CORPORATION, R. **Rubycon Capacitors**. [S.l.], 2019. Catálogo de capacitores da Rubycon. Disponível em: <https://www.rubycon.co.jp/wp-content/uploads/catalog/aluminum-catalog.pdf>.

COSETIN, M. R.; BOLZAN, T.; LUZ, P.; SILVA, M. F. da; ALONSO, J. M.; PRADO, R. N. do. Dimmable single-stage sepic-ćuk converter for led lighting with reduced storage capacitor. In: IEEE. **2014 IEEE Industry Application Society Annual Meeting**. [S.l.], 2014. p. 1–7.

DONG, J.; ZHANG, G. Identification and robust control of the nonlinear photoelectrothermal dynamics of led systems. **IEEE Transactions on Industrial Electronics**, IEEE, v. 64, n. 3, p. 2215–2225, 2016.

DORF R. C.; BISHOP, R. H. **Modern Control System**. [S.l.]: Addison Wesley Longman, Inc, 1998.

DREYFUS, G.; GALLINAT, C. Rise and shine: lighting the world with 10 billion led bulbs. **US Department of Energy**, v. 7, 2015.

DUAN, G. R.; YU, H. H. **LMIs in Control Systems - Analysis, Design and Applications**. [S.l.]: Taylor and Francis Group, 2013.

DUBILIER, C. **Cornell Dubilier Aluminum Electrolytic Capacitors**. [S.l.], 2023. Catálogo de capacitores eletrolíticos Cornell Dubilier. Disponível em: <https://br.mouser.com/c/ds/passive-components/capacitors/aluminum-electrolytic-capacitors/?m=Cornell%20Dubilier>.

ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamentals of power electronics**. [S.l.]: Springer Science & Business Media, 2007.

FAIRCHILD SEMICONDUCTOR CORPORATION. **Design Guidelines for RCD Snubber of Flyback Converters**. [S.l.], 2006. Apresenta diretrizes de projeto para o dimensionamento do snubber RCD em conversores flyback, incluindo cálculos de energia, dissipação e seleção de componentes. Disponível em: <https://www.fairchildsemi.com/an/AN/AN-4147.pdf>.

FISCHMAN, A. **Controle Robusto de Sistemas Lineares Incertos - Teoria e Aplicações**. Dissertação (Mestrado) — Universidade Federal de Santa Catarina, 1993.

FISCHMAN, A. *et al.* Controle robusto de sistemas lineares incertos: teoria e aplicações. 1993.

FRANCIS, B. A. **A Course in H_∞ Control Theory**. Berlin, Germany: Springer-Verlag, 1987. v. 88. (Lecture Notes in Control and Information Sciences, v. 88).

GAHINET, P.; APKARIAN, P. **A linear matrix inequality approach to H_∞ control**. [S.l.: s.n.], 1994. v. 4. 421-448 p.

GAHINET, P.; NEMIROVSKI, A.; LAUB, A. J.; CHILALI, M. Lmi control toolbox-for use with matlab. **The math Works**, 1995.

GARCIA, J.; DALLA-COSTA, M. A.; KIRSTEN, A. L.; GACIO, D.; CALLEJA, A. J. A novel flyback-based input PFC stage for electronic ballasts in lighting applications. **IEEE Transactions on Industry Applications**, Institute of Electrical and Electronics Engineers (IEEE), v. 49, n. 2, p. 769–777, mar 2013.

GARCIA, J.; SAEED, S.; QUINTANA, P.; CARDESIN, J.; GEORGIOUS, R.; COSTA, M. A. D.; CAMPONOGARA, D. Optimization of a series converter for low-frequency ripple cancellation of an led driver. **Electronics**, v. 8, n. 6, p. 664, 2019. Disponível em: <https://www.mdpi.com/2079-9292/8/6/664>.

GRACIO, D.; ALONSO, J. M.; CALLEJA, A. J.; GARCIA, J.; RICO-SECADES, M. A universal-input single-stage high-power-factor power supply for hb-leds based on integrated buck-flyback converter. In: **IEEE Transaction on Industrial Electronics**, Vol.. 58, NO. 2. [S.l.: s.n.], 2011.

GU, L.; RUAN, X.; XU, M.; YAO, K. Means of eliminating electrolytic capacitor in ac/dc power supplies for led lightings. **IEEE Transactions on Power Electronics**, IEEE, v. 24, n. 5, p. 1399–1408, 2009.

HARMS, J. W. Revision of mil-hdbk-217, reliability prediction of electronic equipment. In: IEEE. **2010 Proceedings-Annual Reliability and Maintainability Symposium (RAMS)**. [S.l.], 2010. p. 1–3.

HE, J.; RUAN, X.; ZHANG, L. Adaptive voltage control for bidirectional converter in flicker-free electrolytic capacitor-less ac–dc led driver. **IEEE Transactions on Industrial Electronics**, IEEE, v. 64, n. 1, p. 320–324, 2017.

HUI, S.; LI, S. N.; TAO, X. H.; CHEN, W.; NG, W. A novel passive offline led driver with long lifetime. **IEEE Transactions on Power Electronics**, IEEE, v. 25, n. 10, p. 2665–2672, 2010.

IEA. **International Energy Agency**. 2021. Disponível em: <<https://www.iea.org/reports/lighting>>. Acessado em: 14-06-2022.

IEA. **International Energy Agency: Targeting 100% LED lighting sales by 2025**. 2022. Disponível em: <https://www.iea.org/reports/targeting-100-led-lighting-sales-by-2025>.

IEA. **International Energy Agency: Lighting**. 2023. Disponível em: <https://www.iea.org/energy-system/buildings/lighting>.

IEC. Limits for harmonic current emissions (equipment input current ≤ 16 a per phase). **IEC Standard**, p. 61000-3-2, 2014.

IEEE. Ieee recommended practices for modulating current in high-brightness leds for mitigating health risks to viewers. In: THE INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS. [S.l.], 2015.

ILKA, A.; VESELÝ, V. Robust gain-scheduled controller design for uncertain lpv systems: Affine quadratic stability approach. **Journal of Electrical Systems and Information Technology**, Elsevier, v. 1, n. 1, p. 45–57, 2014.

J. PERES P. L. D., G. J. B. **A linear programming oriented procedure for quadratic stabilization of uncertain systems**. [S.l.: s.n.], 1989. v. 1. 65-72 p.

KÖTZ, R.; RUCH, P.; CERICOLA, D. Aging and failure mode of electrochemical double layer capacitors during accelerated constant load tests. **Journal of power sources**, Elsevier, v. 195, n. 3, p. 923–928, 2010.

LALL, P.; SAKALAUKUS, P.; DAVIS, L. Reliability and failure modes of solid-state lighting electrical drivers subjected to accelerated aging. **IEEE Access**, IEEE, v. 3, p. 531–542, 2015.

LAMAR, D. G.; SEBASTIAN, J.; ARIAS, M.; FERNANDEZ, A. On the limit of the output capacitor reduction in power-factor correctors by distorting the line input current. **IEEE Transactions on Power Electronics**, IEEE, v. 27, n. 3, p. 1168–1176, 2012.

LAUBSCH, A.; SABATHIL, M.; BAUR, J.; PETER, M.; HAHN, B. High-power and high-efficiency ingan-based light emitters. **IEEE transactions on electron devices**, IEEE, v. 57, n. 1, p. 79–87, 2009.

LUZ, P.; CASSOL, J.; RIGHI, M.; VARGAS, G.; PRADO, R.; KIRSTEN, A. Resonant control applied to bus capacitance reduction in integrated double buck-boost to led driver. **Eletrônica de Potência**, v. 23, n. 1, p. 98–107, 2018.

LUZ, P. C. V.; BOLAN, P. E.; MABONI, T.; COSETIN, M. R.; SILVA, M. F. da; PRADO, R. N. do. An integrated insulated buck-boost-flyback converter to feed LED's lamps to street lighting with reduced capacitances. In: **2014 11th IEEE/IAS International Conference on Industry Applications**. [S.l.]: IEEE, 2014.

LUZ, P. C. V. *et al.* **Controle ressonante aplicado à redução de capacitância de barramento em conversores com estágios de potência integrados para alimentação de LEDs a partir da rede CA**. Tese (Doutorado) — Universidade Federal de Santa Maria, 2017.

LYAPUNOV, A. M. **The General Problem of the Stability of Motion**. [S.l.]: University of Kharkov, 1892. English translation: *International Journal of Control*, 1992. Classical doctoral dissertation establishing Lyapunov's stability theory based on system energy.

MENKE, M. F.; SEIDEL, A. R.; TAMBARA, R. V. Llc led driver small-signal modeling and digital control design for active ripple compensation. **IEEE Transactions on Industrial Electronics**, IEEE, v. 66, n. 1, p. 387–396, 2018.

NIPPON CHEMI-CON CORPORATION. **Lifetime of Aluminum Electrolytic Capacitors**. 2025. Apresenta explicitamente as equações de Arrhenius e a aproximação “ $\times 2$ a cada 10°C ”. Disponível em: <https://www.chemi-con.co.jp/en/faq/detail.php?id=allLifetime>.

NISE, N. S. **Engenharia de Sistemas de Controle**. [S.l.]: LTC, 2011.

OGATA, K. **Engenharia de Controle Moderno**. 5th. ed. [S.l.]: Pearson, 2011.

OLALLA, C.; LEYVA, R.; AROUDI, A. E.; GARCIAS, P.; QUEINNEC, I. Lmi robust control design for boost pwm converters. August 2008.

OLALLA, C.; LEYVA, R.; AROUDI, A. E.; QUEINNEC, I. Robust lqr control for pwm converters: An lmi approach. **IEEE Transactions on industrial electronics**, IEEE, v. 56, n. 7, p. 2548–2558, 2009.

OLALLA, C.; LEYVA, R.; AROUDI, A. E.; GARCES, P.; QUEINNEC, I. Lmi robust control design for boost pwm converters. **IET Power Electronics**, IET, v. 3, n. 1, p. 75–85, 2010.

PALHARES, R. M.; GONÇALVES, E. N. **Desigualdades Matriciais Lineares em Controle**. [S.l.]: Enciclopédia de Automática, 2007. v. 1. 155-195 p.

PANDEY, S. K.; PATIL, S. L.; GINOYA, D.; CHASKAR, U. M.; PHADKE, S. B. Robust control of mismatched buck dc–dc converters by pwm-based sliding mode control schemes. **Control Engineering Practice**, Elsevier, v. 84, p. 183–193, 2019.

QIAN, C.; FAN, X.; FAN, J.; YUAN, C. A.; ZHANG, G. Q. An accelerated test method of luminous flux depreciation for led luminaires and lamps. **Reliability Engineering & System Safety**, Elsevier, v. 147, p. 84–92, 2016.

REDDY, U. R.; NARASIMHARAJU, B. L. Single-stage electrolytic capacitor less non-inverting buck-boost pfc based ac–dc ripple free led driver. **IET Power Electronics**, Wiley Online Library, v. 10, n. 1, p. 38–46, 2017.

RUMBO-MORALES, J. Y. *et al.* Geometric control and structure-at-infinity control for disturbance rejection and fault compensation regarding buck converter-based led driver. **Mathematics**, v. 12, n. 9, p. 1277, 2024.

SCHUBERT, E. F. **Light-emitting diodes**. [S.l.]: E. Fred Schubert, 2018.

SCHUBERT, E. F.; GESSMANN, T.; KIM, J. K. Light emitting diodes. **Wiley Online Library**, 2005.

SIEMENS. **Siemens Capacitors**. [S.l.], 2020. Catálogo de capacitores eletrolíticos da Siemens. Disponível em: <https://media.searchelec.com/specshee/SIEMENS/Siemens%20Capacitors.pdf>.

SKOGESTAD, S.; POSTLETHWAITE, I. **Multivariable Feedback Control: Analysis and Design**. 2. ed. Chichester, UK: John Wiley & Sons, 2005. ISBN 978-0470011683.

SOARES, G. M. **CAPACITANCE REDUCTION IN OFF-LINE LED DRIVERS BY USING ACTIVE RIPPLE COMPENSATION TECHNIQUES**. Tese (Doutorado) — Universidade Federal de Juiz de Fora, 2017.

SOARES, G. M.; ALMEIDA, P. S.; ALONSO, J. M.; BRAGA, H. A. Capacitance minimization in offline led drivers using an active-ripple-compensation technique. **IEEE Transactions on Power Electronics**, IEEE, v. 32, n. 4, p. 3022–3033, 2017.

SOARES, G. M.; ALMEIDA, P. S.; OLIVEIRA, L. W. de; ALONSO, J. M.; BRAGA, H. A. Optimized design of a wide-bandwidth controller for low-frequency ripple compensation in offline led drivers. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, IEEE, v. 6, n. 3, p. 1166–1178, 2018.

SOARES, G. M.; ALONSO, J. M.; BRAGA, H. A. Investigation of the active ripple compensation technique to reduce bulk capacitance in offline flyback-based led drivers. **IEEE Transactions on Power Electronics**, IEEE, v. 33, n. 6, p. 5206–5214, 2018.

SUN, B.; FAN, X.; QIAN, C.; ZHANG, G. Pof-simulation-assisted reliability prediction for electrolytic capacitor in led drivers. **IEEE Transactions on Industrial Electronics**, IEEE, v. 63, n. 11, p. 6726–6735, 2016.

SUN, B.; FAN, X.; YUAN, C.; QIAN, C.; ZHANG, G. A degradation model of aluminum electrolytic capacitors for led drivers. In: IEEE. **2015 16th International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems**. [S.l.], 2015. p. 1–4.

TDK ELECTRONICS AG. **Aluminum Electrolytic Capacitors — General Technical Information**. [S.l.], 2025. Seção 4.3: segundo a lei de Arrhenius, a vida útil relaciona-se fortemente à temperatura do *core*. Disponível em: <https://www.tdk-electronics.tdk.com/download/185386/af1debd2b2e96735fb128efc485dd086/pdf-generaltechnicalinformation.pdf>.

U4E. **United for Efficiency: Un Environment initiative Announces New Guidance On Lighting Energy Efficiency**. 2018. Disponível em: <<https://united4efficiency.org/lightingguidelines/>>. Acessado em: 09-06-2022.

VALIPOUR, H.; REZAZADEH, G.; ZOLGHADRI, M. R. Flicker-free electrolytic capacitor-less universal input offline led driver with pfc. **IEEE Transactions on Power Electronics**, IEEE, v. 31, n. 9, p. 6553–6561, 2015.

VENET, P.; DARNAND, H.; GRELLET, G. Detection of faults of filter capacitors in a converter. application to predictive maintenance. In: IEEE. **Proceedings of Intelec 93: 15th International Telecommunications Energy Conference**. [S.l.], 1993. v. 2, p. 229–234.

WANG, B.; RUAN, X.; YAO, K.; XU, M. A method of reducing the peak-to-average ratio of led current for electrolytic capacitor-less ac–dc drivers. **IEEE Transactions on Power Electronics**, IEEE, v. 25, n. 3, p. 592–601, 2010.

WANG, F.-C.; TANG, C.-W.; HUANG, B.-J. Multivariable robust control for a red–green–blue led lighting system. **IEEE transactions on Power Electronics**, IEEE, v. 25, n. 2, p. 417–428, 2010.

WANG, L.; ZHANG, B.; QIU, D. A novel valley-fill single-stage boost-forward converter with optimized performance in universal-line range for dimmable led lighting. **IEEE Transactions on Industrial Electronics**, IEEE, v. 64, n. 4, p. 2770–2778, 2016.

WANG, S.; RUAN, X.; YAO, K.; TAN, S.-C.; YANG, Y.; YE, Z. A flicker-free electrolytic capacitor-less ac–dc led driver. **IEEE Transactions on Power Electronics**, IEEE, v. 27, n. 11, p. 4540–4548, 2012.

WANG, Y.; ALONSO, J. M.; RUAN, X. A review of led drivers and related technologies. **IEEE Transactions on Industrial Electronics**, IEEE, v. 64, n. 7, p. 5754–5765, 2017.

WANG, Y.; GUAN, Y.; REN, K.; WANG, W.; XU, D. A single-stage led driver based on bcm boost circuit and *llc* converter for street lighting system. **IEEE transactions on industrial electronics**, IEEE, v. 62, n. 9, p. 5446–5457, 2015.

WONG, C. S.; LOO, K. H.; LAI, Y. M.; CHOW, M. H.; CHI, K. T. An alternative approach to led driver design based on high-voltage driving. **IEEE Transactions on Power Electronics**, IEEE, v. 31, n. 3, p. 2465–2475, 2016.

WU, H.; WONG, S.-C.; CHI, K. T.; CHEN, Q. A pfc single-coupled-inductor multiple-output led driver without electrolytic capacitor. **IEEE Transactions on Power Electronics**, IEEE, v. 34, n. 2, p. 1709–1725, 2019.

WU, T.-F.; CHEN, Y.-K. A systematic and unified approach to modeling pwm dc/dc converters based on the graft scheme. **IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS**, VOL. 45., 1998.

WU, T.-F.; CHEN, Y.-K. Modeling of single-stage converters with high power factor and fast regulation. **IEEE Transactions on Industrial Electronics**, IEEE, v. 46, n. 3, p. 585–593, 1999.

WU, T.-F.; LIANG, S.-A.; CHEN, Y.-K. High-power-factor single-stage converter with robust controller for universal off-line applications. **IEEE Transactions on Power Electronics**, IEEE, v. 14, n. 6, p. 1078–1085, 1999.

ZHOU, K.; DOYLE, J. C.; GLOVER, K. **Robust and Optimal Control**. Upper Saddle River, NJ, USA: Prentice Hall, 1996. ISBN 978-0134565675.

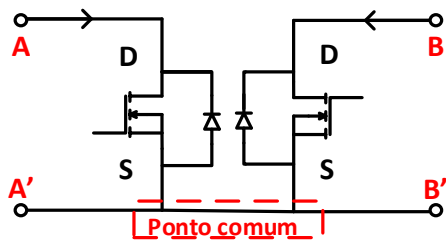
ZHOU, Y.; LI, X.; YE, X.; ZHAI, G. A remaining useful life prediction method based on condition monitoring for led driver. In: IEEE. **Proceedings of the IEEE 2012 Prognostics and System Health Management Conference (PHM-2012 Beijing)**. [S.l.], 2012. p. 1–5.

APÊNDICE A – Método de integração de estágios de conversores de potência

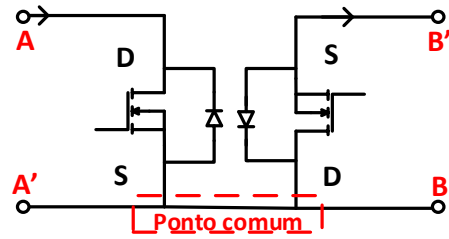
A integração dos estágios pode ser realizada por meio da técnica denominada “*graft scheme*” proposta por (WU; CHEN, 1999). Essa metodologia substitui os dois interruptores ativos de um arranjo de dois estágios independentes por um único interruptor ativo (com diodos auxiliares), mantendo a mesma função topológica. Para que isso seja possível, os interruptores de cada estágio precisam compartilhar um ponto comum no circuito, o que dá origem a diferentes tipos de conexões (tipo-*T*, tipo-II e as versões invertidas), cada qual associada a esforços elétricos característicos no semicondutor.

Existem quatro possibilidades nas quais os interruptores do primeiro e do segundo estágio podem compartilhar um ponto comum: (i) quando o terminal *source* do primeiro estágio compartilha um nó com o terminal *source* do segundo estágio (conexão tipo *T*); (ii) quando o terminal *source* do primeiro estágio possui um ponto comum com o terminal *dreno* do segundo estágio (conexão tipo II); (iii) quando o terminal *dreno* do primeiro estágio possui um ponto comum com o terminal *dreno* do segundo estágio (conexão tipo *T* invertido, i-*T*); e (iv) quando o terminal *dreno* do primeiro estágio possui um ponto comum com o terminal *source* do segundo estágio (conexão tipo II invertido, i-II) (WU; CHEN., 1998). As possíveis conexões são mostradas na Figura 57.

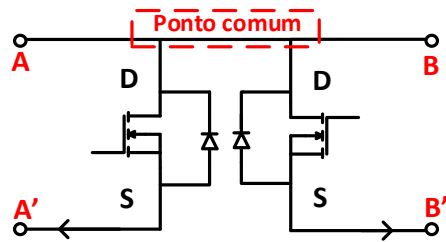
Figura 57 – Tipos de conexões entre dois interruptores: (a) conexão tipo T (S-S), (b) conexão tipo II (S-D), (c) conexão tipo i-T (D-D) e (d) conexão tipo i-II (D-S).



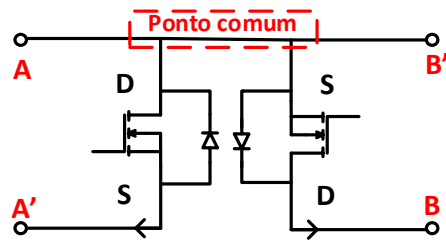
(a) Conexão tipo T (S-S)



(b) Conexão tipo II (S-D)



(c) Conexão tipo i-T (D-D)

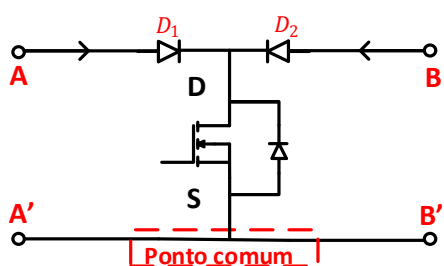


(d) Conexão tipo i-II (D-S)

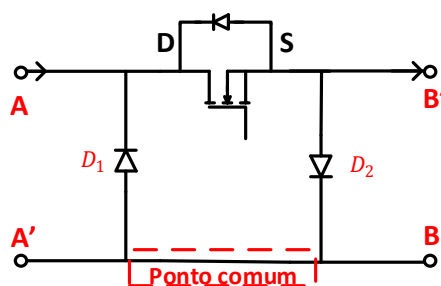
Fonte: Elaborado pelo autor (2025).

As células integradas resultantes, usando um único interruptor e diodos que preservam os sentidos de tensão e corrente nas portas A, A', B e B', são ilustradas na Figura 58. A análise dessas células mostra que: nas conexões tipo T, há sobrecorrente na chave (soma das correntes dos estágios); nas conexões tipo II, há sobretensão na chave (soma das tensões entre dreno e source de cada estágio).

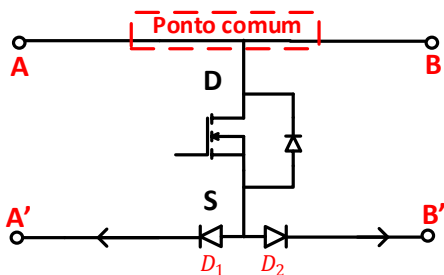
Figura 58 – Células resultantes da integração entre dois interruptores (células de chave única): (a) conexão tipo T, (b) conexão tipo II, (c) conexão tipo i-T e (d) conexão tipo i-II.



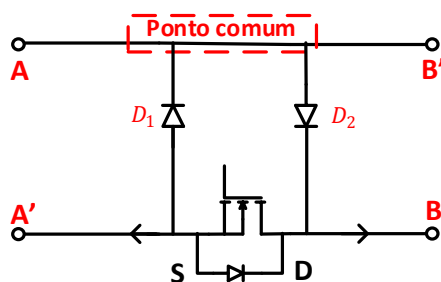
(a) Conexão tipo T



(b) Conexão tipo II



(c) Conexão tipo i-T



(d) Conexão tipo i-II

Fonte: Elaborado pelo autor (2025).

Do ponto de vista de controle sistêmico, ao empregar esta técnica de integração, o conversor integrado preserva o comportamento de dois estágios em cascata, mas passa a ter apenas uma variável controlável (a razão cíclica, em frequência fixa), o que implica na perda de um grau de liberdade: ambos os estágios compartilham o mesmo período de comutação e o mesmo ciclo de trabalho. Recomenda-se que o primeiro estágio opere em modo de condução descontínua (em inglês, *Discontinuous Conduction Mode*, DCM) como *PFC* seguidor de tensão, enquanto o segundo estágio (regulador) pode operar em DCM ou modo de condução contínua (em inglês, *Continuous Conduction Mode*, CCM), conforme a aplicação e os compromissos de desempenho.

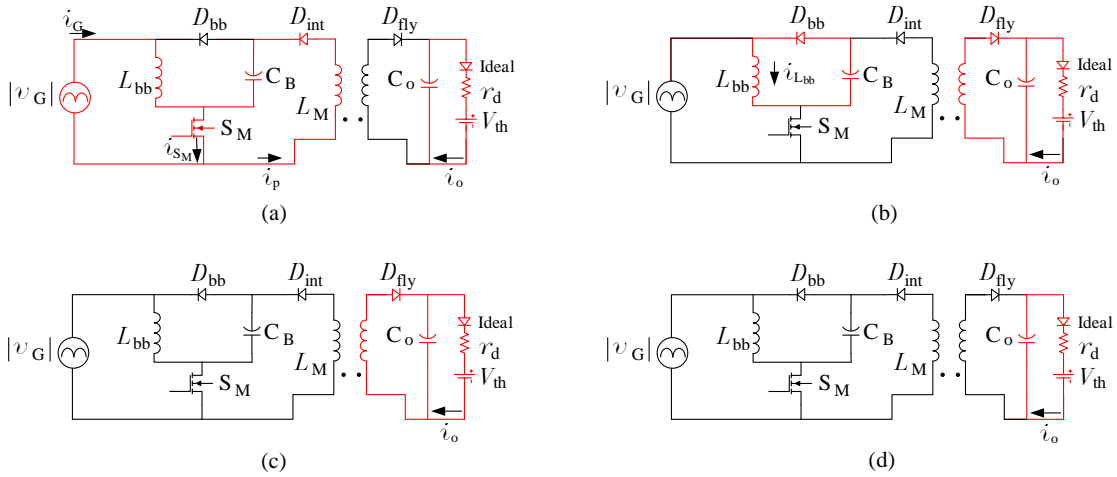
APÊNDICE B – Projeto do conversor Buck-Boost Flyback integrado

Neste apêndice, será abordado o cálculo dos componentes do conversor buck-boost flyback integrado. O projeto do conversor pode ser realizado considerando que cada estágio opera de forma independente, como estágios conectados em cascata. No entanto, devido à integração, ambos estágios devem operar com a mesma razão cíclica e frequência de comutação.

B.1 Etapas de operação do conversor

As etapas de operação do conversor são analisadas durante um período de comutação T_S . Na Figura 59 são ilustradas essas etapas, onde a fonte v_G e o retificador a diodos são representados pela fonte de tensão retificada $|v_G|$.

Figura 59 – Etapas de operação do conversor.



Fonte: Elaborado pelo autor (2025).

A etapa Figura 59(a), apresenta o instante em que o MOSFET S_M está em condução, de forma que o indutor, L_{bb} , e a bobina primária do transformador estão sendo carregadas. O capacitor de saída C_o é o responsável pela transferência de energia para a carga neste instante. Já na etapa Figura 59(b), o MOSFET entra em bloqueio, o indutor L_{bb} é descarregado completamente, durante o intervalo de tempo td_{PFC} . A corrente no primário do transformador chega a zero durante o intervalo de tempo td_{PC} . O transformador alimenta a carga e o capacitor de saída através da transferência de energia pelo seu terminal secundário. Em uma terceira etapa, apresentada na Figura 59(c), como $td_{PC} > td_{PFC}$, o indutor L_{bb} está completamente descarregado e a energia armazenada no transformador é descarregada no lado secundário. Na etapa Figura 59(d), ainda com o MOSFET em bloqueio, o indutor L_{bb} se mantém completamente descarregado e as

bobinas do transformador estão desmagnetizadas, caracterizando o modo de condução descontínuo nos dois estágios. Neste instante, o capacitor de saída é responsável pela transferência de potência para a carga.

B.2 Projeto do conversor

O projeto do conversor buck-boost flyback integrado consiste em realizar as seguintes etapas:

B.2.1 Razão cíclica (D)

A primeira etapa no projeto do conversor é a definição da razão cíclica nominal. A máxima razão cíclica na qual o conversor irá operar em DCM (D_{max}) é dada por (B.1), sendo o valor na qual garante que os dois estágios do conversor operam neste modo, onde a razão cíclica do estágio PFC e PC são dadas por (B.2) e (B.3), respectivamente.

$$D_{max} = \min(D_{PFC}, D_{PC}), \quad (B.1)$$

$$D_{PFC} = \frac{V_{B,min}}{V_{B,min} + \sqrt{2}V_G}, \quad (B.2)$$

$$D_{PC} = \frac{V_o}{V_o + n\sqrt{2}V_G}, \quad (B.3)$$

onde n é a relação de espiras do transformador, $V_{B,min}$ é a mínima tensão média no barramento e V_G é o valor eficaz da tensão de entrada.

O valor nominal da razão cíclica (D) deve ser igual ou inferior ao valor máximo para garantir a operação em DCM. Como este valor está no limiar entre a operação DCM e CCM do primeiro estágio, é recomendado que se adote um valor menor, segundo a equação (B.4).

$$D < D_{max}. \quad (B.4)$$

B.2.2 Indutor do primeiro estágio

O indutor do primeiro estágio (L_{bb}) é calculado através da relação de potência média entre o estágio PFC (potência de entrada) e a saída do circuito segundo a equação (B.5).

$$P_o = P_G \eta_{total}, \quad (B.5)$$

onde P_o é a potência de saída, P_G é a potência de entrada e η_{total} é a eficiência global do conversor integrado.

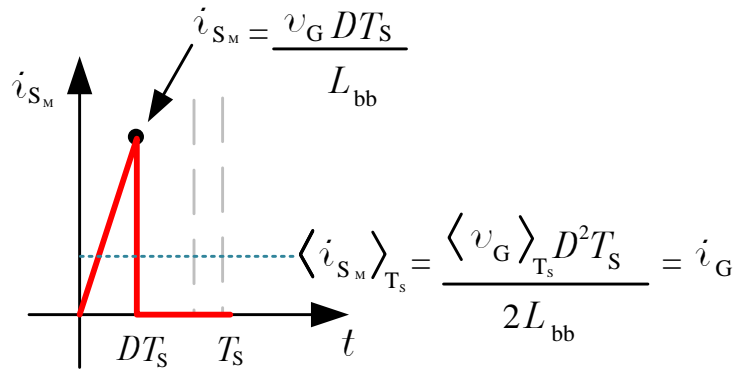
A potência média de entrada do conversor é calculada pela equação (B.6).

$$P_G = \frac{2}{T_r} \int_0^{T_r/2} v_G(t) i_G(t) dt, \quad (B.6)$$

onde T_r é o período da rede elétrica e $v_G(t)$ e $i_G(t)$ são os valores de tensão e corrente de entrada instantânea, respectivamente.

A corrente de entrada pode ser representada pelo valor médio instantâneo, calculado a cada período de comutação, da corrente no interruptor do conversor, como ilustrado na Figura 60.

Figura 60 – Corrente no interruptor em um período de comutação.



Fonte: Elaborado pelo autor (2025).

O operador $\langle \cdot \rangle_{T_s}$ representa o valor médio instantâneo durante um período de comutação T_s . Desta forma, substituindo a corrente de entrada do conversor por $\langle i_{S_M} \rangle_{T_s}$ na equação (B.6), considerando a tensão de entrada como $v_G(t) = \sqrt{2}V_G \sin(2\pi f_r t)$, e levando-se em conta a relação entre as potências em (B.5), a equação (B.6) pode ser reescrita em (B.9).

$$P_G = \frac{2}{T_r} \int_0^{T_r/2} v_G(t) \langle i_{S_M} \rangle_{T_s} dt, \quad (B.7)$$

$$P_G = \frac{D^2 T_s}{T_r L_{bb}} \int_0^{T_r/2} (v_G(t))^2 dt, \quad (B.8)$$

$$P_o = \frac{D^2 T_s \eta_{total}}{T_r L_{bb}} \int_0^{T_r/2} (v_G(t))^2 dt. \quad (B.9)$$

Resolvendo a integral definida e isolando L_{bb} , o valor do indutor do estágio de correção do fator de potência pode ser definido por (B.10).

$$L_{bb} = \frac{(\sqrt{2}V_G)^2 D^2}{4f_S P_o} \eta_{total}. \quad (\text{B.10})$$

B.2.3 Indutância de magnetização

O cálculo da indutância de magnetização L_M no segundo estágio do conversor também é realizado a partir do cálculo de potência no circuito.

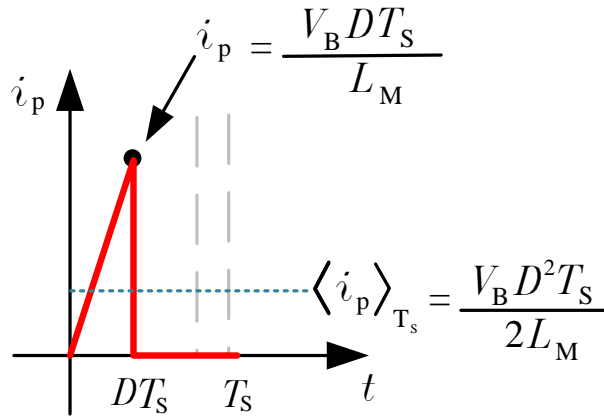
A potência média processada pelo estágio PC é dada por (B.11).

$$P_B = \frac{1}{T_S} \int_0^{T_S} V_B \langle i_p \rangle_{T_S} dt, \quad (\text{B.11})$$

onde V_B é o valor médio da tensão de barramento e $\langle i_p \rangle_{T_S}$ é o valor médio da corrente no terminal primário do transformador durante um período de comutação.

O valor médio da corrente no terminal primário do transformador é calculado como a média da forma de onda da corrente a cada período de comutação, como ilustrado na Figura 61. Assim, a equação (B.11) pode ser reescrita por (B.12).

Figura 61 – Corrente no terminal primário do conversor *flyback* em um período de comutação.



Fonte: Elaborado pelo autor (2025).

$$P_B = \frac{1}{T_S} \int_0^{T_S} V_B \left(\frac{V_B D^2 T_s}{2 L_M} \right) dt \quad (\text{B.12})$$

Considerando a relação entre as potências médias de saída e no barramento, em função da eficiência do estágio de controle de potência η_{PC} , em (B.13), e isolando L_M em (B.12), encontra-se a equação que define a indutância de magnetização, dada por (B.14).

$$P_o = P_B \eta_{PC}, \quad (\text{B.13})$$

$$L_M = \frac{V_B^2 D^2 \eta_{PC}}{2 f_S P_o}. \quad (\text{B.14})$$

B.2.4 Ganho estático do conversor integrado

O ganho estático do conversor é obtido através da seguinte relação de potência:

$$P_B = P_G \eta_{PFC}, \quad (\text{B.15})$$

onde η_{PFC} é a eficiência do primeiro estágio do conversor. Substituindo (B.8) e (B.12) em (B.15), chega-se ao ganho estático do conversor integrado dado por (B.17).

$$\frac{V_B^2 D^2}{2 f_S L_M} = \frac{(\sqrt{2} V_G)^2 D^2}{4 f_S L_{bb}} \eta_{PC}, \quad (\text{B.16})$$

$$\frac{V_B}{V_G} = \sqrt{\frac{L_M}{L_{bb}}} \eta_{PFC}. \quad (\text{B.17})$$

A relação (B.17) mostra que a tensão de barramento é independente da razão cíclica e frequência de comutação do conversor se, e somente se os dois estágios operam com a mesma frequência de comutação e razão cíclica, portanto, é escolhida como um parâmetro de entrada para projeto do conversor (ALMEIDA, 2012).

B.2.5 Capacitor de barramento e de saída

A ondulação em baixa frequência, devido à conexão com a rede elétrica, é refletida no barramento do conversor, onde é transmitida para a corrente de saída. Para encontrar a ondulação na tensão de barramento, assume-se que a corrente circulante pelo capacitor C_B seja toda a parte alternada de baixa frequência da corrente de saída do estágio PFC (ALMEIDA, 2012). Este valor é obtido pelo cálculo da corrente média no diodo D_{bb} durante um período de comutação do conversor, segundo (ERICKSON; MAKSIMOVIC, 2007), dada por (B.18):

$$\langle i_{D_{bb}}(t) \rangle_{T_S} = \frac{V_G^2 D^2}{4 V_B L_{bb} f_S} - \frac{V_G^2 D^2}{4 V_B L_{bb} f_S} \cos(4\pi f_r t) = I_{D_{bb}} + \tilde{i}_{D_{bb}}(t), \quad (\text{B.18})$$

$$\langle i_{D_{bb}}(t) \rangle_{T_S} \approx \tilde{i}_{D_{bb}}(t) = -\frac{V_G^2 D^2}{4V_B L_{bb} f_S} \cos(4\pi f_r t). \quad (\text{B.19})$$

Com a corrente circulante no capacitor de barramento sendo calculada por (B.19), encontra-se a amplitude pico a pico da ondulação de tensão no capacitor pela equação (B.20), onde \hat{I}_{C_B} é o pico da componente alternada e X_{C_B} é a reatância capacitiva do capacitor C_B na frequência igual ao dobro da frequência da rede f_r (ALMEIDA, 2012).

$$\Delta V_B = 2|\hat{I}_{C_B}|X_{C_B} = \frac{V_G^2 D^2}{8\pi V_B L_{bb} f_s f_r C_B}. \quad (\text{B.20})$$

É necessário encontrar como a ondulação em baixa frequência (frequência da rede elétrica de alimentação) da tensão no barramento será transmitida para a carga de LED. Segundo (LUZ *et al.*, 2014), a ondulação da corrente na carga ($\Delta I_{o,LF}$) é relacionada com a ondulação da tensão de saída ($\Delta V_{o,LF}$) e a resistência série do LED (r_d) de acordo com a equação (B.21).

$$\Delta I_{o,LF} = \frac{\Delta V_{o,LF}}{r_d}. \quad (\text{B.21})$$

Uma forma de relacionar a tensão no barramento com a tensão de saída é através da relação de potência dada por (B.13), que para facilitar os cálculos posteriores foi considerado um rendimento de 100% ($\eta_{PC} = 1$), com I_o sendo a corrente média na carga e V_{th} sua tensão de limiar.

$$P_o = P_B \eta_{PC},$$

$$I_o V_{th} + r_d I_o^2 = \frac{D^2 V_B^2}{2L_M f_S}. \quad (\text{B.22})$$

Ao invés de analisar o valor médio da tensão de barramento, é preferível que se verifique seu valor eficaz ($V_{B,rms}$), pois a ondulação pode ser tal, que estes dois valores sejam distantes e afete o projeto do conversor (ALMEIDA, 2012). O valor eficaz da tensão de barramento pode ser aproximado pela expressão (B.23), segundo (ALMEIDA, 2012).

$$V_{B,rms} = \sqrt{V_B^2 + \frac{\Delta V_B^2}{8}}. \quad (\text{B.23})$$

Substituindo (B.23) em (B.22), e resolvendo a equação de segundo grau, chega-se na expressão (B.24).

$$V_o = \frac{V_{th}}{2} + \sqrt{\frac{V_{th}^2}{4} + \frac{D^2 V_{B,rms}^2 r_d}{2L_M f_S}}. \quad (\text{B.24})$$

Substituindo na equação (B.24) o valor da tensão eficaz de barramento dado pela expressão (B.23) e derivando a tensão de saída com relação a V_B , chega-se na expressão (B.25), que relaciona a ondulação na tensão de saída em baixa frequência com a ondulação na tensão de barramento.

$$V_o = \frac{V_{th}}{2} + \sqrt{\frac{V_{th}^2}{4} + \frac{D^2 r_d}{2L_M f_S} \left(V_B^2 + \frac{\Delta V_B^2}{8} \right)},$$

$$\frac{dV_o}{dV_B} = \frac{2V_B r_d}{\left(\frac{D^2}{2L_M f_S} \right) \sqrt{V_{th}^2 + \left(\frac{2r_d D^2}{2L_M f_S} \right) V_{B,rms}^2}} \approx \frac{\Delta V_o}{\Delta V_B},$$

$$\Delta V_{o_{LF}} = \frac{2V_B}{\left(\frac{D^2}{2L_M f_S} \right) \sqrt{V_{th}^2 + \left(\frac{2r_d D^2}{2L_M f_S} \right) V_{B,rms}^2}} \cdot \Delta V_B. \quad (B.25)$$

Finalmente, substituindo a expressão (B.25) na equação (B.21) pode-se quantificar a ondulação na tensão de barramento que será transmitida para a carga de LED através da expressão (B.26).

$$\Delta I_{o_{LF}} = \frac{2V_B r_d}{\left(\frac{D^2}{2L_M f_S} \right) \sqrt{V_{th}^2 + \left(\frac{2r_d D^2}{2L_M f_S} \right) V_{B,rms}^2}} \cdot \Delta V_B. \quad (B.26)$$

A ondulação em alta frequência ($\Delta I_{o_{HF}}$), de maneira similar à ondulação em baixa frequência, será calculada por (B.27), segundo (LUZ *et al.*, 2014).

$$\Delta I_{o_{HF}} = \frac{\Delta V_{o_{HF}}}{r_d}. \quad (B.27)$$

A ondulação de corrente total na saída (ΔI_o) será dada pela soma das ondulações de baixa e alta frequência, calculada em (B.28) .

$$\Delta I_o = \Delta I_{o_{LF}} + \Delta I_{o_{HF}}. \quad (B.28)$$

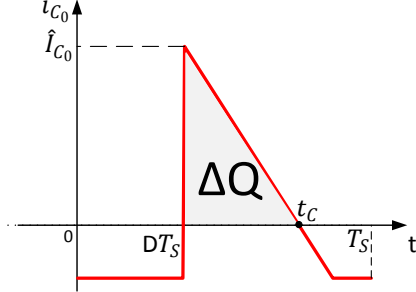
Os elementos do circuito responsáveis pela diminuição da ondulação na corrente de saída são os capacitores, sendo o capacitor de barramento (C_B) projetado para a diminuição da ondulação em baixa frequência e o capacitor de saída (C_o) afetando a ondulação em alta frequência do circuito.

O capacitor de barramento é calculado rearranjando a equação (B.20) para a expressão dada em (B.29).

$$C_B = \frac{V_G^2 D^2}{4\pi V_B L_{bb} f_S f_r \Delta V_B}. \quad (B.29)$$

O cálculo do capacitor de saída do circuito é realizado através da forma de onda da corrente circulante no mesmo, onde a partir da expressão (B.30), a capacitância é relacionada com a ondulação da corrente de saída em alta frequência.

Figura 62 – Corrente no capacitor de saída.



Fonte: Elaborado pelo autor (2025).

$$\Delta V_{o_{HF}} = \frac{\Delta Q}{C_o} = \frac{1}{C_o} \int_{DT_s}^{t_c} i_{C_o}(t) dt,$$

$$C_o = \frac{1}{\Delta I_{o_{HF}} r_d} \int_{DT_s}^{t_c} i_{C_o}(t) dt. \quad (B.30)$$

onde t_c é o tempo de carregamento do capacitor e ΔQ é a variação de sua carga armazenada. Resolvendo a integral dada em (B.30), a expressão final para o cálculo do capacitor de saída é dada por (B.31), segundo (SOARES, 2017).

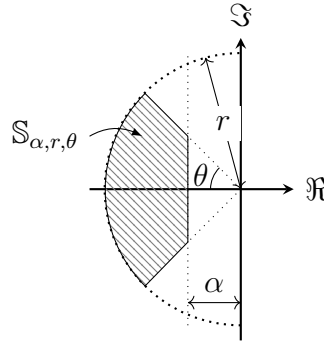
$$C_o = \frac{[DV_B - L_M f_S (\Delta I_{o_{LF}} + I_o)] \left(\frac{DV_B}{L_M f_S} \Delta I_{o_{LF}} - I_o \right)}{2V_o \Delta I_{o_{HF}} f_S r_d}. \quad (B.31)$$

APÊNDICE C – Metodologia implementada via Matlab

Neste apêndice, será abordado a metodologia proposta implementada via Matlab. O cálculo do ganho de realimentação de estados e a implementação da otimização \mathcal{H}_∞ via LMIs e os cálculos das restrições no *software* Matlab são demonstrados. Uma breve introdução à caixa de ferramentas de LMIs, necessária para a implementação da técnica de controle empregada pode ser vista em (DUAN; YU, 2013). Uma descrição mais detalhada sobre o procedimento de resolução pode ser visto em (GAHINET *et al.*, 1995).

O ganho de realimentação de estados deve ser capaz de alocar todos os polos de malha fechada do sistema na região ilustrada na Figura 63. Para isso, é necessário encontrar as matrizes \mathbf{P} e \mathbf{W} , positiva simétrica definida, que satisfaçam as LMIs dadas por (C.1) e (C.2). O objetivo destas LMIs, além de alocar os polos na região desejada é minimizar o parâmetro ξ da norma \mathcal{H}_∞ . As funções de transferência para o cálculo das restrições são avaliadas no pior caso de operação (90 V eficaz).

Figura 63 – Região para alocação dos polos.



Fonte: Elaborado pelo autor (2025).

$$\begin{aligned}
 &2\alpha\mathbf{P} + \mathbf{A}_a(\delta)\mathbf{P} + \mathbf{P}\mathbf{A}_a^\top(\delta) + \mathbf{B}_{ua}(\delta)\mathbf{W} + \mathbf{W}^\top\mathbf{B}_{ua}^\top(\delta) < \mathbf{0}, \\
 &\begin{bmatrix} -r\mathbf{P} & \mathbf{A}_a(\delta)\mathbf{P} + \mathbf{B}_{ua}(\delta)\mathbf{W} \\ \mathbf{P}\mathbf{A}_a^\top(\delta) + \mathbf{W}^\top\mathbf{B}_{ua}^\top(\delta) & -r\mathbf{P} \end{bmatrix} < \mathbf{0}, \\
 &\begin{bmatrix} \mathbf{T}_1(\delta)\sin\theta & \mathbf{T}_2(\delta)\cos(\theta) \\ \mathbf{T}_2^\top(\delta)\cos(\theta) & \mathbf{T}_1(\delta)\sin(\theta) \end{bmatrix} < \mathbf{0},
 \end{aligned} \tag{C.1}$$

onde,

$$\begin{aligned}
 \mathbf{T}_1(\delta) &= \mathbf{A}_a(\delta)\mathbf{P} + \mathbf{P}\mathbf{A}_a^\top(\delta) + \mathbf{B}_{ua}(\delta)\mathbf{W} + \mathbf{W}^\top\mathbf{B}_{ua}^\top(\delta), \\
 \mathbf{T}_2(\delta) &= \mathbf{A}_a(\delta)\mathbf{P} - \mathbf{P}\mathbf{A}_a^\top(\delta) + \mathbf{B}_{ua}(\delta)\mathbf{W} - \mathbf{W}^\top\mathbf{B}_{ua}^\top(\delta),
 \end{aligned}$$

$$\left\{ \begin{array}{l} \min \quad \xi \\ \text{s.t.} \quad \mathbf{P} > \mathbf{0} \\ \left[\begin{array}{ccc} \Phi(\delta) & \mathbf{B}_{\text{wa}}(\delta) & \mathbf{P}\mathbf{C}_{\text{a}}^{\top} \\ \mathbf{B}_{\text{wa}}^{\top}(\delta) & -\xi & \mathbf{0} \\ \mathbf{C}_{\text{a}}\mathbf{P} & \mathbf{0} & -\xi \end{array} \right] < \mathbf{0}, \end{array} \right. \quad (\text{C.2})$$

onde

$$\Phi(\delta) = \mathbf{A}_{\text{a}}(\delta)\mathbf{P} + \mathbf{P}\mathbf{A}_{\text{a}}^{\top}(\delta) + \mathbf{B}_{\text{ua}}(\delta)\mathbf{W} + \mathbf{W}^{\top}\mathbf{B}_{\text{ua}}^{\top}(\delta),$$

e ganho de realimentação de estados $\mathbf{K} = \mathbf{P}\mathbf{W}^{-1}$.

```

1 %% CONTROLE ROBUSTO VIA LMIs
2 clc; close all; clear all;
3
4 %% Parametros do conversor para calculo do modelo dinamico
5 %% PARAMETROS DA CARGA
6 Io=0.55;
7 Vth=72*2.679;%Modelo com 72 LEDs em serie
8 rd=72*0.248;
9 Vo=Vth+rd*Io;
10 Po=Vo*Io;
11 Po_min=(48*2.679+48*0.248*Io/2)*Io/2;%Potencia minima
    considerando dimerizacao de 50%
12 Ro=Vo/Io;
13 %% PARAMETROS DE ENTRADA
14 deltaIo=0.10*Io; %10% de ondulacao em alta frequencia
15 Deltaio_lf=0.15*Io; %Projetado para 15% de ondulacao em baixa
    frequencia
16 VG_max=264*sqrt(2);%Maxima tensao de pico de entrada
17 VG_min=90*sqrt(2);%Minima tensao de pico de entrada
18 VB_min=110;%Minima tensao de barramento adotada
19 n=1;%RT do transformador
20 fs=50e3;%Frequencia de chaveamento
21 fr=50;%Frequencia da rede eletrica
22 % RAZAO CICLICA
23 D_bb=VB_min/(VB_min+VG_min); %conversor buck-boost
24 D_fly=Vo*n/(Vo*n+VB_min); %conversor flyback
25 D_max=min([D_bb D_fly]);

```

```

26 D_max=0.85*D_max; %maxima razao ciclica adotada
27
28 %% CONVERSOR BUCK-BOOST
29 Lbb=VG_min^2*D_max^2/(4*Po*fs); %indutancia buck-boost
30 LM=VB_min^2*D_max^2/(2*Po*fs); %indutancia de magnetizacao
31 VB_max=sqrt(LM/(2*Lbb))*VG_max; %maxima tensao de barramento
32 VM_max=VG_max+VB_max; %tensao maxima sobre o interruptor
33 D_min=(sqrt(4*Lbb*fs*Po_min))/(VG_max) % minima razao ciclica
34 VB_rms_2=(rd*Io^2+Vth*Io)*Rfl;
35 DeltaVB=Deltaio_lf*(Rfl*sqrt(Vth^2+4*(rd/Rfl)*VB_rms_2))/(2*
    VB_min);
36 CB=VG_min^2*D_max^2/(8*pi*VB_min*Lbb*fs*fr*DeltaVB); %calculo
    capacitor de barramento
37 %% CONVERSOR FLYBACK
38 deltVo=deltaIo*rd;
39 %calculo capacitor de saida
40 Co=((D_max*VB_min-LM*fs*(Deltaio_lf+Io))*((D_max*VB_min/(LM*fs))
    -Deltaio_lf-Io))/(2*Vo*fs*rd*deltaIo);
41 %% CONTROLE H_INFINITO
42 Vo_max = 220;% Maxima tensao de saida
43 Vo_min = 48*2.679+48*0.248*Io;% Minima tensao de saida
44 Rf = 2*LM*fs; % Variavel para simplificacao das equacoes
45 % Variacoes parametricas do sistema
46 a1_min = D_min^2*VB_min^2/Vo_max^2;
47 a1_max = D_max^2*VB_max^2/Vo_min^2;
48 a2_min = D_min*VB_min^2/Vo_max;
49 a2_max = D_max*VB_max^2/Vo_min;
50 a3_min = D_min^2*VB_min/Vo_max;
51 a3_max = D_max^2*VB_max/Vo_min;
52
53 LM=205.74e-6; % Indutancia de magnetizacao
54 Lbb=266.04e-6; % Indutor conversor buck-boost
55 CB=330e-6; % Capacitor de barramento
56 Co=68e-6; % Capacitor de saida
57 D_max=0.3; % Maxima razao ciclica
58 fs=40e3; %Frequencia de chaveamento
59 VG_max=265*sqrt(2); % Maxima tensao de pico de entrada
60 VB_min=80; % Minima tensao no barramento
61 VB_max=sqrt(LM/(2*Lbb))*VG_max; % Maxima tensao no barramento

```

```

62 D_min=(sqrt(2*LM*fs*Po_min))/(VG_max) % Calculo da minima razao
    ciclica
63 Vo_max = 68.425; % Maxima tensao de saida
64 Vo_min = 66.4375; % Minima tensao de saida
65 Rf = 2*LM*fs; % Variavel para simplificacao das equacoes
66 % Variacoes parametricas do sistema
67 phi_min = D_min^2/Vo_min^2;
68 phi_max = D_max^2/Vo_max^2;
69 beta_min = D_min/Vo_min;
70 beta_max = D_max/Vo_max;
71 gama_min = D_min^2/Vo_min^2;
72 gama_max = D_max^2/Vo_max^2;
73
74 %% PARAMETROS DA REGIAO LMI
75 zeta=0;
76 alpha=15;
77 theta=acos(zeta);
78 %Calculo da restricao do controlador
79 xc=1/(Co*2*pi*fs);
80 K1_max=0.1*D_max/((VB_max*D_min/(fs*LM))/(1+(rd/(xc))));
81
82 %% CALCULO DO CONTROLADOR
83 for r=200e3:20e3:500e3 %Variacao da regioao LMI
84 for CB=370e-6:-5e-6:5e-6 %Variacao da capacitancia
85 % VARIAVEIS INICIAIS DAS LMIs
86 setlmis([]);
87 gama = lmivar(1,[1 1]);
88 P=lmivar(1,[2 1]);
89 W=lmivar(2,[1 2]);
90 I=eye(2);
91 i=1;
92 % CALCULO DA ONDULACAO DE ACORDO COM A CAPACITANCIA
93 DeltaVB=(VG_min^2*D_max^2)/(CB*8*pi*VB_min*Lbb*fs*fr);
94
95 for a1=a1_min:a1_max-a1_min:a1_max
96     for a2=a2_min:a2_max-a2_min:a2_max
97         for a3=a3_min:a3_max-a3_min:a3_max
98             for rd=11.9040:17.8560-11.9040:17.8560
99

```

```

100 A=[-(1/(rd*Co)+(rd*a1)/(Rf*Co*rd)) 0;-1 0];
101 B=[(2*a2)/(Rf*Co*rd);0];
102 C=[1 0];
103 B2=[(2*a3)/(Rf*Co*rd);0];
104 Br=[0;1];
105
106
107 lmiterm([-i 1 1 P],1,1);
108 i=i+1;
109 lmiterm([i 1 1 P],A,1,'s');
110 lmiterm([i 1 1 P],2*alpha,1);
111 lmiterm([i 1 1 W],B,1,'s');
112
113 i=i+1;
114 lmiterm([i 1 1 P],-r,1);
115 lmiterm([i 1 2 P],A,1);
116 lmiterm([i 1 2 W],B,1);
117 lmiterm([i 2 2 P],-r,1);
118
119 i=i+1;
120 lmiterm([i 1 1 P],A,sin(theta));
121 lmiterm([i 1 1 P],1,A'*sin(theta));
122 lmiterm([i 1 1 W],B,sin(theta));
123 lmiterm([i 1 1 -W],1,B'*sin(theta));
124
125 lmiterm([i 1 2 P],A,cos(theta));
126 lmiterm([i 1 2 P],-1,A'*cos(theta));
127 lmiterm([i 1 2 W],B,cos(theta));
128 lmiterm([i 1 2 -W],-1,B'*cos(theta));
129
130 lmiterm([i 2 2 P],A,sin(theta));
131 lmiterm([i 2 2 P],1,A'*sin(theta));
132 lmiterm([i 2 2 W],B,sin(theta));
133 lmiterm([i 2 2 -W],1,B'*sin(theta));
134 i=i+1;
135
136 % NORMA H_INFINITY
137 lmiterm([i 1 1 P],A,1,'s');
138 lmiterm([i 1 1 W],B,1,'s');

```

```

139
140   lmiterm ([ i  1  2  0] ,B2);
141
142   lmiterm ([ i  1  3 -P] ,1 ,C') ;
143
144
145   lmiterm ([ i  2  2  gama] , -1 ,1);
146
147   lmiterm ([ i  2  3  0] ,0);
148
149   lmiterm ([ i  3  3  gama] , -1 ,1);
150
151   i=i+1;
152 end
153 end
154 end
155 end
156 lmis1=getlmis; % retorna as LMIs
157 c = mat2dec(lmis1,1,0,0); %% extrai o valor da variavel
158 [copt,xopt] = mincx(lmis1,c); % solva o ponto de minimo do
    sistema
159 gama=dec2mat(lmis1,xopt,1); %parametro de minimizacao obtido
160 P = dec2mat(lmis1,xopt,2); % matriz P obtida
161 W = dec2mat(lmis1,xopt,3); % matriz W
162 K=W*inv(P); %Calculo do ganho de realimentacao de estados
163 % ESCOLHA DO PONTO DE OPERACAO P/ ANALISE
164 ap=D_max^2*VB_min^2/Vo^2;
165 as=D_max*VB_min^2/Vo;
166 at=D_max^2*VB_min/Vo;
167 rd=17.8560;
168 A=[-(1/(rd*Co)+(rd*ap)/(Rf*Co*rd))  0;-1  0];
169 B=[(2*as)/(Rf*Co*rd);0];
170 B2=[(2*at)/(Rf*Co*rd);0];
171 % CALCULO DA ONDULACAO DE CORRENTE (io/vB)
172 FTMF_io_vb=ss(A+B*K,B2,C,0);
173 [G_120,phase,out]=bode(FTMF_io_vb,2*pi*100);
174 io_max=DeltaVB*G_120; %Calculo da ondulacao
175 % CALCULO DA ONDULACAO DA RAZAO CICLICA (d/vB)
176 FTMF_io=ss(A+B*K,B2,K,0);

```

```

177 [G_d, phase_d , out_d]=bode(FTMF_io, 2*pi*100);
178 D2=DeltaVB*G_d;% Calculo da ondulacao da rzao ciclica
179 %RESTRICOES DO CONTROLADOR
180 if abs(K(1)) <= 1.05 % Restricao do controlador
181 if D2 <= 2*(0.065) && io_max <= 0.15*Io %Restricao de ondulacao
182 Gd=G_d;
183 CB_min=CB;%MINIMO CAPACITOR PERMITIDO
184 Kc=K; %CONTROLADOR RESULTANTE
185 gama_final=gama; %MINIMO GANHO RESULTANTE
186 DeltaVB_max=DeltaVB; %ONDULACAO DE TENSÃO RESULTANTE NO
    BARRAMENTO
187 DeltaIo=DeltaVB_max*G_120; %ONDULACAO DE CORRENTE RESULTANTE
188 D_120=D2; % ONDULACAO RESULTANTE NA RAZAO CICLICA (pico a pico)
189 G=G_120;
190 H=G_d;
191 fprintf("REGIAO ENCONTRADA")
192 else
193     fprintf("Esta Regiao nao atende a ondulacao do sistema")
194 end
195 else
196     fprintf("Esta Regiao nao atende a restricao do
        controlador")
197
198 end
199 end
200 end

```


APÊNDICE D – Potência estimada na ESR

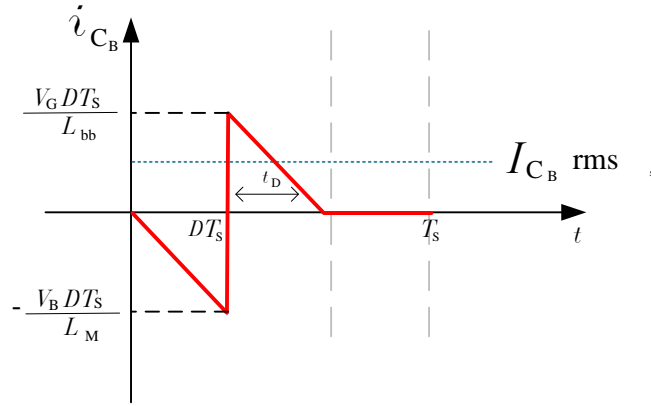
O envelhecimento dos capacitores eletrolíticos está diretamente associado ao aumento progressivo da sua resistência série equivalente (ESR). A potência dissipada na resistência série equivalente pode ser estimada pela equação (D.1):

$$P_{ESR}(t) = I_{\text{rms}}^2 \cdot ESR(t), \quad (\text{D.1})$$

em que I_{rms} representa o valor eficaz da corrente no capacitor no instante t , e $ESR(t)$ corresponde ao valor da resistência série equivalente do capacitor nesse mesmo instante.

O cálculo de I_{rms} é realizado a partir da forma de onda da corrente que circula no capacitor, ilustrada na Figura 64, e definida pela equação (D.2):

Figura 64 – Forma de onda da corrente de alta frequência no capacitor de barramento.



Fonte: Elaborado pelo autor (2025).

$$I_{\text{rms}} = I_{C_B, rms} = \sqrt{\frac{1}{T_s} \int_0^{T_s} i_{C_B}^2 dt}, \quad (\text{D.2})$$

sendo a corrente no capacitor dada por (D.3):

$$i_{C_B} = \begin{cases} -\frac{V_B}{L_M} t, & 0 \leq t \leq DT_s \\ -\frac{V_G DT_s}{td L_{bb}} t + \frac{V_G DT_s}{td L_{bb}} (DT_s + td), & DT_s < t \leq DT_s + td \\ 0, & DT_s + td < t \leq T_s \end{cases} \quad (\text{D.3})$$

Esse procedimento permite estimar as perdas adicionais decorrentes do aumento progressivo da ESR, que é um dos principais mecanismos de degradação dos capacitores eletrolíticos em aplicações de conversores de potência.