

**UNIVERSIDADE FEDERAL DE JUIZ DE FORA
FACULDADE DE ENGENHARIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

**SÍNTESE DE CONVERSORES RESSONANTES COM
ALTO FATOR DE POTÊNCIA E ALTA EFICIÊNCIA
PARA O ACIONAMENTO DE DIODOS EMISSORES
DE LUZ**

TESE DE DOUTORADO

Pedro Santos Almeida

Juiz de Fora, MG - Brasil
2014

PEDRO SANTOS ALMEIDA

**SÍNTESE DE CONVERSORES RESSONANTES COM ALTO FATOR
DE POTÊNCIA E ALTA EFICIÊNCIA PARA O ACIONAMENTO DE
DIODOS EMISSORES DE LUZ**

Tese apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Juiz de Fora, área de concentração: Sistemas Eletrônicos, como parte dos requisitos necessários para a obtenção do título de Doutor em Engenharia Elétrica.

Orientador: Prof. Henrique Antônio Carvalho Braga, Dr. Eng.
Co-Orientador: Prof. Marco Antonio Dalla Costa, Dr. Eng.

Juiz de Fora, MG - Brasil
2014

Ficha catalográfica elaborada através do Programa de geração automática da Biblioteca Universitária da UFJF, com os dados fornecidos pelo(a) autor(a)

Almeida, Pedro S..

Síntese de Conversores Ressonantes com Alto Fator de Potência e Alta Eficiência para o Acionamento de Diodos Emissores de Luz / Pedro S. Almeida. -- 2014.

176 p.

Orientador: Henrique A. C. Braga

Coorientador: Marco A. Dalla Costa

Tese (doutorado) - Universidade Federal de Juiz de Fora, Faculdade de Engenharia. Programa de Pós-Graduação em Engenharia Elétrica, 2014.

1. Eletrônica de potência. 2. Conversores CC-CC. 3. Diodos emissores de luz. I. Braga, Henrique A. C. , orient. II. Dalla Costa, Marco A. , coorient. III. Título.

PEDRO SANTOS ALMEIDA

SÍNTESE DE CONVERSORES RESSONANTES COM ALTO FATOR DE POTÊNCIA E ALTA EFICIÊNCIA PARA O ACIONAMENTO DE DIODOS EMISSORES DE LUZ

Tese apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Juiz de Fora, área de concentração: Sistemas Eletrônicos, como parte dos requisitos necessários para a obtenção do título de Doutor em Engenharia Elétrica.

Aprovada em 11 de dezembro de 2014.

BANCA EXAMINADORA

Prof. Henrique Antônio Carvalho Braga, Dr. Eng.
Universidade Federal de Juiz de Fora – UFJF
Orientador

Prof. Marco Antônio Dalla Costa, Dr. Eng.
Universidade Federal de Santa Maria – UFSM
Co-orientador

Prof. Arnaldo José Perin, Dr. Eng.
Universidade Federal de Santa Catarina – UFSC
Integrante

Prof. José Marcos Alonso Álvarez, Dr. Ing.
Universidad de Oviedo – UNIOVI (Gijón, Espanha)
Integrante

Prof. André Augusto Ferreira, Dr. Eng.
Universidade Federal de Juiz de Fora – UFJF
Integrante

Prof. Pedro Gomes Barbosa, D. Sc.
Universidade Federal de Juiz de Fora – UFJF
Integrante

AGRADECIMENTOS

Gostaria de agradecer ao meu orientador, Prof. Henrique Braga, pelo apoio no longo dos últimos 6 anos, e meu co-orientador e amigo, Prof. Marco Antônio Dalla Costa, com quem tive a oportunidade de conviver tanto em Santa Maria – RS quanto em Gijón –Asturias, Espanha, durante os dois estágios de estudos que tive a feliz oportunidade de fazer nestas cidades e universidades (UFESM e UNIOVI).

Também agradeço ao Prof. Marcos Alonso, que me recebeu de braços abertos na Espanha no segundo semestre de 2014 e ajudou muito durante todo o trabalho, e aos demais colegas da banca, Prof. Arnaldo Perin, Prof. Pedro Gomes Barbosa e Prof. André Augusto Ferreira, cujas contribuições excedem inclusive o conteúdo deste doutorado.

Também agradeço aos colegas com quem tive a oportunidade de compartilhar trabalhos e colaborar cientificamente durante os últimos 2 anos e meio: pesquisadores do NIMO e NAEP (UFJF), do GEDRE (UFESM) e do ce3i2 (UNIOVI) – em especial, Eng. Vitor Bender, Eng. Douglas Camponogara, Eng. Guilherme Márcio Soares, Prof. Tiago Marchesan, Prof. Ricardo do Prado, Eng. Milena Faria, Eng. Rodolfo Lacerda Valle, Eng. Pablo Furtado, Prof. Márcio Rodrigues, Prof. Cláudio Rodrigues, Eng. Alcindo Gandhi e Eng. Marlon Salmento, os quais certamente passaram de somente colegas de trabalho e colaboração inter-laboratorial para amigos e companheiros.

Finalmente, agradeço ao apoio dos familiares durante toda a longa jornada desta formação acadêmica em Engenharia Elétrica.

A Ciência é mais do que um corpo de conhecimentos. Ela é um modo de pensar; um modo de interrogar ceticamente o Universo, com uma compreensão sensata da falibilidade humana. Se nós não formos capazes de fazer questionamentos céticos, de interrogar aqueles que nos dizem que algo é verdadeiro, de ser cético com relação àqueles em posição de autoridade, então nós estamos à mercê do próximo charlatão incoerente – político ou religioso – que aparecer entre nós.

Carl Sagan (1934 – 1996), astrônomo, astrofísico, cosmologista, autor e divulgador da Ciência.

RESUMO

Este trabalho apresenta um estudo sobre o acionamento de diodos emissores de luz (LEDs) a partir da rede elétrica. Este estudo envolve uma análise sobre as características térmicas, elétricas e fotométricas dos LEDs visando a adequada caracterização estática e dinâmica da carga. Em seguida, com o objetivo de propor conversores com uma eficiência global superior, propõe-se a utilização de conversores ressonantes como estágio de controle de potência. Este estágio é precedido de um estágio pré-regulador do fator de potência, de forma a garantir uma baixa distorção harmônica total da corrente drenada da rede. Um estudo sistemático acerca das topologias de correção do fator de potência e de conversores ressonantes que podem compor cada um destes dois estágios é feito, visando compilar as características, vantagens e desvantagens de cada uma para o acionamento de LEDs. A partir deste estudo, foi possível propor uma estrutura integrada de conversor ressonante com um pré-regulador de alto fator de potência, que se mostrou adequado para acionar uma carga de 72 LEDs associados em série, com uma potência nominal aproximada de 100 W. O protótipo do conversor proposto atingiu uma eficiência global acima de 92%, com um fator de potência superior a 0,97 e distorção harmônica da corrente de entrada de cerca de 20%, com total observância aos parâmetros de qualidade de energia impostas pelas normatizações nacional e internacional. O projeto deste conversor também permitiu a eliminação dos capacitores eletrolíticos no circuito de potência do protótipo através da redução da capacitância; somente foram empregados capacitores de filme metalizado, o que contribuiu para elevar a vida útil do conversor, compatibilizando-a com a vida útil dos LEDs sendo acionados.

Palavras-chave: Diodos emissores de luz, Correção ativa do fator de potência, Acionamento de LEDs de potência, Substituição de capacitores eletrolíticos, Caracterização Fotoeletrotérmica de LEDs, Conversores ressonantes.

ABSTRACT

This work presents a study regarding the driving of light-emitting diodes (LEDs) fed from mains power. This study involves an analysis of the thermal, electrical and photometrical characteristics of the LEDs, aiming an adequate static and dynamical characterization of the load. Then, with the goal of proposing driving converters with a superior global efficiency, it is proposed the use of resonant conversion as the power control stage of the LED drivers. This stage is preceded by a power factor pre-regulator stage, so that a low total harmonic distortion on the input current can be achieved. A systematic study of the power factor correction topologies and resonant converters which might compose each of these two stages is done, therefore compiling the characteristics, advantages and disadvantages of each for the driving of LEDs. From this study, it was proposed an integrated converter structure of a resonant converter with a high power factor pre-regulator, which showed good compliance when driving an LED load composed of 72 series-associated LEDs, with nominal power of ca. 100 W. A prototype of the proposed converter has reached a global efficiency above 92%, with a power factor greater than 0.97 and total harmonic distortion of input current of ca. 20%, along with total compliance with the power quality parameters imposed by national and international standards. The design of this converter also permitted the elimination of the electrolytic capacitors from within the power circuitry of the prototype through capacitance reduction; only metalized film capacitors were employed, contributing to enhance the lifespan of the converter, making it compatible with the lifespan of the LEDs being driven.

Keywords: Light-Emitting Diodes, Power Factor Correction, LED Driving, Electrolytic Capacitor Avoidance, Photoelectrothermal Characterization of LEDs, Resonant Converters.

ÍNDICE DE FIGURAS

Figura 1.1 – Eficácia luminosa (histórica e projetada) de fontes de luz artificial modernas (DOE, 2012a).	20
Figura 1.2 – Diagrama esquemático do funcionamento de um LED, com um diagrama de níveis de energia indicado para cada região do cristal semiconductor.....	21
Figura 1.3 – Tensões diretas versus <i>bandgap</i> , para LEDs de diferentes materiais semicondutores (SCHUBERT, 2003, p. 63).	22
Figura 1.4 – Esquema construtivo de um LED de potência (ZORPETTE, 2002).	23
Figura 1.5 – Estrutura de um <i>chip</i> com tecnologia “ThinGaN” (LAUBSCH et al., 2010).	24
Figura 1.6 – Cortes transversais de <i>chips</i> em substrato de safira, com diferentes texturas superficiais (LEE et al., 2006).	24
Figura 1.7 – Diferentes encapsulamentos de LEDs de potência. Da esquerda para a direita: Cree XR-C, Nichia, Everlight EHP, OSRAM Dragon e Lumileds Rebel.....	24
Figura 1.8 – Espectro normalizado de um LED RGB de potência, obtido experimentalmente.	26
Figura 1.9 – Espectro normalizado de um LED de potência com conversão por fósforo, obtido experimentalmente.....	26
Figura 1.10 – Estrutura esquemática de um LED branco com conversão por fósforo: (a) com fósforo incorporado ao encapsulamento; (b) com conversão ao nível do <i>chip</i> (MENEHINI et al., 2010).	27
Figura 1.11 – Fluxo da potência e geração de calor em um LED branco moderno, acionado em 350 mA (LAUBSCH et al., 2010).	28
Figura 1.12 – Característica V-I de um LED de potência (ALMEIDA et al., 2011).	29
Figura 1.13 – Modelo elétrico linear equivalente para um LED de potência.....	30
Figura 1.14 – Curva do modelo linear apresentado comparado à curva do modelo não linear.	30
Figura 1.15 – Custo atual e futuro (projetado) de uma luminária LED, elencando as contribuições de cada componente do sistema (DOE, 2012b).	31
Figura 1.16 – Diagrama conceitual de um <i>driver</i> de dois estágios para o acionamento de LEDs a partir da rede elétrica, com correção do fator de potência.....	32
Figura 1.17 – Comparativo entre o volume e a densidade de carga de capacitores de filme metalizado de polipropileno e de capacitores eletrolíticos de valores nominais similares: a) capacitor de filme de 22 μF e 100 V – 10,5 cm^3 (20,95 kC/m^3), b) capacitor eletrolítico de 22 μF e 160 V – 5,3 cm^3 (66,42 kC/m^3), c) capacitor de filme de 2,2 μF e 400 V – 10,5 cm^3 (8,38 kC/m^3) e d) capacitor eletrolítico de 2,2 μF e 450 V – 4,1 cm^3 (24,15 kC/m^3). Régua em centímetros.	35
Figura 2.1 – Interações entre as grandezas térmicas, elétricas e fotométricas em um sistema de iluminação semicondutora (BENDER, 2012).	41
Figura 2.2 – Efeito da temperatura na característica tensão versus corrente de um LED, evidenciando uma queda praticamente linear na tensão de limiar (BENDER, 2012).	42

Figura 2.3 – Curvas de tensão versus corrente de um LED de potência para várias temperaturas de junção – comparação entre o modelo matemático e dados experimentais....	43
Figura 2.4 – Modelo através de circuito térmico de um LED assentado em um dissipador. ...	44
Figura 2.5 – Circuito térmico para N LEDs idênticos assentados em um mesmo dissipador..	45
Figura 2.6 – Modelo eletrotérmico completo aproximado para um LED assentado em um dissipador. Adaptado de BENDER et al. (2013b).....	46
Figura 2.7 – Curvas características de fluxo luminoso normalizado: (a) sob temperatura constante e (b) sob corrente constante. Adaptado de LUMILEDS (2012).....	47
Figura 2.8 – Curvas características idealizadas do fluxo normalizado para um LED utilizando uma aproximação linear: (a) sob temperatura constante e (b) sob corrente constante.	48
Figura 2.9 – Curvas estáticas teóricas de fluxo luminoso e eficácia luminosa, para três dissipadores diferentes.....	49
Figura 2.10 – Aparato experimental utilizado na caracterização fotoeletrotérmica estática.	51
Figura 2.11 – Curvas de fluxo luminoso, eficácia luminosa e temperaturas para o LED A. ...	52
Figura 2.12 – Curvas de fluxo luminoso, eficácia luminosa e temperaturas para o LED B. ...	52
Figura 2.13 – Curvas de fluxo luminoso, eficácia luminosa e temperaturas para o LED C. ...	52
Figura 2.14 – Fotos (a) visível e (b) térmica dos três módulos com os LEDs A, B e C (da esquerda para a direita), quando alimentados com a corrente de projeto I_N respectiva.	53
Figura 2.15 – Aparato experimental utilizado na caracterização fotoeletrotérmica dinâmica.	54
Figura 2.16 – Formas de onda hipotéticas de corrente nos LEDs para (a) uma ondulação percentual praticamente nula, (b) uma ondulação percentual de 100% ($\Delta I = I_N$) e (c) uma ondulação percentual de 200% ($\Delta I = 2I_N$).	54
Figura 2.17 – Degradação do fluxo e da eficácia luminosa em função do aumento da ondulação percentual de corrente para o LED A ($I_N = 700$ mA).	55
Figura 2.18 – Degradação do fluxo e da eficácia luminosa em função do aumento da ondulação percentual de corrente para o LED B ($I_N = 350$ mA).....	55
Figura 2.19 – Degradação do fluxo e da eficácia luminosa em função do aumento da ondulação percentual de corrente para o LED C ($I_N = 500$ mA).....	55
Figura 2.20 – Evolução das coordenadas cromáticas para os módulos de LEDs (a) A, (b) B e (c) C para todos os valores de ondulação analisados (alguns pontos estão sobrepostos pois nenhuma mudança cromática foi observada entre testes adjacentes). Alguns pontos de interesse estão destacados na legenda. As cruzetas (+) são os pontos experimentais.	57
Figura 2.21 – Geração de <i>flicker</i> em sistemas SSL, representando uma oscilação periódica de iluminância como resultado de uma corrente com ondulação senoidal.	58
Figura 2.22 – Aparato experimental utilizado para avaliar a geração de <i>flicker</i> nos LEDs.	59
Figura 2.23 – Gráficos de (a) pico e vale de iluminância normalizados e (b) <i>flicker</i> para os 3 módulos de LEDs ensaiados em função da ondulação percentual de corrente. O ensaio foi realizado na temperatura ambiente (T_{amb}) e corrente nominal (I_N) especificada para cada módulo.	61
Figura 2.24 – Ensaio de ondulação de corrente com amplitude constante excursionando o valor médio de corrente pela característica parabólica de fluxo do módulo de LED.....	61

Figura 2.25 – <i>Flicker</i> gerado pelo conjunto com 6 LEDs A em função da corrente média para uma ondulação de amplitude constante de 210 mA.	62
Figura 2.26 – <i>Flicker</i> gerado pelo conjunto com 6 LEDs B em função da corrente média para uma ondulação de amplitude constante de 105 mA.	62
Figura 2.27 – <i>Flicker</i> gerado pelo conjunto com 6 LEDs C em função da corrente média para uma ondulação de amplitude constante de 180 mA.	62
Figura 2.28 – Transitório fotoeletrotérmico para o módulo A. CH1 – tensão do módulo (5 V/div), CH2 – corrente do módulo (250 mA/div), CH3 – temperatura do dissipador (10 °C/div), CH4 – fluxo luminoso (aprox. 245 lm/div). Escala de tempo: 400 s/div.	64
Figura 2.29 – Formas de onda obtidas durante os ensaios envolvendo medição de <i>flicker</i> com o módulo A: CH1 (1 V/div) – tensão de saída do circuito com fotodiodo (sensor integrado TSL13S), CH2 (250 mA/div) – corrente aplicada ao módulo para (a) 30%, (b) 50% e (c) 80% de ondulação de corrente. Escala de tempo: 4 ms/div.	65
Figura 3.1 – Estrutura genérica de um <i>driver</i> de dois estágios cascateados (PFC e PC) e com conversão ressonante no estágio PC, com cada subsistema destacado.	69
Figura 3.2 – Retificadores de alto fator de potência com ponte retificadora baseados nos conversores (a) buck, (b) boost, (c) buck-boost, (d) flyback, (e) SEPIC, (f) Ćuk e (g) Zeta. ...	72
Figura 3.3 – Formas de onda típicas de um PFC buck operado em DCM: (a) tensões de entrada e de barramento indicando o intervalo de condução junto às correntes de alta frequência (no MOSFET) e de baixa frequência (drenada da rede elétrica); (b) formas de onda de tensão e de corrente na entrada do retificador.	74
Figura 3.4 – Curvas de (a) fator de potência e (b) distorção harmônica da corrente de entrada para o conversor buck operando como PFC em DCM em função do ângulo de condução θ da corrente (DALLA COSTA et al., 2008).	74
Figura 3.5 – Formas de onda típicas de um PFC boost operado em DCM: (a) tensões de entrada e de barramento junto às correntes de alta frequência (no indutor) e de baixa frequência (drenada da rede elétrica); (b) formas de onda de tensão e de corrente na entrada do retificador.	76
Figura 3.6 – Curvas de (a) fator de potência e distorção harmônica da corrente de entrada e (b) conteúdo harmônico da corrente em função do ganho estático para o conversor boost operando como PFC em DCM.	76
Figura 3.7 – Formas de onda típicas dos PFCs buck-boost, flyback e Zeta operados em DCM: (a) tensões de entrada e de barramento junto às correntes de alta frequência (no MOSFET) e de baixa frequência (drenada da rede elétrica); (b) formas de onda de tensão e de corrente na entrada do retificador.	77
Figura 3.8 – Formas de onda típicas dos PFCs SEPIC e Ćuk operados em DCM: (a) tensões de entrada e de barramento junto às correntes de alta frequência (no indutor L_1) e de baixa frequência (drenada da rede elétrica); (b) formas de onda de tensão e de corrente na entrada do retificador.	78
Figura 3.9 – Topologias de retificadores boost de alto fator de potência sem a ponte retificadora: (a) <i>dual-boost</i> e (b) <i>totem-pole</i>	79
Figura 3.10 – Possível esquema de comando dos MOSFETs dos retificadores BL boost.	80
Figura 3.11 – Formas de onda vistas da baixa frequência para os conversores PFC sem ponte (a) <i>dual-boost</i> e (b) <i>totem-pole</i>	81

Figura 3.12 – Detalhe das formas de onda de corrente no indutor e nos MOSFETs para os conversores PFC sem ponte (a) <i>dual-boost</i> e (b) <i>totem-pole</i>	81
Figura 3.13 – Retificadores de alto fator de potência <i>bridgeless</i> (a) Ćuk e (b) SEPIC propostos por SABZALI et al. (2011).	82
Figura 3.14 – Retificadores de alto fator de potência <i>bridgeless</i> (a) Ćuk e (b) SEPIC propostos em SAHID et al. (2011) e SAHID et al. (2010), respectivamente.	82
Figura 3.15 – Retificador <i>bridgeless</i> SEPIC de alto fator de potência proposto por MAHDAVI & FARZANEHFARD (2011).	82
Figura 3.16 – Retificador <i>bridgeless</i> buck de alto fator de potência proposto por JANG & JOVANOVIĆ (2011).....	83
Figura 3.17 – Retificadores <i>bridgeless</i> de alto fator de potência baseados na topologia flyback: (a) conversor PFC proposto por MOK et al. (2011) e (b) conversor PFC proposto por GARCIA et al. (2013).	83
Figura 3.18 – Formas de onda de corrente, tensão e potência para um ciclo de comutação dissipativa de um MOSFET, mostrando os mecanismos típicos de perdas.	84
Figura 3.19 – Topologias de inversores de alta frequência alimentados em tensão: (a) meia ponte com barramento simétrico, (b) meia ponte com barramento assimétrico, (c) push-pull alimentado em tensão e (d) ponte completa alimentado em tensão.	86
Figura 3.20 – Esquema de modulação assimétrica para os inversores de alta frequência alimentados em tensão do tipo (a) meia ponte com barramento simétrico e (b) meia ponte com barramento assimétrico.	86
Figura 3.21 – Esquema de modulação <i>phase-shift</i> com tensão de saída em 3 níveis para o inversor de alta frequência alimentados em tensão do tipo ponte completa.	87
Figura 3.22 – Conteúdo harmônico normalizado das formas de onda de tensão na saída dos inversores de alta frequência do tipo (a) meia ponte com modulação assimétrica e (b) ponte completa com modulação <i>phase-shift</i>	88
Figura 3.23 – Formas de onda de tensão na saída do inversor para (a) modulação assimétrica com inversor em meia ponte e (b) modulação <i>phase-shift</i> com inversor em ponte completa..	89
Figura 3.24 – Topologias de inversores de alta frequência alimentados em corrente: (a) meia ponte alimentado em corrente, (b) push-pull alimentado em corrente, (c) ponte completa alimentado em corrente e (d) conversor classe E (sem o tanque ressonante).....	90
Figura 3.25 – Circuitos tanque comumente empregados em conversores CC-CC com carga ressonante: (a) filtro LC série ressonante, (b) filtro LC paralelo ressonante, (c) filtro LCC série-paralelo ressonante e (d) filtro LLC série-paralelo ressonante.....	92
Figura 3.26 – Análise no domínio da frequência do filtro ressonante LC série para a componente fundamental da tensão de entrada: (a) circuito original e (b) circuito normalizado.	94
Figura 3.27 – Gráficos de caracterização do filtro ressonante LC série.....	95
Figura 3.28 – Análise no domínio da frequência do filtro ressonante LC paralelo para a componente fundamental da tensão de entrada: (a) circuito original e (b) circuito normalizado.	97
Figura 3.29 – Gráficos de caracterização do filtro ressonante LC paralelo.	98

Figura 3.30 – Análise no domínio da frequência do filtro ressonante LCC série-paralelo para a componente fundamental da tensão de entrada: (a) circuito original e (b) circuito normalizado.	99
Figura 3.31 – Gráficos de caracterização do filtro ressonante LCC série-paralelo.	101
Figura 3.32 – Análise no domínio da frequência do filtro ressonante LLC série-paralelo para a componente fundamental da tensão de entrada: (a) circuito original e (b) circuito normalizado.	103
Figura 3.33 – Gráficos de caracterização do filtro ressonante LLC série-paralelo.	105
Figura 3.34 – Topologias de retificadores de alta frequência: (a) em ponte, (b) de onda completa com transformador de alta frequência com derivação central, (c) com retificadores síncronos utilizando MOSFETs.	107
Figura 3.35 – Filtros passa-baixas de saída: (a) de primeira ordem com entrada capacitiva (para retificadores alimentados em corrente) e (b) de segunda ordem com entrada indutiva (para retificadores alimentados em tensão).	108
Figura 3.36 – Ensaio de propagação da ondulação de tensão do barramento para os LEDs utilizando (a) nenhum conversor de interface e (b) um conversor série ressonante.	109
Figura 3.37 – Módulo de LEDs empregado no experimento com o conversor série ressonante.	110
Figura 3.38 – Aparato experimental do conversor série ressonante utilizado para o estudo.	111
Figura 3.39 – Formas de onda no protótipo: (a) vistas da alta frequência (10 μ s/div) – tensão na saída do inversor (CH1, 100 V/div), corrente ressonante (CH2, 1 A/div), tensão na saída do filtro ressonante (CH3, 100 V/div) e tensão de saída (CH4, 50 V/div); (b) vistas da baixa frequência (4 ms/div) – tensão de barramento, (CH1, 100 V/div), corrente de saída (CH2, 500 mA/div) e tensão de saída (CH4, 25 V/div), todas para uma ondulação de tensão de $k_{vb} = 15\%$ (120 Hz), mostrando a atenuação pelo CSR.	113
Figura 3.40 – Curvas teóricas e dados experimentais com e sem o conversor série ressonante de interface, mostrando atenuação da ondulação e a conseqüente redução de capacitância de barramento.	113
Figura 4.1 – Topologias individuais das estruturas (a) PFC <i>bridgeless</i> boost <i>totem-pole</i> e (b) conversor <i>half-bridge</i> série ressonante com barramento simétrico.	117
Figura 4.2 – Topologia do conversor ressonante integrado de alto fator de potência <i>bridgeless</i> boost <i>half-bridge</i> para o acionamento de LEDs de potência. A célula de comutação e os capacitores de barramento são comuns a ambos os estágios PFC e PC.	118
Figura 4.3 – Esquema de modulação assimétrica para o conversor BLAHB: (a) formas de onda de comando, sincronismo e na entrada do conversor e (b) representação via circuitos lógicos de um esquema de geração dos pulsos complementares sincronizados com a rede.	119
Figura 4.4 – Etapas de funcionamento do conversor BLAHB para o semiciclo positivo da rede ($v_g > 0$) dentro de um ciclo completo de comutação.	120
Figura 4.5 – Etapas de funcionamento do conversor BLAHB para o semiciclo negativo da rede ($v_g < 0$) dentro de um ciclo completo de comutação.	122
Figura 4.6 – Formas de onda teóricas para a operação do conversor BLAHB no pico de tensão do semiciclo positivo da rede ($v_g = V_G$).	123

Figura 4.7 – Detalhe do processo real de comutação ZVS considerando as capacitâncias parasitas dos interruptores e a existência de um tempo morto: (a) condução de M_2 , bloqueio de M_1 , (b) bloqueio de ambos MOSFETs e descarga de C_{DS1} , (c) comando de condução para M_1 e circulação da corrente por seu canal no sentido reverso, (d) inversão da corrente ressonante e condução em sentido convencional (direto) pelo canal de M_1 .	124
Figura 4.8 – Formas de onda utilizadas para relacionar o capacitor de barramento equivalente do PFC à ondulação de tensão.	128
Figura 4.9 – Luminária com o módulo de 72 LEDs utilizado como carga.	129
Figura 4.10 – Tensão da rede (CH1, 100 V/div) e corrente de entrada do conversor BLAHB (CH2, 500 mA/div). Escala de tempo: 10 ms/div.	131
Figura 4.11 – Tensão de saída (CH1, 100 V/div), corrente de saída (CH2, 250 mA/div) e tensão de barramento (CH3, 100 V/div), mostrando a propagação da ondulação de tensão no conversor e a ação atenuadora do CSR. Escala de tempo: 10 ms/div.	132
Figura 4.12 – Formas de onda do ponto de vista da baixa frequência (a – 2 ms/div) e detalhe de alta frequência no pico do semiciclo positivo da rede (b – 8 μ s/div): tensão no ponto central da ponte inversora (CH1, 250 V/div) e corrente no indutor boost (CH2, 1 A/div).	133
Figura 4.13 – Formas de onda do ponto de vista da baixa frequência (a – 2 ms/div) e detalhe de alta frequência no pico do semiciclo positivo da rede (b – 8 μ s/div): tensão no ponto central da ponte inversora (CH1, 250 V/div) e corrente no tanque ressonante (CH2, 500 mA/div).	134
Figura 4.14 – Tensão (CH1, 250 V/div) e corrente (CH2, 2 A/div) em ambos os MOSFETs – M_1 (a) e M_2 (b) – no pico do semiciclo positivo da rede. Escala de tempo: 8 μ s/div.	135
Figura 4.15 – Tensão (CH1, 250 V/div) e corrente (CH2, 2 A/div) em ambos os MOSFETs – M_1 (a) e M_2 (b) – no vale do semiciclo negativo da rede. Escala de tempo: 8 μ s/div.	135
Figura 4.16 – Conteúdo harmônico da corrente de entrada confrontado com os limites da normatização da IEC 61000-3-2, classe C.	136
Figura 4.17 – Foto do protótipo do <i>driver</i> de LEDs de 100 W baseado no conversor BLAHB.	137
Figura 4.18 – Esquema de medição das potências reais de entrada e saída utilizando medidor de potência digital WT230.	138
Figura 5.1 – Circuito equivalente do conversor BLAHB alimentando uma carga de LEDs para fins de modelagem média.	141
Figura 5.2 – Diagrama de blocos representando o conversor BLAHB integrado para perturbações de pequenos sinais em torno do ponto de operação.	143
Figura 5.3 – Formas de onda para obtenção do modelo médio do estágio PFC.	144
Figura 5.4 – Circuito equivalente para análise de pequenos sinais do conversor.	146
Figura 5.5 – Circuitos para análise do estágio PC série ressonante através de um transformador com acoplamento CC: (a) modelo estático e (b) modelo linearizado de pequenos sinais.	148
Figura 5.6 – Circuitos para análise de pequenos sinais do estágio PC: (a) considerando perturbações na razão cíclica somente e (b) considerando perturbações na tensão de barramento somente.	149

Figura 5.7 – Resultados de simulação em malha aberta do conversor integrado BLAHB comparados ao que pode ser obtido a partir do modelo médio de pequenos sinais respondendo a perturbações na tensão de pico da rede e na razão cíclica.....	152
Figura 5.8 – Topologia proposta para o controle em malha fechada do conversor BLAHB.	153
Figura 5.9 – Gráficos de (a) resposta em frequência e (b) lugar das raízes da função de transferência saída-contrôle, $T_d(s)$	153
Figura 5.10 – Gráficos de (a) lugar das raízes e (b) resposta em frequência, ambos da função de transferência de malha aberta (FTMA) com o controlador integral.	155
Figura 5.11 – Resposta em frequência da sensibilidade a ruído do controle.....	155
Figura 5.12 – Gráficos de resposta em frequência do conversor compensado (i.e., em malha fechada) e não compensado (i.e., somente a planta).	156
Figura 5.13 – Simulação em malha fechada do conversor, com o controlador integral implementado rejeitando distúrbios da rede elétrica.	157
Figura 5.14 – Simulação em malha fechada do conversor, mostrando o seguimento da referência de corrente pela malha de controle.	157
Figura 5.15 – Representação em diagrama de blocos do controlador discreto e modelo simplificado do atraso de cálculo e amostragem.	159
Figura 5.16 – Fotos da (a) placa de desenvolvimento do microcontrolador TIVA TM4C123G e (b) placa de interface confeccionada para compatibilizar o microcontrolador ao protótipo.	160
Figura 5.17 – Esquema completo do protótipo, com o filtro EMI, microcontrolador, circuitos auxiliares e comunicação serial.	161
Figura 5.18 – Filtro EMI de modo diferencial e modo comum e a respectiva placa.	161
Figura 5.19 – <i>Driver</i> de MOSFET isolado e respectiva placa.....	161
Figura 5.20 – Sensor de corrente isolado e respectiva placa.	161
Figura 5.21 – Esquema detalhado dos buffers de entrada e saída da placa de interface.	162
Figura 5.22 – Circuito isolado utilizado para gerar os pulsos de sincronismo que sinalizam o início dos semiciclos positivo (SYNC POS) e negativo (SYNC NEG) da rede.	163
Figura 5.23 – Esquema de sincronização utilizando os comparadores analógicos do microcontrolador e os pulsos do circuito de sincronismo.	163
Figura 5.24 – Esquema de geração dos pulsos do PWM, da interrupção de amostragem e do cálculo da razão cíclica na malha de controle.	164
Figura 5.25 – Esquema completo da implementação microcontrolada do controle do conversor BLAHB.....	165
Figura 5.26 – Pulsos gerados pelo circuito de sincronismo e <i>flags</i> sinalizando a interrupção gerada no início de cada semiciclo da rede: tensão da rede (R1, 500 V/div), pulsos de saída do circuito de sincronismo SYNC POS (CH1, 2 V/div), pulsos de saída do circuito de sincronismo SYNC NEG (CH2, 2 V/div), <i>flag</i> de interrupção do comparador que detecta o semiciclo positivo (CH3, 2 V/div) e <i>flag</i> de interrupção do comparador que detecta o semiciclo negativo (CH4, 2 V/div). Escala de tempo: 4 ms/div.....	165
Figura 5.27 – Formas de onda da amostragem e cálculos da malha de controle: em (a), <i>flag</i> de interrupção no pico da contagem do módulo PWM (CH1, 2 V/div), <i>flag</i> do tempo de	

amostragem e conversão do ADC (CH2, 5 V/div), *flag* do tempo de cálculo da razão cíclica (CH3, 5 V/div) e os pulsos complementares que são gerados pelo módulo PWM (CH4 e R1, 5 V/div), em escala de tempo de 10 μ s/div. Em (b), as mesmas formas de onda mostradas em (a), porém em detalhe (escala de 1 μ s/div)..... 166

Figura 5.28 – Detalhe do esquema de sincronismo: (a) mostra uma transição do semiciclo negativo para o semiciclo positivo da rede; (b) mostra uma transição do semiciclo positivo para o semiciclo negativo da rede. CH1 e CH2 (2 V/div) são os sinais de comando dos MOSFETs M_1 e M_2 , respectivamente. CH3 e CH4 (2 V/div) são os *flags* indicando as interrupções dos comparadores analógicos (C0 e C1) durante o processo de sincronismo. Escala de tempo: 20 μ s/div..... 167

Figura 5.29 – Seguimento de referência de corrente pelo *driver* para dois degraus consecutivos comandados remotamente (de 100% para 75% da nominal, e de 75% para 50%): corrente de saída (CH2, 250 mA/div) e corrente de entrada do conversor (CH3, 500 mA/div). Escala de tempo: 40 ms/div..... 168

ÍNDICE DE TABELAS

Tabela 1.1 – Cor da luz, comprimento de onda e energia dos fótons (YAM; HASSAN, 2005).	22
Tabela 2.1 – Parâmetros dos LEDs utilizados na caracterização estática.	50
Tabela 2.2 – Comparativo da degradação de fluxo e eficácia para os 3 modelos de LEDs.	56
Tabela 2.3 – Comparativo das diferenças cromáticas em relação a uma ondulação nula.	57
Tabela 3.1 – Valores de indutância e capacitância equivalentes para cada uma das quatro topologias de circuito tanque ressonante analisadas.....	93
Tabela 3.2 – Parâmetros do protótipo utilizado para investigar a propagação da ondulação de tensão no conversor série ressonante.....	110
Tabela 4.1 – Parâmetros do protótipo do conversor BLAHB.	130
Tabela 5.1 – Parâmetros do modelo de pequenos sinais.	151

ÍNDICE DE SIGLAS E ABREVIATURAS

- ADC. *Conversor Analógico-Digital (do inglês, Analog to Digital Converter)*
AM. *Modulação de amplitude (do inglês, Amplitude Modulation)*
BL. *Sem ponte retificadora (do inglês, Bridgeless)*
BLAHB. *Bridgeless Boost Asymmetrical Half-Bridge*
CA. *Corrente alternada*
CC. *Corrente contínua*
CCM. *Modo de condução contínuo (do inglês, Continuous Conduction Mode)*
COB. *Chip-on-board*
CSR. *Conversor série ressonante*
DCM. *Modo de condução descontínuo (do inglês, Discontinuous Conduction Mode)*
EMI. *Interferência eletromagnética (do inglês Electromagnetic Interference)*
FP. *Fator de potência*
GaN. *Nitreto de gálio*
HB. *Alto-brilho (do inglês, High-Brightness)*
HF. *Alta frequência (do inglês, High-frequency)*
HID. *Descarga em alta pressão (do inglês, High-Intensity Discharge)*
InGaN. *Nitreto de índio-gálio*
LTI. *Linear e invariante no tempo (do inglês, Linear Time-Invariant)*
PC. *Controle de potência (do inglês, Power Control)*
PFC. *Correção do fator de potência (do inglês, Power Factor Correction)*
PWM. *Modulação da largura de pulso (do inglês, Pulse Width Modulation)*
RGB. *Vermelho, verde e azul (do inglês, Red-Green-Blue)*
SEPIC. *Single-Ended Primary-Inductance Converter*
SR. *Retificador síncrono (do inglês, Synchronous Rectifier)*
SSL. *Iluminação de estado sólido (do inglês, Solid State Lighting)*
THD. *Distorção harmônica total (do inglês, Total Harmonic Distortion)*
UART. *Universal Asynchronous Receiver/Transmitter*
YAG. *Granada de ítrio e alumínio (do inglês, Yttrium Aluminium Garnet)*
ZCS. *Comutação sob corrente nula (do inglês, Zero Current Switching)*
ZVS. *Comutação sob tensão nula (do inglês, Zero Voltage Switching)*

SUMÁRIO

1. INTRODUÇÃO.....	19
1.1. DIODOS EMISSORES DE LUZ.....	19
1.2. CONVERSORES PARA O ACIONAMENTO DE LEDS DE POTÊNCIA.....	31
1.3. PROPOSTAS DA TESE	38
2. CARACTERIZAÇÃO FOTOELETROTÉRMICA.....	40
2.1. INTRODUÇÃO.....	40
2.2. ANÁLISE ESTÁTICA.....	41
2.3. ANÁLISE DINÂMICA.....	53
2.4. CONCLUSÕES PARCIAIS.....	64
3. SÍNTESE DE CONVERSORES PARA O ACIONAMENTO DE LEDS DE POTÊNCIA... ..	68
3.1. INTRODUÇÃO.....	68
3.2. TOPOLOGIAS DE CORREÇÃO ATIVA DO FATOR DE POTÊNCIA	70
3.2.1. TOPOLOGIAS CONVENCIONAIS COM PONTE RETIFICADORA..	72
3.2.2. TOPOLOGIAS SEM PONTE RETIFICADORA.....	79
3.3. TOPOLOGIAS DE CONVERSORES RESSONANTES.....	84
3.3.1. TOPOLOGIAS DE INVERSORES DE ALTA FREQUÊNCIA.....	85
3.3.2. TOPOLOGIAS DE FILTROS RESSONANTES.....	90
3.3.2.1. <i>FILTRO RESSONANTE LC SÉRIE</i>	93
3.3.2.2. <i>FILTRO RESSONANTE LC PARALELO</i>	96
3.3.2.3. <i>FILTRO RESSONANTE LCC SÉRIE-PARALELO</i>	99
3.3.2.4. <i>FILTRO RESSONANTE LLC SÉRIE-PARALELO</i>	103
3.3.3. TOPOLOGIAS DE RETIFICADORES DE ALTA FREQUÊNCIA.....	106
3.4. ESTUDO DE UM CONVERSOR CC-CC SÉRIE RESSONANTE QUANTO À ATENUAÇÃO DA ONDULAÇÃO DE BAIXA FREQUÊNCIA.....	108
3.5. CONCLUSÕES PARCIAIS.....	114
4. CONVERSOR RESSONANTE INTEGRADO DE ALTO FATOR DE POTÊNCIA SEM PONTE RETIFICADORA.....	116
4.1. INTRODUÇÃO.....	116
4.2. DESCRIÇÃO DO CONVERSOR INTEGRADO BRIDGELESS BOOST ASYMMETRICAL HALF-BRIDGE	117
4.2.1. TÉCNICA DE MODULAÇÃO DO CONVERSOR.....	118
4.2.2. ESTÁGIOS DE FUNCIONAMENTO E OPERAÇÃO DO CIRCUITO.....	119
4.2.3. DESCRIÇÃO MATEMÁTICA E EQUAÇÕES DE PROJETO	125
4.3. PROTÓTIPO E RESULTADOS EXPERIMENTAIS.....	128

4.4. CONCLUSÕES PARCIAIS.....	138
5. MODELAGEM E CONTROLE DO CONVERSOR COM IMPLEMENTAÇÃO DIGITAL MICROCONTROLADA	140
5.1. INTRODUÇÃO.....	140
5.2. MODELAGEM DE PEQUENOS SINAIS DO CONVERSOR INTEGRADO.....	140
5.2.1. MODELAGEM DO ESTÁGIO PFC	144
5.2.2. MODELAGEM DO ESTÁGIO PC.....	147
5.2.3. FUNÇÕES DE TRANSFERÊNCIA GLOBAIS DO CONVERSOR INTEGRADO	150
5.3. VALIDAÇÃO DO MODELO E PROJETO DO CONTROLADOR DE CORRENTE.....	151
5.4. IMPLEMENTAÇÃO MICROCONTROLADA DO CONTROLE DO CONVERSOR.....	158
5.5. CONCLUSÕES PARCIAIS.....	169
6. CONCLUSÃO E PROPOSTAS DE TRABALHOS FUTUROS.....	170
PRODUÇÃO CIENTÍFICA RESULTANTE DESTE DOUTORADO	173
REFERÊNCIAS	176

1. INTRODUÇÃO

1.1. DIODOS EMISSORES DE LUZ

Os diodos emissores de luz, ou LEDs, são dispositivos semicondutores de única junção P-N que quando percorridos por uma corrente elétrica emitem fótons a partir da recombinação de portadores de carga na junção semicondutora. Esse fenômeno é conhecido como eletroluminescência, e foi descrito pela primeira vez por Henry Joseph Round, em 1907, para um cristal de carbeto de silício (SiC), que emitiu luz amarelo-esverdeada quando foi exposto a uma diferença de potencial elétrico (SCHUBERT, 2003, p. 2).

Durante muito tempo, desde sua introdução na década de 1960 como componentes eletrônicos práticos, esses dispositivos foram empregados com a função majoritária de serem indicadores luminosos em equipamentos eletroeletrônicos, de baixa intensidade luminosa e baixa potência. Mais recentemente, os LEDs começaram a ser empregados em iluminação semafórica, luzes indicadoras externas em veículos e em iluminação de emergência, devido à introdução na década de 1990 (DUPUIS; KRAMES, 2008) dos LEDs de alta intensidade ou de alto brilho (LEDs HB).

Os LEDs de luz branca foram desenvolvidos em meados da década de 1990, a partir de filmes de GaN que eram crescidos em substratos de safira e usados na produção de LEDs azuis e verdes; com a aplicação de uma camada adequada de fósforo sobre o *chip*, era possível criar LEDs que emitiam luz branca (DUPUIS; KRAMES, 2008). Ao fim da década de 1990, surgem os primeiros LEDs de potência brancos, baseados em *chips* de InGaN, passíveis de serem aplicados em sistemas de iluminação de estado sólido (DUPUIS; KRAMES, 2008), i.e., iluminação empregando dispositivos semicondutores emissores de luz (também chamada de *solid state lighting*, SSL).

Desde a introdução da tecnologia dos LEDs brancos de potência, a eficiência de conversão dos dispositivos tem crescido de forma exponencial. Segundo LAUBSCH et al. (2010), a eficiência da extração de luz em emissores baseados em InGaN pode superar 80%, em nível do *chip*, com dispositivos desde 100 mW até vários watts por *chip*. Com eficácias luminosas que já superam uma centena de lumens por watt, é estimado que os LEDs brancos de potência possam atingir figuras tão altas quanto 200 lm/W (YE et al., 2010) ou até mesmo

300 lm/W no futuro próximo (STEVENSON, 2009), mesmo quando acionados em potência nominal.

A evolução comparada dos LEDs com relação a outras tecnologias de iluminação pode ser vista na Figura 1.1, que mostra a melhora de eficácia luminosa em uma taxa muito acelerada e com perspectivas de superar as mais modernas e eficientes lâmpadas de descarga da atualidade: as de descarga em alta pressão (HID), como as de vapor de sódio e de multivapores metálicos, e as de descarga em baixa pressão, como as fluorescentes tubulares.

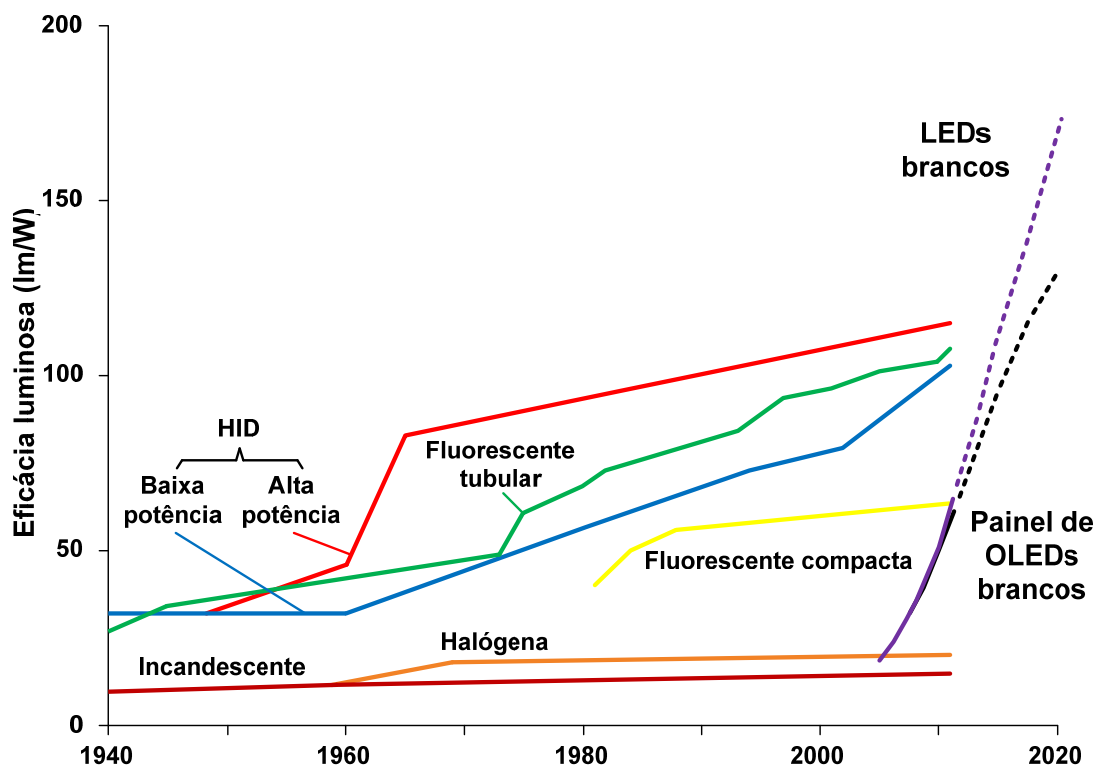


Figura 1.1 – Eficácia luminosa (histórica e projetada) de fontes de luz artificial modernas (DOE, 2012a).

Os diodos emissores de luz são construídos com semicondutores dopados (i.e., com impurezas selecionadas inseridas na estrutura cristalina do semicondutor intrínseco), formando uma junção P-N, de forma similar aos diodos retificadores convencionais. Os semicondutores do tipo N são dopados com impurezas selecionadas de forma a criar um cristal no qual há excesso de elétrons, enquanto os semicondutores do tipo P são dopados com impurezas que criam um cristal no qual há deficiência de elétrons, característica interpretada fisicamente como um excesso de lacunas. Quando o dispositivo é polarizado por um campo elétrico no sentido anodo-catodo (polarização direta), um fluxo de elétrons se estabelece da

região N para a região P, no sentido do maior potencial do campo elétrico, enquanto um movimento aparente de lacunas da região P para a região N também se estabelece, de forma dual. Se um elétron adquire energia suficiente para atravessar da região N para a região P, a partícula passa de um nível de energia superior (banda de condução) para um nível de energia inferior (banda de valência) e recombina-se com uma lacuna na região P. Isto é ilustrado na Figura 1.2, quando um LED é polarizado diretamente.

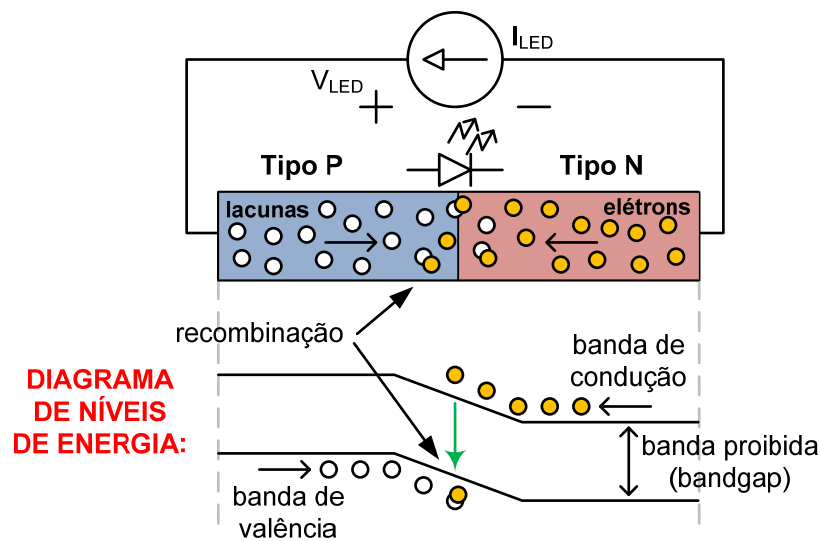


Figura 1.2 – Diagrama esquemático do funcionamento de um LED, com um diagrama de níveis de energia indicado para cada região do cristal semiconductor.

Na Figura 1.2, é mostrado um diagrama de níveis de energia das partículas envolvidas enquanto atravessam o cristal semiconductor. O processo de recombinação que acontece na junção semicondutora faz com que o elétron perca energia; essa energia perdida é na verdade convertida em um fóton, cujo comprimento de onda (λ) é dado pela diferença entre os níveis de energia (HELD, 2008, p. 4), segundo a equação (1.1), na qual E_g é a energia da banda proibida (*bandgap*) e h é a constante de Planck ($6,62606957 \times 10^{-34}$ J.s).

$$E_g = \frac{h}{\lambda} \quad (1.1)$$

Esta diferença de energia E_g é dependente do material semiconductor. Desta forma, o comprimento de onda do fóton emitido (i.e., a cor da luz) é função do semiconductor utilizado na construção do LED.

Maiores níveis de energia da banda proibida implicam em menores comprimentos de onda, devido ao princípio de quantização da energia fundamental e sua relação com o comprimento de onda do fóton, o que também implica em maiores tensões diretas do dispositivo LED em si (SCHUBERT, 2003). Isto pode ser claramente visto correlacionando o *bandgap* com os respectivos comprimentos de onda de emissão em LEDs diversos, e suas tensões diretas sob corrente constante, como é feito na Figura 1.3.

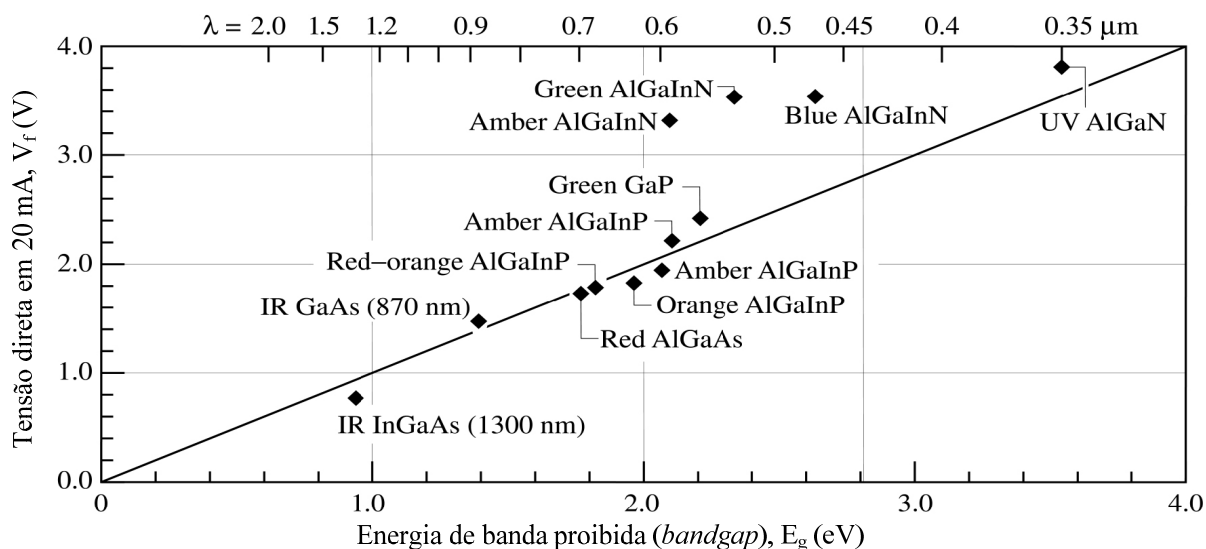


Figura 1.3 – Tensões diretas versus *bandgap*, para LEDs de diferentes materiais semicondutores (SCHUBERT, 2003, p. 63).

A Tabela 1.1 mostra como se relacionam os comprimentos de onda com as cores e energias dos fótons emitidos, dentro e nos limites do espectro visível.

Tabela 1.1 – Cor da luz, comprimento de onda e energia dos fótons (YAM; HASSAN, 2005).

Cor da luz emitida	Comprimento de onda (λ)	Energia do fóton ($E_\lambda = h.c/\lambda$)
Ultravioleta	< 390 nm	> 3,18 eV
Violeta	390-455 nm	2,72-3,18 eV
Azul	455-490 nm	2,53-2,72 eV
Ciano	490-515 nm	2,41-2,53 eV
Verde	515-570 nm	2,18-2,41 eV
Amarelo	570-600 nm	2,06-2,18 eV
Laranja	600-625 nm	1,98-2,06 eV
Vermelho	625-720 nm	1,72-1,98 eV
Infravermelho	> 720 nm	< 1,72 eV

Dentre os vários tipos de diodos emissores de luz inorgânicos, destacam-se para aplicação em iluminação os chamados LEDs de potência. A construção física destes componentes é de tal forma a permitir tanto a remoção de calor do *chip* quanto para possibilitar o máximo em extração de luz do semicondutor. Um encapsulamento plástico é utilizado para abrigar o *chip* do LED, que fica assentado sobre um dissipador metálico de cobre ou alumínio (ŽUKAUSKAS et al., 2002), conectado aos terminais do dispositivo por finos fios metálicos (*bond wires*) de alumínio, cobre ou ouro. As estruturas dissipadoras são utilizadas para transferir o calor gerado no *chip* para uma superfície de dissipação maior e para o ambiente externo, evitando o superaquecimento do componente e sua possível destruição, depreciação do fluxo luminoso ou significativa redução da vida útil. Na Figura 1.4, é mostrada uma perspectiva em corte de um LED de potência e o esquema construtivo próximo ao *chip*, com as camadas de material destinadas à produção e extração de luz.

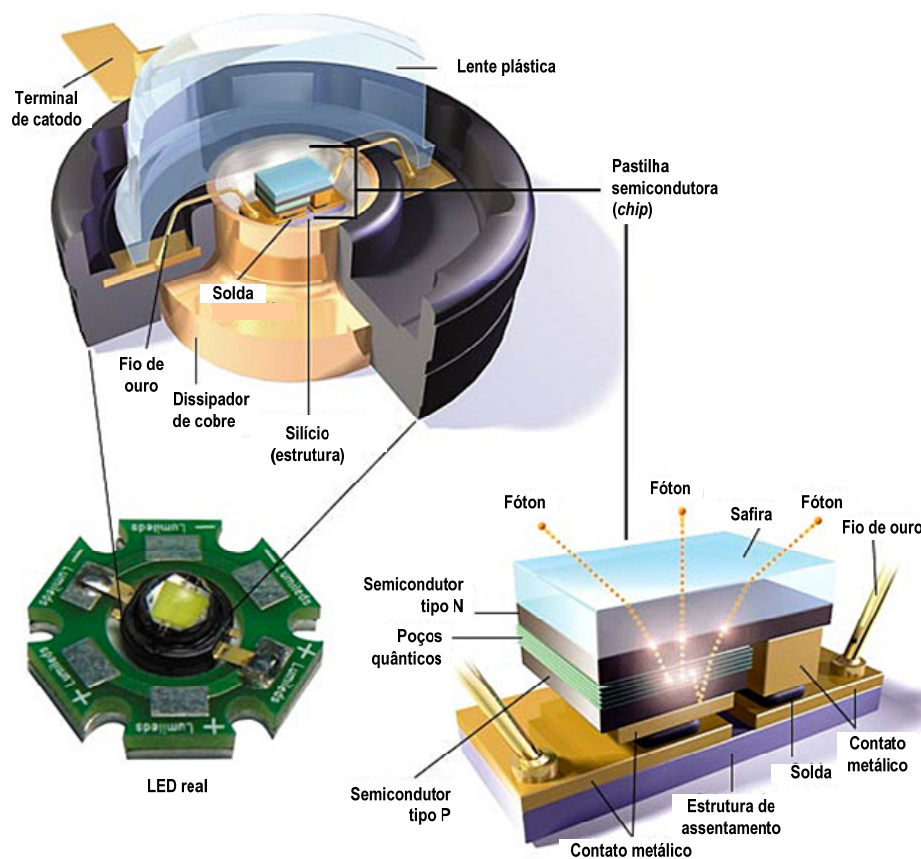


Figura 1.4 – Esquema construtivo de um LED de potência (ZORPETTE, 2002).

Diversas tecnologias concorrentes foram desenvolvidas para possibilitar a máxima extração de luz da pastilha (*chip*) semicondutora. Sendo o *chip* geralmente constituído de um

material altamente refrativo (com índice de refração muito superior ao do ar), tanto a geometria quanto as camadas de material incorporadas devem ser pensadas de modo a melhorar a eficiência de extração luminosa do LED.

Algumas destas tecnologias são ilustradas a seguir. Na Figura 1.5 é mostrado o *chip* de um LED de potência com superfície estruturada para extração da luz, e seu corte transversal. Na Figura 1.6, são apresentados cortes transversais de *chips* com texturas superficiais para aumentar a extração de luz.

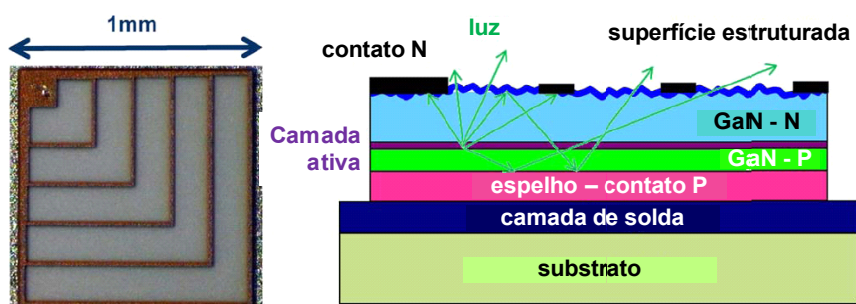


Figura 1.5 – Estrutura de um *chip* com tecnologia “ThinGaN” (LAUBSCH et al., 2010).

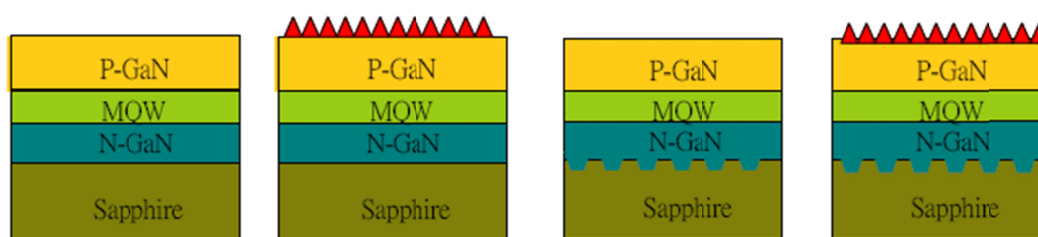


Figura 1.6 – Cortes transversais de *chips* em substrato de safira, com diferentes texturas superficiais (LEE et al., 2006).

Uma larga gama de diferentes encapsulamentos plásticos ou cerâmicos também é empregada nestes dispositivos. Alguns destes encapsulamentos, de diferentes fabricantes, são mostrados na Figura 1.7.

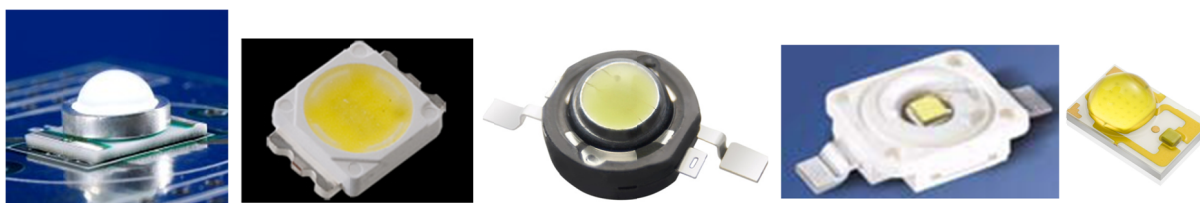


Figura 1.7 – Diferentes encapsulamentos de LEDs de potência. Da esquerda para a direita: Cree XR-C, Nichia, Everlight EHP, OSRAM Dragon e Lumileds Rebel.

Apesar de existirem LEDs que emitem luz nos mais variados comprimentos de onda, a possibilidade de se produzir luz branca a partir destes dispositivos semicondutores é de interesse especial para aplicações em iluminação artificial. Os LEDs brancos de potência, em específico, por serem capazes de produzir maior fluxo luminoso por dispositivo, encontram aplicação emergente tanto em sistemas de iluminação geral quanto em iluminação pública.

Como os semicondutores possuem emissões de luz em comprimentos de onda específicos, com finas linhas espectrais dadas como função do *bandgap* de cada material, a produção de luz branca para aplicações em iluminação externa ou interna não pode ser realizada por somente um cristal semicondutor, que em geral produz luz monocromática.

A luz branca é definida como uma sensação resultante da excitação combinada, em determinadas taxas, dos três tipos de cones presentes no olho humano: cones S, que respondem com pico entre os comprimentos de onda de 420 nm a 440 nm; cones M, respondendo com pico nos comprimentos de onda entre 530 nm a 540 nm; e cones L, com pico entre 560 nm e 580 nm (WYSZECKI; STILES, 1982). A estimulação combinada dos três tipos de células S, M e L, em taxas específicas, produz a sensação de luz branca. É possível fazer isto, por exemplo, empregando-se duas fontes monocromáticas ditas complementares (como azul e amarelo), ou três fontes monocromáticas próximas dos picos de sensibilidade dos cones (azul, verde e vermelho). O processo empregando duas fontes é dito dicromático, enquanto o processo empregando três fontes é dito tricromático (SCHUBERT, 2003, p. 333).

Com os LEDs é possível produzir a luz branca essencialmente de duas maneiras: com o método tricromático, usando síntese aditiva com as três cores primárias de luz incidente, ou pelo método dicromático de conversão com fósforo.

No primeiro método, são empregados três ou mais *chips*, em geral emitindo nos comprimentos de onda próximos ao vermelho, verde e azul, simultaneamente.

No segundo método, é empregado somente um *chip*, emitindo no comprimento de onda do azul, e uma camada de um fósforo especial (granada de ítrio e alumínio – YAG, dopado com cério – YAG:Ce) é adicionada para converter parte da luz azul para comprimentos de onda maiores, próximos ao amarelo, em um fenômeno denominado fosforescência. Esses são conhecidos como LEDs brancos com conversão por fósforo (ou *phosphor-converted LEDs*).

O espectro de um LED RGB de potência produzindo luz branca é dado na Figura 1.8, mostrando os três picos de emissão de cada um dos *chips* encapsulados, enquanto o espectro

de um LED de potência com conversão por fósforo (branco frio) é dado na Figura 1.9, mostrando somente os dois picos de emissão (do LED azul e do fósforo conversor).

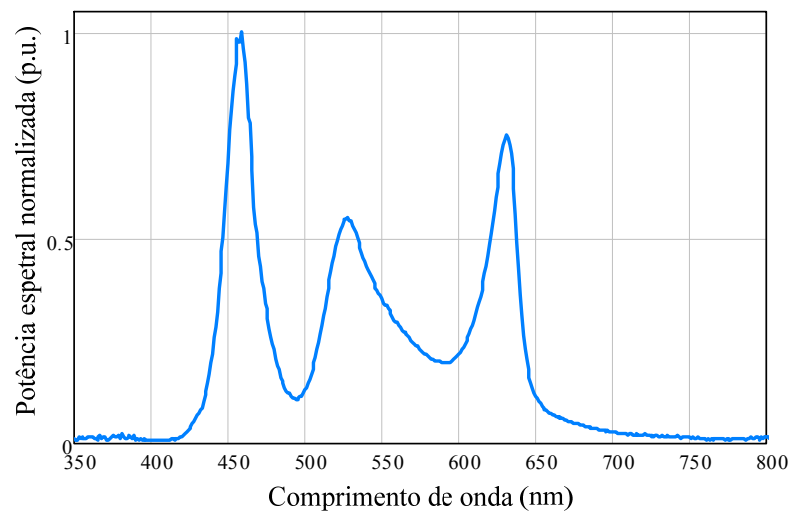


Figura 1.8 – Espectro normalizado de um LED RGB de potência, obtido experimentalmente.

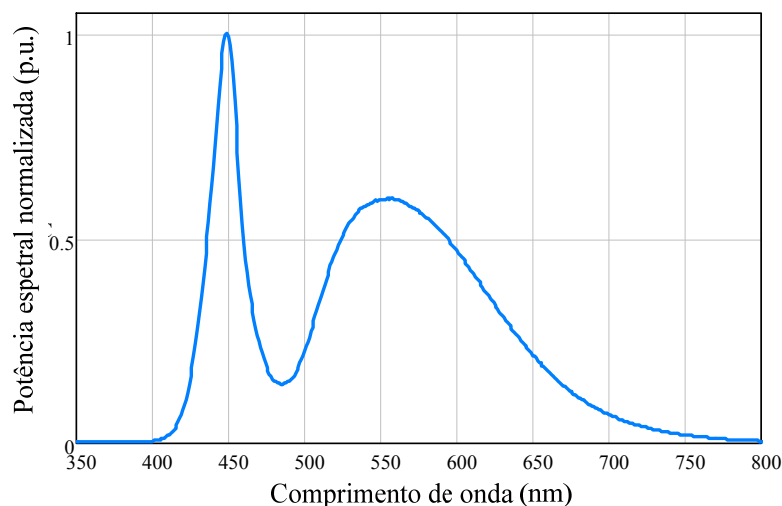


Figura 1.9 – Espectro normalizado de um LED de potência com conversão por fósforo, obtido experimentalmente.

Apesar de ambas as alternativas serem capazes de produzir luz branca, a maior parte dos LEDs brancos hoje utiliza a técnica de conversão por fósforo. Isto acontece porque, em geral, a eficácia luminosa das fontes decresce com o aumento da multicromaticidade (SCHUBERT, 2003, p. 346). Os materiais semicondutores mais comumente empregados na produção de LEDs brancos com conversão por fósforo são o GaN e o InGaN, que emitem luz azul em comprimentos de onda próximos a 440 nm. O fósforo YAG:Ce empregado para a conversão de parte da radiação azul para comprimentos de onda mais longos possui pico de

absorção entre 420 nm e 480 nm, enquanto seu pico de reemissão é próximo de 530 nm (YE et al., 2010), como claramente visto na Figura 1.9.

Algumas variações construtivas dos LEDs brancos de potência com conversão por fósforo quanto à distribuição do material fosforescente sobre o *chip* são mostradas na Figura 1.10.

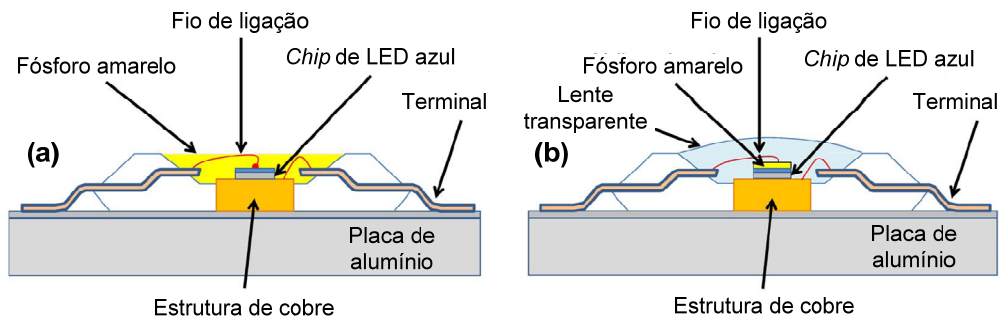


Figura 1.10 – Estrutura esquemática de um LED branco com conversão por fósforo: (a) com fósforo incorporado ao encapsulamento; (b) com conversão ao nível do *chip* (MENECHINI et al., 2010).

A vida útil dos LEDs é certamente um dos principais atrativos da tecnologia. A maior parte dos fabricantes especifica algo em torno de 50 mil horas em suas folhas de dados, com 30% de redução do fluxo nos LEDs quando acionados em potência nominal. Algumas estimativas conservadoras são de que a vida útil mínima seja de 40 mil horas (ISHIZAKI et al., 2007), mesmo quando submetidos a estresse térmico. Outra estimativa, obtida com extrapolações exponenciais a partir de testes de vida acelerados, é de que a vida útil dos LEDs brancos de potência seja de 100 mil horas, sob o critério de que 50% dos dispositivos testados terão pelo menos 70% do fluxo luminoso inicial (chamado de L70B50), mesmo em temperaturas de junção de até 135 °C (LAUBSCH et al., 2010). Esse período é equivalente a mais de 11 anos de uso contínuo do dispositivo. A longa vida útil esperada para os LEDs encontra apelo junto a quaisquer sistemas de iluminação, uma vez que pode implicar em uma drástica redução na troca de lâmpadas e luminárias, com conseqüente redução dos custos de manutenção do sistema. No entanto, a vida útil é intimamente relacionada à temperatura de operação a qual os dispositivos estão submetidos; maiores temperaturas implicam em maiores taxas de degradação do *chip* e do encapsulamento e, conseqüentemente, do fluxo luminoso.

A questão da dissipação térmica se torna, portanto, relevante ao lidar com os LEDs de potência. O aquecimento da junção pode acarretar diversos problemas: deslocamento

cromático, redução de fluxo luminoso, degradação acelerada do *chip* e do encapsulamento e até mesmo a falha catastrófica e prematura do dispositivo.

Parte da energia entregue ao LED é transformada em fluxo radiante, mas parte é perdida na junção e propaga-se na forma de calor no *chip*. LAUBSCH et al. (2010) mostra uma estimativa das perdas que acontecem no processo de conversão de potência elétrica em potência radiante, como indicado na Figura 1.11.

A Figura 1.11 mostra perdas de origem elétrica (ôhmicas) – 13%, perdas devido à limitação na eficiência quântica interna – “IQE”, 21,7%, perdas devido à limitação na eficiência de extração de luz do *chip* – “LEC”, 9,2%, e perdas na extração de luz do encapsulamento – “LEP”, 2,8%. Desta forma, a eficiência de conversão da energia elétrica em fluxo radiante¹ é de 53,3% neste caso; 46,7% da potência injetada no dispositivo é perdida na forma de calor. A extração desse calor é importante, pois o aquecimento é um dos mecanismos físicos que limitam a confiabilidade dos LEDs, mesmo que a temperatura de junção não seja excedida de seu limite (BUSO et al., 2008).

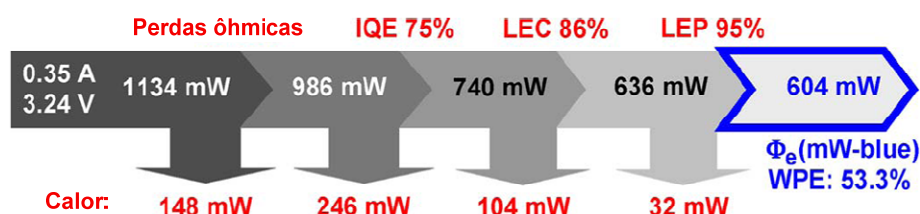


Figura 1.11 – Fluxo da potência e geração de calor em um LED branco moderno, acionado em 350 mA (LAUBSCH et al., 2010).

Para o acionamento do LED em determinados níveis de potência é mandatório o uso de um dissipador térmico. Na sua ausência, aumenta o impacto do auto-aquecimento do *chip* devido às recombinações não radiantes; o calor gerado e que não é extraído implica em um decréscimo visível na capacidade do LED de emitir luz (BUSO et al., 2008).

O projeto de um sistema de iluminação com LEDs deve seguir, portanto, metodologias que incluam o dimensionamento dos dissipadores térmicos. O dimensionamento da dissipação pode ser feito através de simples circuitos térmicos ou, de uma forma mais completa, empregando correlações entre as características térmicas de dissipadores (resistência térmica) e características elétricas e fotométricas dos LEDs (HUI & QIN, 2009; BENDER, 2012).

¹ O fluxo radiante, assim como a potência elétrica, é medido em watts (W), sendo interpretado como a potência da radiação, independente de sua sensibilidade ao olho humano.

Quanto à característica elétrica, um único LED pode ser visto como um diodo semiconductor formado por uma junção P-N. Sua curva tensão versus corrente pode ser representada através de uma pequena modificação da equação de Shockley, inserindo na equação o efeito de uma resistência parasita série (SCHUBERT, 2003, p. 60). Assim, a equação para descrever a tensão do LED V_{LED} como função da corrente I_{LED} é dada por (1.2).

$$V_{LED}(I_{LED}) = \frac{n_i k T_j}{q_e} \ln\left(\frac{I_{LED}}{I_S}\right) + R_S I_{LED} \quad (1.2)$$

Na equação (1.2), n_i é um fator de idealidade, T_j é a temperatura de junção (em kelvin), R_S é a resistência série do LED e I_S é a corrente de saturação de polarização reversa. A constante k é a constante de Boltzmann ($1,3806504 \times 10^{-23}$ J/K) e q_e é a carga elementar do elétron ($1,602176487 \times 10^{-19}$ C). Essa equação representa o LED como um diodo real em série com uma resistência R_S .

A curva resultante da equação (1.2) pode ser vista na Figura 1.12, obtida experimentalmente para um LED branco de potência OSRAM LUW-W5PM Golden Dragon Plus. Para este LED, $n_i k T_j q_e^{-1} = 165$ mV, $I_S = 2,3$ nA e $R_S = 412$ m Ω , como mostrado em ALMEIDA et al. (2011).

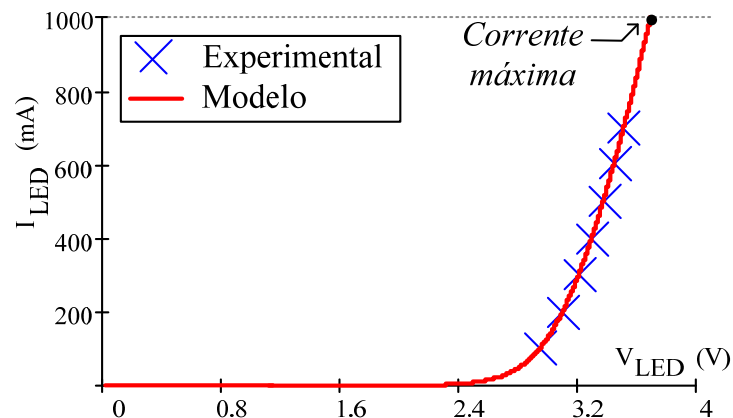


Figura 1.12 – Característica V-I de um LED de potência (ALMEIDA et al., 2011).

A curva do modelo apresentada na Figura 1.12 é resultado de uma equação não linear. Uma aproximação linear por partes pode ser mais útil, por representar o LED eletricamente como uma combinação de elementos lineares e idealizados. Um modelo adequado é aproximar a curva do LED como sendo a de uma fonte de tensão em série com uma resistência, sem permitir, no entanto, passagem de corrente no sentido negativo. Uma

implementação conceitual disto é feita empregando-se um diodo ideal, uma fonte de tensão V_t que representa a tensão de limiar (*threshold*) do LED e uma resistência dinâmica série r_d que dá a inclinação da curva do LED quando polarizado diretamente. Este circuito equivalente é mostrado na Figura 1.13, e sua representação matemática é dada por (1.3).

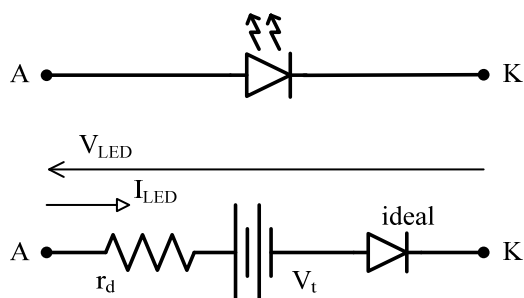


Figura 1.13 – Modelo elétrico linear equivalente para um LED de potência.

$$V_{LED} = r_d I_{LED} + V_t \quad (1.3)$$

A curva do modelo linear equivalente obtida da equação (1.3) é comparada à curva não linear obtida a partir da equação (1.2) na Figura 1.14, para o mesmo LED. Para esta curva linear, os parâmetros obtidos do LED em questão foram $r_d = 700 \text{ m}\Omega$ e $V_t = 2,96 \text{ V}$.

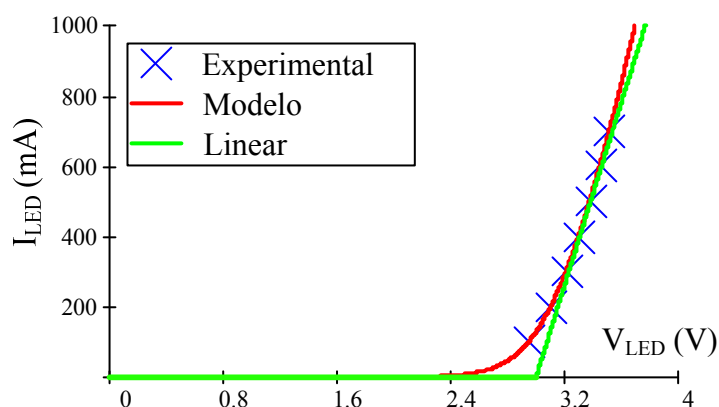


Figura 1.14 – Curva do modelo linear apresentado comparado à curva do modelo não linear.

É possível notar que a aproximação é adequada para representar o LED por um equivalente linear, desde que a operação seja mantida distante da região de joelho da curva.

Para fins de projeto do conversor de acionamento dos LEDs, o modelo linear pode ser utilizado satisfatoriamente, contanto que os parâmetros r_d e V_t sejam obtidos experimentalmente ou a partir de dados de fabricante.

1.2. CONVERSORES PARA O ACIONAMENTO DE LEDS DE POTÊNCIA

Para o adequado acionamento de LEDs de potência aplicados em sistemas de iluminação, faz-se necessário o uso de um controlador de potência, geralmente um conversor eletrônico de potência operando como uma fonte de corrente constante para a carga (um ou mais módulos de LEDs), uma vez que os dispositivos são incapazes de regular a própria corrente se forem conectados a uma fonte de tensão. Estes dispositivos de controle são denominados na literatura como “*LED drivers*”, ou simplesmente “*drivers*” (ALONSO et al., 2012a; BRITTO et al., 2008; DOE, 2012b; HUI et al., 2010).

Como mostrado em DOE (2012b, p. 25), o *driver* contribui com cerca de 10% a 20% do custo total de um sistema de iluminação de estado sólido no atual estágio da tecnologia. Essa parcela é significativa; mesmo se levado em conta que o custo total das luminárias LED tende a diminuir no futuro, como mostrado na Figura 1.15, a maior parte da redução de custo se deve à tendência dos próprios dispositivos LED se tornarem cada vez mais baratos. Os *drivers* apresentam uma redução menos acentuada no seu custo – portanto a contribuição relativa do custo do *driver* no custo total das luminárias continuará a ser significativa, o que os torna um importante nicho de pesquisa em engenharia.

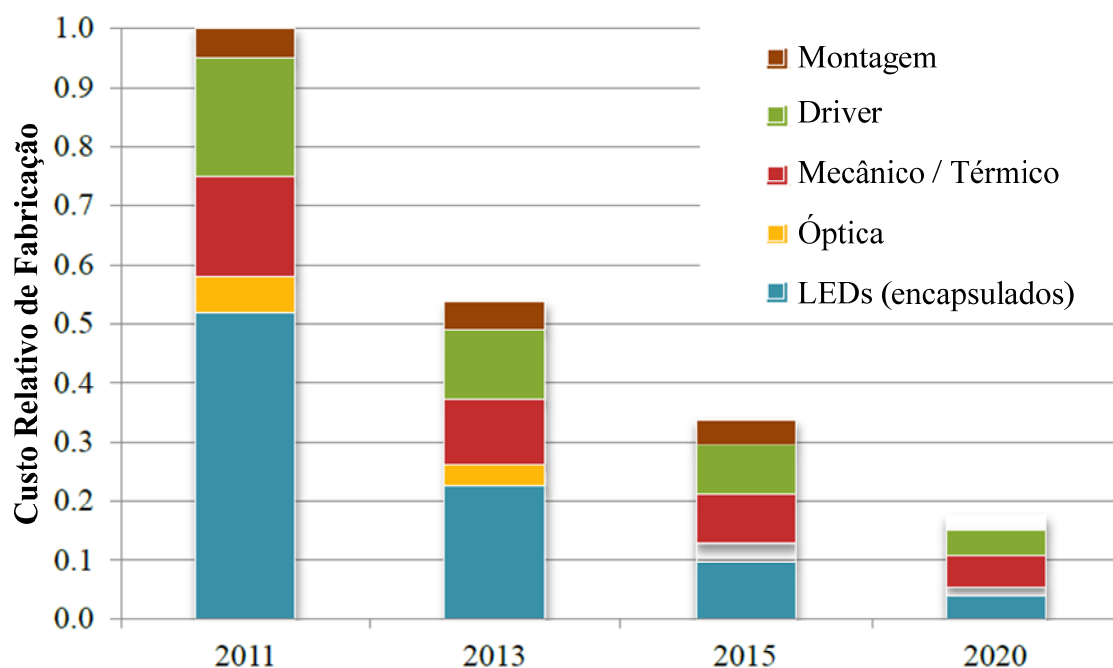


Figura 1.15 – Custo atual e futuro (projetado) de uma luminária LED, elencando as contribuições de cada componente do sistema (DOE, 2012b).

O método de acionamento dos LEDs de potência tem implicações diversas na qualidade e na estabilidade da luz emitida pelos dispositivos. O *driver* em si é um elemento de grande interesse para pesquisa, uma vez que existem demandas de se melhorar a eficiência de conversão elétrica, reduzir o custo, aumentar sua vida útil – compatibilizando-a com a vida útil dos LEDs em si – e também de se implementar funções avançadas, tais como proteções para condições anormais de funcionamento ou surtos, controle da intensidade luminosa (*dimming*, ou “dimerização”), telegestão, comunicação e controle remoto, entre outros.

A rede elétrica é a fonte de energia mais comumente disponível para sistemas de iluminação geral e pública. Por isto, os *drivers* que operam conectados à rede elétrica (*off-line drivers*) são de especial interesse dentro do campo de estudo do acionamento de LEDs, uma vez que também envolvem a problemática da conversão de tensão alternada em tensão contínua (retificação) e as conseqüentes questões relativas à correção do fator de potência e da distorção harmônica da corrente drenada da rede elétrica (acima de níveis de potência estipulados por norma). Há também a questão da filtragem da oscilação de potência instantânea monofásica em 120 Hz (no caso de uma frequência da rede de 60 Hz) resultante da conversão CA-CC, o que impõe um limite inferior no tamanho dos elementos de filtragem (mais especificamente nos capacitores).

A Figura 1.16 mostra um diagrama conceitual de um *driver* de dois estágios para acionar LEDs a partir da rede elétrica, explicitando algumas formas de onda típicas. O estágio de correção do fator de potência (PFC) tem por objetivo emular uma carga essencialmente resistiva para a rede elétrica, garantindo assim alto fator de potência (FP) e baixa distorção harmônica total (THD) de corrente. O estágio de controle de potência (PC) tem por objetivo estabilizar a corrente nos LEDs.

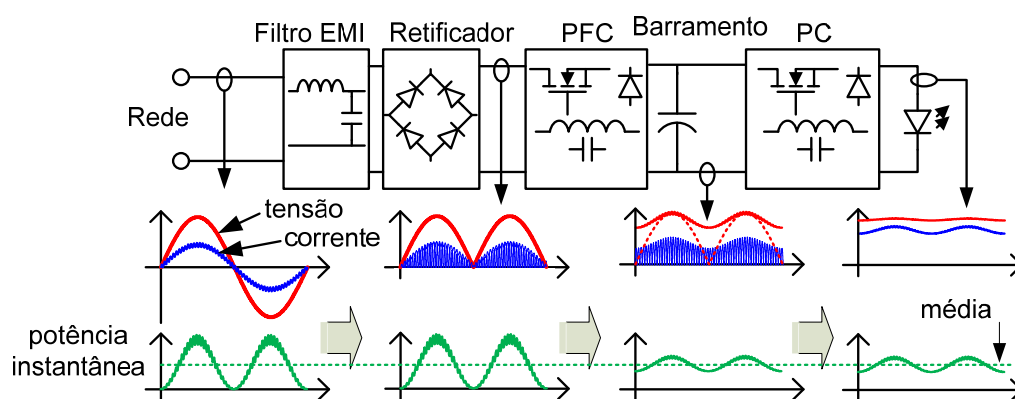


Figura 1.16 – Diagrama conceitual de um *driver* de dois estágios para o acionamento de LEDs a partir da rede elétrica, com correção do fator de potência.

Ambos os estágios compartilham um barramento CC intermediário, onde há um grande capacitor de filtragem, desacoplando os estágios em baixa frequência. Este elemento passivo é responsável por filtrar a oscilação de potência monofásica, permitindo que a tensão de barramento obtida a partir do processo de retificação seja praticamente contínua, com uma oscilação (*ripple*) em 120 Hz que será menor em amplitude quanto maior a capacitância empregada no barramento.

Infelizmente, os *drivers* de LEDs constituem o elo mais fraco em se tratando de durabilidade de um sistema SSL. Um estudo envolvendo 5.400 luminárias LED para uso externo (DOE, 2013), operadas por 6.300 horas cada, mostrou uma taxa de falhas 0,56% (29 luminárias dentre as 5.400 instaladas). Dentre as falhas catastróficas, 59% se deviam ao sistema eletrônico de alimentação; em 52% de todos os casos, a falha era no circuito de potência (e.g., indutores, capacitores, transistores e diodos de potência) e somente em 7% era no circuito de controle (circuitos eletrônicos analógicos e digitais, de baixa potência). Isto se deve principalmente ao fato de a maioria dos *drivers* possuir internamente componentes que são incompatíveis com a expectativa de vida útil dos LEDs, levando a falhas prematuras da luminária. Componentes conhecidamente problemáticos são os capacitores eletrolíticos, requeridos em muitos equipamentos eletrônicos de potência e fontes comutadas conectadas à rede elétrica. De fato, 50% das falhas em fontes comutadas se devem diretamente a um defeito associado aos capacitores eletrolíticos (ZHOU et al., 2012). Esses capacitores tem uma vida útil fortemente dependente na temperatura de operação (PARLER, 2004a), a qual, no caso de um *driver* encapsulado ou resinado, pode atingir um patamar alto o suficiente para reduzir a vida útil do *driver* e da luminária como um todo para abaixo de 50 mil horas. Essa dependência da temperatura se deve à maior tendência de evaporação ou vazamento do eletrólito líquido do capacitor quanto maior a temperatura do núcleo do componente. Além disto, os capacitores eletrolíticos também possuem modos de falha pouco seguros, que geralmente resultam em um curto-circuito e acúmulo de hidrogênio, levando eventualmente ao rompimento do componente e vazamento do eletrólito (ARORA et al., 2007), afetando ou danificando os circuitos de potência assentados na mesma placa e causando a falha catastrófica do *driver*.

O processo de envelhecimento do capacitor eletrolítico também aumenta sua resistência série equivalente, induzindo o auto-aquecimento do núcleo do componente e, portanto, reduzindo ainda mais a vida útil – esse comportamento é realimentado

positivamente, no qual um maior aquecimento degrada o elemento ainda mais rápido, que em troca o faz aquecer mais ainda.

Alguns critérios definindo o fim da vida útil dos capacitores são: a) 30% de perda do eletrólito; b) 10% de decréscimo na capacitância inicial e c) 75% de aumento na resistência série equivalente inicial. Estima-se que, para muitos capacitores eletrolíticos de alumínio, essas figuras sejam atingidas dentro de menos de 20 mil horas de operação com uma temperatura no núcleo de 95° C (STEVENS et al., 2002).

Apesar disto, existem capacitores eletrolíticos que são projetados para operação em altas temperaturas. Esses componentes são usualmente especificados para terem uma determinada vida útil em uma determinada temperatura e tensão de operação. Por exemplo, um capacitor eletrolítico para aplicação em até 250 V contínuos, de vida útil de 10 mil horas em 85° C. Os valores típicos de temperatura nominal encontrados em dispositivos comerciais são 85° C, 105° C e até mesmo 125° C. Logicamente, a vida útil efetiva desse elemento quando empregado em um *driver* de LEDs se beneficiará tanto de reduções na temperatura quanto na tensão de operação (i.e., *derating*): a taxa de falhas (unidades/milhares de hora) pode ser reduzida em quase dez vezes para uma redução de 50% na tensão de operação com relação à nominal do capacitor, enquanto que a vida útil efetiva pode ser dobrada para cada decremento de 10° C na temperatura nominal ou para uma redução de 30% na tensão nominal (PARLER, 2004a; PARLER, 2004b; FORTUNATO, 2013). Isto significa, no entanto, que inevitavelmente os capacitores eletrolíticos no circuito de potência de um *driver* deverão ser superdimensionados para atingir uma mínima vida útil que seja compatível com os LEDs, implicando em maior volume e custo. Por exemplo, para obterem-se pelo menos 100 mil horas de vida útil com um capacitor de 200 V e de 10 mil horas em 105° C, o mesmo deverá ser operado a no máximo 75% da tensão especificada e a 25° C abaixo da temperatura nominal – portanto 150 V e 80° C, segundo os modelos matemáticos fornecidos por PARLER (2004b).

Para superar as dificuldades de compatibilidade de projeto associadas com o emprego de capacitores eletrolíticos em *drivers* para LEDs, muitos trabalhos recentes têm sido focados em redução da capacitância o suficiente para empregar capacitores de filme metalizado (de poliéster ou polipropileno). Esses componentes são mais resistentes ao aquecimento, tem uma vida útil mais longa e um modo de falha mais seguro – chamado de “falha suave”, na qual o capacitor não falha em curto-circuito (SARJEANT et al., 1998). A vida útil de capacitores de filme pode atingir 100 mil horas ou mais (BUIATTI et al., 2009;

RODRIGUEZ & AMARATUNGA, 2008), tornando-os compatíveis com a expectativa de vida útil dos LEDs de potência em si. Esses componentes também têm uma conhecida capacidade de auto-reparação (*self-healing*), que se manifesta no caso de uma ruptura do dielétrico devido a alguma anomalia, surto de corrente ou sobretensão – nesse caso, o ponto de falha é instantaneamente isolado devido à vaporização da superfície metalizada no entorno do local onde a ruptura ocorreu, o que significa que esses capacitores raramente falham catastróficamente (SARJEANT et al., 1998; BUIATTI et al., 2009).

No entanto, os capacitores de filme se apresentam em uma gama de capacitâncias bastante limitada – tipicamente abaixo de $100\ \mu\text{F}$ – e possuem um maior volume, como pode ser visto no comparativo da Figura 1.17 entre componentes homólogos de capacitâncias e tensões similares (a densidade de carga dos eletrolíticos é, em média, 3 vezes maior). Isto significa que a densidade de potência dos conversores estáticos pode ser comprometida quando se empregam capacitores de filme. Também são componentes geralmente mais custosos que suas contrapartes eletrolíticas, o que reforça a necessidade de investimento em pesquisa de redução das capacitâncias requeridas em *drivers* de LED, visando atender o compromisso entre vida útil efetiva, densidade de potência do *driver* e custo total do circuito de potência.

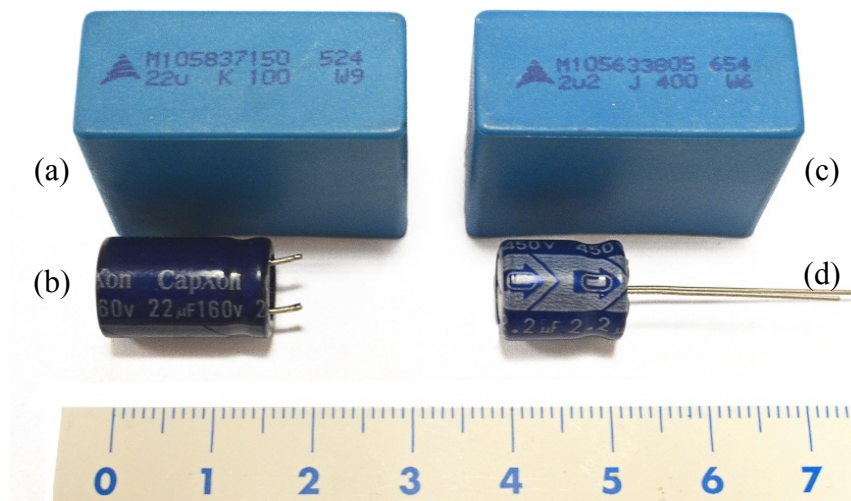


Figura 1.17 – Comparativo entre o volume e a densidade de carga de capacitores de filme metalizado de polipropileno e de capacitores eletrolíticos de valores nominais similares: a) capacitor de filme de $22\ \mu\text{F}$ e $100\ \text{V}$ – $10,5\ \text{cm}^3$ ($20,95\ \text{kC}/\text{m}^3$), b) capacitor eletrolítico de $22\ \mu\text{F}$ e $160\ \text{V}$ – $5,3\ \text{cm}^3$ ($66,42\ \text{kC}/\text{m}^3$), c) capacitor de filme de $2,2\ \mu\text{F}$ e $400\ \text{V}$ – $10,5\ \text{cm}^3$ ($8,38\ \text{kC}/\text{m}^3$) e d) capacitor eletrolítico de $2,2\ \mu\text{F}$ e $450\ \text{V}$ – $4,1\ \text{cm}^3$ ($24,15\ \text{kC}/\text{m}^3$). Régua em centímetros.

Dois aspectos importantes no estudo dos circuitos de acionamento para LEDs de potência que têm sido foco de recentes pesquisas são: a) o aumento da vida útil através da substituição da tecnologia de capacitor e b) o aumento da eficiência de conversão global dos *drivers*. Existem diversos trabalhos recentes na literatura abordando esses dois tópicos, entre eles podem ser citados ALMEIDA et al. (2012a), ALMEIDA et al. (2013a), ALONSO et al. (2011), ALONSO et al. (2012a), ALONSO et al. (2012b), BO et al. (2009), CHEN & HUI (2012), GARCIA et al. (2009), GU et al. (2009), HUI et al. (2010) e SOARES et al. (2012), todos esses relativos ao aumento da vida útil, e ALMEIDA et al., (2013b), ARIAS et al. (2012), ARIAS et al. (2013a), ARIAS et al. (2013b), CAMPONOGARA et al. (2013), SOARES et al. (2012) e SICHIROLLO, BUSO & SPIAZZI (2012), relativos principalmente ao aumento da eficiência dos *drivers*.

Uma vez constatado que um dos componentes mais críticos relativos à durabilidade de conversores eletrônicos de potência são os capacitores eletrolíticos neles presentes, a forma proposta para aumentar da vida útil dos *drivers*, na maior parte destes trabalhos citados, é a redução da capacitância de barramento o máximo possível para que se possa substituir estes elementos por capacitores de filme metalizado.

Já a questão da eficiência de conversão é um problema a ser endereçado na síntese de *drivers* para LEDs por vários motivos. O primeiro motivo é que é relativamente difícil se obter conversores de alta eficiência quando se trabalha em níveis de potência baixa tais quais os encontrados em iluminação de estado sólido (tipicamente de 25 W a 250 W, em algumas aplicações específicas essa potência pode ser ainda menor). Outra motivação é o fato de que a eficiência de conversão do *driver* tem implicação direta na eficácia luminosa efetiva de uma luminária LED – por exemplo, um conjunto de LEDs com um desempenho de 80 lm/W acionado por um *driver* com uma baixa eficiência de 70% implica em uma luminária com uma eficácia efetiva de somente 56 lm/W, o equivalente a uma lâmpada fluorescente compacta típica, no entanto com o custo muito mais elevado da tecnologia SSL. Ou seja, a questão da melhora na eficiência de conversão está relacionada diretamente com a viabilização técnica e econômica da tecnologia SSL nas mais diversas aplicações. Outro aspecto que motiva a melhora da eficiência dos *drivers* é que a redução de perdas resulta em uma redução do calor que tem que ser extraído do conversor eletrônico, reduzindo assim a necessidade de grandes dissipadores e também reduzindo a temperatura de trabalho do circuito eletrônico, o que melhora a confiabilidade de elementos sensíveis à temperatura (como capacitores e semicondutores).

Dentre os trabalhos recentes focados na melhora da eficiência de conversão dos *drivers* para LEDs, destacam-se as técnicas de reprocessamento parcial de energia através de conexões não cascateadas entre os estágios PFC e PC (CAMPONOVARA et al., 2013), a síntese de estágios PC com reduzido processamento redundante de energia (YU et al., 2011), o emprego de conversão ressonante em alguns estágios do *driver* para redução das perdas por comutação (ARIAS et al., 2012; SICHIROLLO, BUSO & SPIAZZI, 2012), o uso de retificação síncrona na saída dos conversores com isolamento galvânico em alta frequência (ARIAS et al., 2013a) e o uso de retificadores de alto fator de potência sem ponte (*bridgeless*) para redução das perdas por condução nos semicondutores (ALMEIDA et al., 2013c).

É importante também salientar nesta tese que já existem normas técnicas brasileiras que tratam especificamente de requisitos para *drivers* de LEDs. As recentemente publicadas NBR 16026 – “Requisitos de desempenho de dispositivo de controle eletrônico CC ou CA para módulos de LED” (ABNT, 2012a) e NBR IEC 61347-2-13 – “Requisitos particulares para dispositivos de controle eletrônico alimentados em CC ou CA para os módulos de LED” (ABNT, 2012b) trazem ao cenário nacional a normatização de alguns aspectos importantes para estes circuitos de acionamento, como ensaios de funcionamento e requisitos visando proteção material e pessoal. A NBR 16026 traz os procedimentos de ensaio para caracterização elétrica de funcionamento normal dos *drivers* e também para condições anormais (curto-circuito, desconexão de carga, etc.), além de um ensaio simplificado de durabilidade (ciclos de ligamento e desligamento e choque de temperatura). Um dos aspectos mais importantes da NBR 16026 é que esta norma estabelece a correção do fator de potência (FP) como mandatória quando a potência de entrada do *driver* alimentado pela rede for acima de 25 W, devendo o FP ser igual ou maior que 0,92. Este nível de potência (> 25 W) é o mesmo estabelecido para a Classe C – Tabela 2 (“Lighting equipment”) da norma internacional IEC 61000-3-2 (IEC, 2006) ao impor limites relativos (percentuais da fundamental) nos harmônicos de corrente drenados da rede pelos equipamentos de iluminação. Existem também, na última versão da IEC 61000-3-2, limitações de harmônicos para potências iguais ou abaixo de 25 W: a primeira opção é com o 3º harmônico não excedendo 86%, o 5º harmônico não excedendo 61% da fundamental e alguns requisitos especiais quanto à forma da onda da corrente (detalhados na norma); a segunda opção é seguir as limitações absolutas (em mA/W) da Tabela 3 da norma, que são os mesmos limites para equipamentos da Classe D. A própria IEC 61000-3-2 é recomendada pela NBR 16026 como documento de referência, ficando implícito que os limites de harmônicos impostos pela

normatização internacional da IEC devem ser respeitados. Outro trecho de interesse na norma brasileira é que a NBR 16026 possui um anexo chamado “Guia para estabelecer a vida útil e a taxa de falhas”, preconizando que o fabricante deva fornecer um valor de temperatura na qual a vida útil do *driver* é 50 mil horas e qual a taxa de falhas esperada, em unidades por tempo. Esse aspecto da norma vem a reforçar a problemática já levantada anteriormente quanto ao aumento da durabilidade e vida útil dos *drivers*, motivando esse nicho de pesquisa.

1.3. PROPOSTAS DA TESE

Esta tese tem por objetivo propor um estudo acerca de estruturas de conversores de longa vida útil para o acionamento mais eficiente de LEDs de potência, visando aplicações em níveis de potência compatíveis com iluminação pública (geralmente acima de 70 W). Neste sentido, busca-se utilizar de técnicas sistemáticas para a síntese de topologias de *drivers* de dois estágios, com correção do fator de potência no primeiro estágio e, no segundo estágio, o controle atuando de forma a manter constante o valor médio da corrente dos LEDs.

Busca-se aumentar a eficiência de conversão elétrica dos *drivers* a partir da melhora da eficiência individual de cada estágio de processamento de energia, usando de conversão ressonante no estágio PC e topologias mais eficientes de PFC. Assim, visa-se obter *drivers* com 90% ou mais de eficiência global.

Como a vida útil efetiva do sistema de iluminação de estado sólido é de suma importância, busca-se nesta tese também a redução e otimização das capacitâncias mais avultadas empregadas nos circuitos de potência – como as de barramento ou filtragem da saída. Isto se faz para permitir o uso da tecnologia de capacitores de filme metalizado em detrimento de capacitores eletrolíticos de alumínio, visando garantir uma longa vida útil, compatível com aquela dos LEDs sendo acionados (50 mil horas, no mínimo).

Para viabilizar a otimização de parâmetros que podem contribuir ao aumento da vida útil através da redução de capacitância, propõe-se a caracterização estática e dinâmica da carga a ser acionada quanto às interações entre as grandezas térmicas, elétricas e fotométricas (caracterização fotoeletrotérmica). Visa-se estabelecer um limite prático, embasado por dados experimentais, de até qual nível pode ser aumentada a ondulação de corrente nos LEDs para minimizar os elementos de filtragem. Para isto, deverá ser analisada a influência dessa

ondulação de corrente no desempenho fotoeletrotérmico dos LEDs (fluxo luminoso, eficácia luminosa, temperatura, cromaticidade) e na possível geração de *flicker*².

De posse das análises fotoeletrotérmicas que permitam otimização do projeto e das análises sistemáticas de conversores para compor os estágios PC e PFC, propõe-se a implementação de um conversor de alto fator de potência e alta eficiência, cujas características sejam adequadas para acionar módulos de LEDs de alta tensão e baixa corrente (vários LEDs individuais, de único *chip*, associados em série). Essa escolha é feita tendo em vista que a associação de vários LEDs em série faz com que a mesma corrente percorra todos os dispositivos. Portanto, teoricamente, todos os LEDs terão a mesma intensidade luminosa, supondo que a dissipação térmica esteja adequada em todos eles. Isto não só facilita o acionamento, eliminando a necessidade de equalização de corrente, como também implica em vantagens do ponto de vista da distribuição luminosa da luminária. Apesar de não ser o foco desta tese, é mais fácil obter um projeto de luminária eficiente que atenda aos requisitos de distribuição normatizados para iluminação pública (como, por exemplo, das normas NBR 5101 ou CIE 140) utilizando LEDs individuais distribuídos de forma adequada, em detrimento de módulos integrados de alta potência (como os LEDs *chip-on-board*, ou COB, que integram vários *chips* em um único encapsulamento, geralmente resultando em um dispositivo de alta corrente e baixa tensão), que exigiriam óptica adicional (por exemplo, lentes e refletores mais volumosos e ineficientes).

Na proposta de um conversor de acionamento com as características descritas, pretende-se priorizar as topologias que integrem os estágios de correção do fator de potência e controle de potência, reduzindo, assim, o número de semicondutores controlados, circuitos de medição e controle, e os respectivos circuitos de comando associados a cada interruptor estático. A integração de conversores estáticos pode ser obtida por meio de alguma técnica sistemática de integração (e.g., *graft technique*) ou por meio do aproveitamento de células de comutação que sejam comuns a ambos os estágios.

Ao fim, pretende-se analisar as possibilidades de controle digital do *driver* proposto, empregando um microcontrolador de baixo custo. Desta forma, será possível implementar facilmente algum grau de controle da intensidade luminosa (*dimming*) através da mudança da referência de corrente utilizando, por exemplo, a interface de comunicação serial do microcontrolador.

² Utiliza-se o termo *flicker* para se referir à modulação de iluminância, seja ela visível diretamente – como cintilação luminosa – ou somente notada via efeitos estroboscópicos (BULLOUGH et al., 2011b).

2. CARACTERIZAÇÃO FOTOELETROTÉRMICA

2.1. INTRODUÇÃO

Como em todo estudo de desenvolvimento de técnicas de acionamento para sistemas de iluminação, a caracterização física da carga é de particular importância para se determinar parâmetros, características intrínsecas e regiões desejadas de operação. O mesmo acontece com o estudo dos circuitos de acionamento de LEDs de potência, cujos métodos têm implicações no desempenho térmico e fotométrico do sistema.

Sabe-se de estudos recentes (HUI & QIN, 2009; BENDER, 2012) que os parâmetros espectrais e fotométricos dos LEDs (como fluxo luminoso, eficácia luminosa, temperatura de cor, coordenadas cromáticas e espectro), que são as grandezas efetivamente de interesse no projeto de um sistema SSL, são extremamente dependentes dos aspectos térmicos (dissipação, temperatura ambiente e temperatura de junção) e elétricos (corrente de acionamento, potência dissipada e parâmetros elétricos do modelo equivalente). As análises que levam em conta as interações entre estes três grandes fatores se unificam sob o que é conhecido como caracterização fotoeletrotérmica.

Estas interações podem ser representadas qualitativamente como na Figura 2.1, na qual as influências positivas são aquelas que trabalham para aumentar um determinado parâmetro do sistema (por exemplo, o aumento da corrente direta causa um aumento na tensão direta, no fluxo luminoso e na potência dissipada) e as influências negativas trabalham para reduzir um determinado parâmetro (por exemplo, o aumento da temperatura de junção causa redução no fluxo luminoso e na tensão direta). O estado de regime fotoeletrotérmico de um sistema LED é resultado destas interações, que podem ser quantificadas a partir de modelos matemáticos que serão detalhados neste capítulo.

A caracterização fotoeletrotérmica pode ser seccionada em: a) uma análise estática, como proposta em BENDER et al. (2013a) e HUI & QIN (2009), que retorna os valores de regime estacionário para o fluxo luminoso e temperaturas de junção e do dissipador uma vez que o regime térmico é atingido para cada ponto de corrente média analisado e b) uma análise dinâmica, como proposto mais recentemente em BENDER et al. (2013b) e ALMEIDA et al., (2014a), que leva em consideração as perturbações de corrente em torno de determinado ponto de trabalho, as quais sempre ocorrem na prática com *drivers* conectados à rede elétrica

(i.e., *ripple*, ou seja ondulações de corrente), e qual sua influência no fluxo luminoso nominal, eficácia luminosa e na geração de *flicker*.

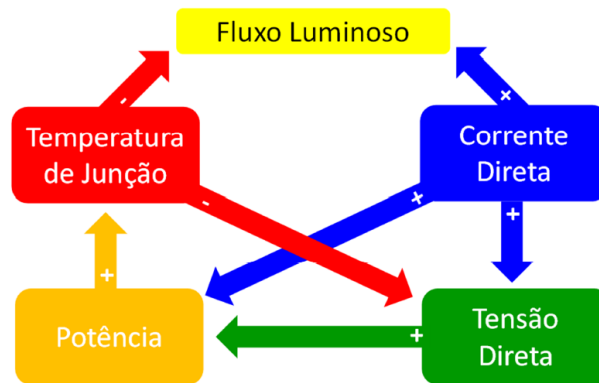


Figura 2.1 – Interações entre as grandezas térmicas, elétricas e fotométricas em um sistema de iluminação semicondutora (BENDER, 2012).

Se, por um lado, a análise estática é útil para o projeto eficiente do ponto de operação (i.e., corrente nominal, fluxo nominal) e dissipação de uma luminária LED, a análise dinâmica é de utilidade análoga para o projeto do *driver*, estabelecendo qual os limites de ondulação que o dispositivo pode impor aos LEDs sem que haja *flicker* ou degradação do desempenho.

Neste capítulo, ambas as análises (estática e dinâmica) serão investigadas quanto às suas implicações no projeto dos *drivers* para LEDs e sua possível contribuição na redução das capacitâncias empregadas nos conversores.

2.2. ANÁLISE ESTÁTICA

Para uma análise estática (i.e., em regime térmico e sob corrente constante, sem ondulação) do sistema LED-dissipador-ambiente, é necessário levar em consideração algumas características térmicas, elétricas e fotométricas intrínsecas dos LEDs.

Sabe-se que o modelo elétrico equivalente do LED quando operando acima do joelho da curva de polarização direta (apresentado no capítulo anterior, Figura 1.13 e Figura 1.14) consiste de uma resistência dinâmica (r_d) em série com uma fonte de tensão de limiar (V_t) e um diodo ideal para representar a unidirecionalidade de corrente. Este modelo representa uma situação idealizada, onde nenhum destes dois parâmetros elétricos (r_d e V_t) variam com a

temperatura. Para uma análise fotoeletrotérmica, no entanto, o efeito da temperatura deve ser levado em conta. Segundo GACIO et al. (2012), a resistência dinâmica apresenta uma variação com a temperatura que pode ser positiva ou negativa dependendo do LED empregado. No entanto, em geral esta variação é pequena o suficiente, podendo ser desconsiderada, implicando que r_d é um parâmetro que pode ser tomado como constante para uma determinada gama razoável de temperaturas.

A tensão de limiar, no entanto, apresenta um comportamento bem conhecido e bem definido, decrescendo monotonicamente com o aumento da temperatura. Este efeito é mostrado na Figura 2.2. Segundo SCHUBERT (2003, p. 106), a taxa teórica de variação na tensão direta com relação à variação na temperatura de junção $\left(\frac{dV_{LED}}{dT_j}\right)$ possui uma parcela que é devida a mudanças na energia da banda proibida (*bandgap energy*), e esta energia (que representa uma barreira de potencial para a recombinação de portadores na junção) decresce na medida em que a temperatura aumenta em cristais semicondutores; em outras palavras, a diferença de potencial necessária de ser aplicada à junção p-n para estabelecer um fluxo de elétrons reduz com o aumento da temperatura, pois a barreira de potencial é reduzida. Existe, portanto, um coeficiente negativo de temperatura, que para cristais de GaN, por exemplo, tem o valor teórico de $-1,76 \text{ mV}/^\circ\text{C}$ (XI et al., 2004, apud SCHUBERT, 2003, p. 107); na prática, este valor pode ser ligeiramente diferente devido a não idealidades diversas.

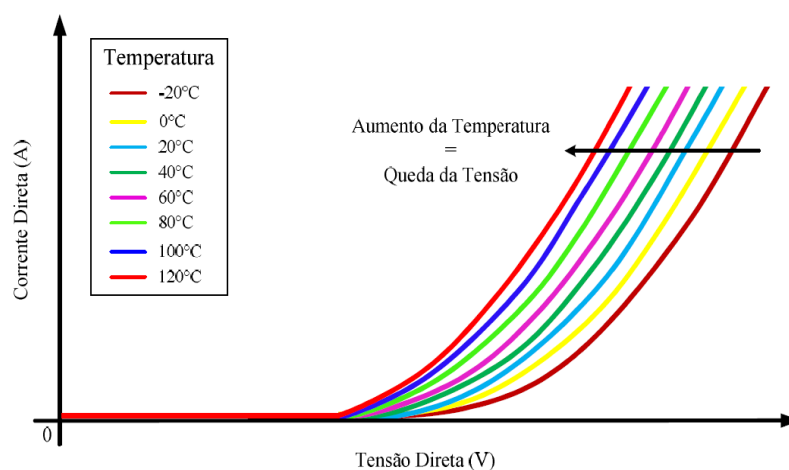


Figura 2.2 – Efeito da temperatura na característica tensão versus corrente de um LED, evidenciando uma queda praticamente linear na tensão de limiar (BENDER, 2012).

Considerando que r_d é um parâmetro constante, como já argumentado anteriormente, e que V_t decresce monotonicamente com a temperatura e que esta relação pode ser assumida

como linear, a tensão direta nos terminais do LED pode ser modelada matematicamente pela equação (2.1), na qual T_j é a temperatura de junção e T_0 é uma temperatura de referência, sendo k_v o coeficiente de variação da tensão de limiar com a temperatura, cujo valor é negativo. O segundo somando da equação $- [V_t + k_v(T_j - T_0)]$ representa a real tensão de limiar levando-se em conta o efeito da temperatura nos LEDs. Na temperatura de referência ($T_j = T_0$), a tensão de limiar é a tensão V_t (nominal). Os parâmetros elétricos r_d e V_t podem ser extraídos da curva característica tensão versus corrente dos LEDs, que é fornecida na folha de dados do dispositivo, para a temperatura de referência T_0 . O coeficiente k_v em geral é dado também pelo fabricante, podendo, alternativamente, ser obtido experimentalmente.

$$V_{LED}(I_{LED}, T_j) = r_d I_{LED} + [V_t + k_v(T_j - T_0)] \quad (2.1)$$

Na Figura 2.3 é mostrada uma comparação do modelo dado em (2.1) com dados experimentais extraídos de SÁ JR. (2010), obtidos pelo autor para um LED Luxeon III Emitter LXHL-PW09. As curvas experimentais estão tracejadas e o modelo para as várias temperaturas é mostrado pelas linhas contínuas, com as cores correspondentes dos dados experimentais. Os parâmetros do modelo elétrico equivalente são $r_d = 0,78 \Omega$ e $V_t = 3,138 \text{ V}$, para uma temperatura de referência $T_0 = 20 \text{ }^\circ\text{C}$. O coeficiente térmico é $k_v = -2,5 \text{ mV}/^\circ\text{C}$.

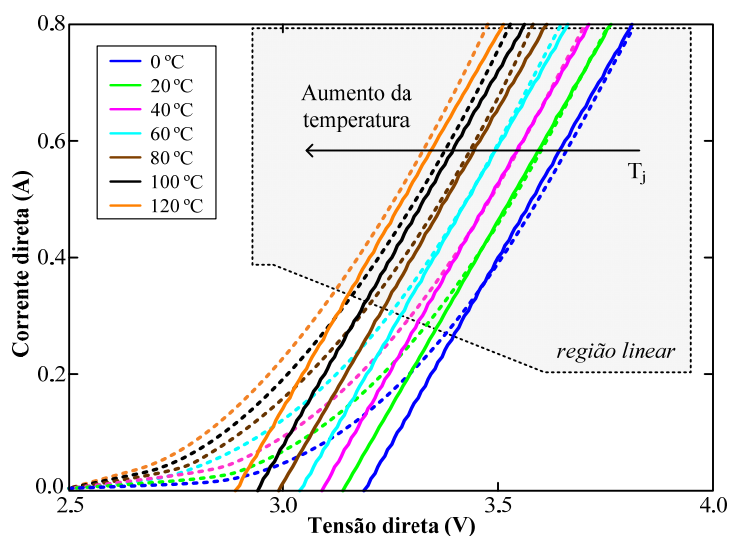


Figura 2.3 – Curvas de tensão versus corrente de um LED de potência para várias temperaturas de junção – comparação entre o modelo matemático e dados experimentais.

A correspondência entre as curvas obtidas pelo modelo e os dados experimentais é razoavelmente boa dentro da região linear de operação dos LEDs (região a qual a equação

visa modelar), salvo as discrepâncias que começam a aparecer nos níveis extremos de temperatura, validando esta parcela da modelagem eletrotérmica composta pela equação (2.1).

Para obter um modelo eletrotérmico completo aproximado, é necessário também incluir o efeito da dissipação. Para tal, é utilizado um circuito térmico simplificado e em regime térmico do sistema LED-dissipador-ambiente, tal qual o mostrado na Figura 2.4. Neste modelo, Q_{th} representa a potência térmica dissipada pelo LED, que é uma parcela da potência elétrica entregue ao dispositivo (uma vez que nem toda a potência é convertida em radiação luminosa). A resistência térmica entre a junção e o invólucro é $R_{th_{jc}}$, sendo esta um dado de catálogo do LED; a resistência térmica entre o invólucro e o dissipador, $R_{th_{ad}}$, representa a interface entre o LED e o dissipador externo, que pode ser um adesivo ou uma pasta térmica, por exemplo. A resistência térmica do dissipador é $R_{th_{hs}}$, que será menor quanto maior for a capacidade de dissipação deste elemento. A temperatura de junção (T_j) e a temperatura do dissipador (T_{hs}) estão indicadas como tensões em nós do circuito térmico equivalente.

Quando vários LEDs são assentados em um mesmo dissipador, o circuito térmico equivalente prevê a representação em paralelo de várias fontes de potência térmica em série com as resistências térmicas junção-invólucro de cada LED (HUI & QIN, 2009; BENDER, 2012). Um dissipador comum aos LEDs é indicado por uma única resistência térmica $R_{th_{hs}}$, que deriva do nó comum de onde o calor Q_{th} de cada LED é extraído, como é mostrado na Figura 2.5. Neste modelo, por simplicidade, todos os LEDs são considerados rigorosamente idênticos. Para um mesmo $R_{th_{hs}}$, quanto maior o número N de LEDs, maior será a temperatura no dissipador T_{hs} , pois as contribuições de potência térmica de cada LED se somam no nó que representa a temperatura do dissipador.

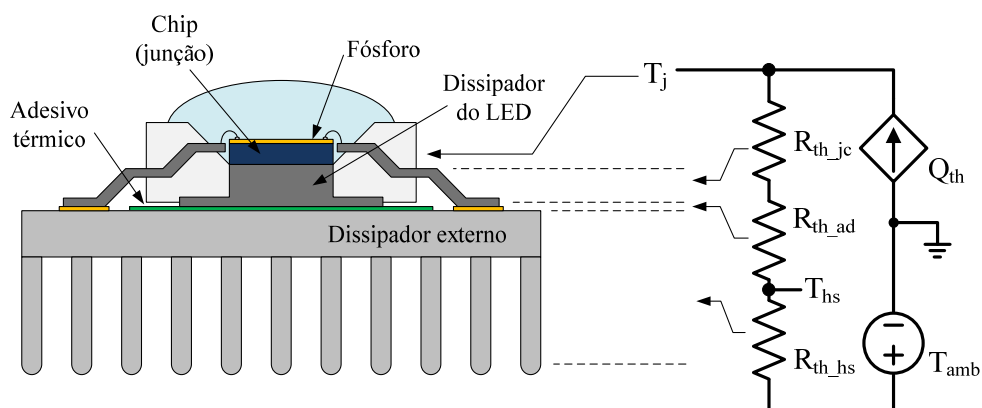


Figura 2.4 – Modelo através de circuito térmico de um LED assentado em um dissipador.

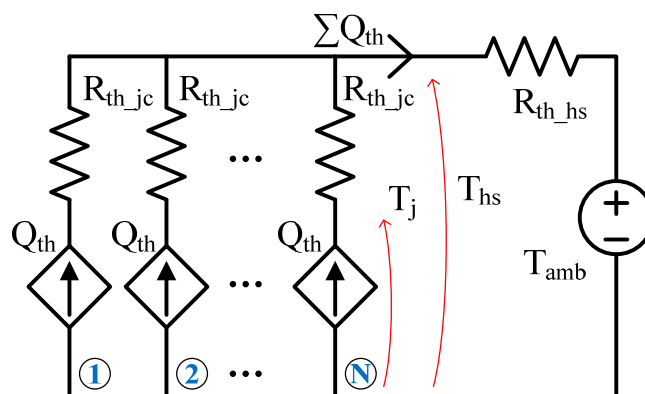


Figura 2.5 – Circuito térmico para N LEDs idênticos assentados em um mesmo dissipador.

A fonte de potência térmica é representada como uma fonte de corrente controlada nos circuitos térmicos porque seu valor depende da potência elétrica do LED e da eficiência de conversão do LED de potência elétrica em potência luminosa (eficiência radiante). Os LEDs de potência costumam apresentar valores de eficiência radiante (η_h) em torno de 15% (HUI; QIN, 2009), podendo atingir até 53,3% em dispositivos mais modernos (LAUBSCH et al., 2010). Em laboratório, já foi medida uma eficiência radiante $\eta_h = 27,3\%$ para um LED OSRAM Dragon Plus LUW-W5PM (RODRIGUES et al., 2011). Para representar a relação entre os parâmetros elétricos e a potência térmica dissipada pelos LEDs, emprega-se a equação (2.2), onde k_h é o complemento da eficiência radiante do LED em estudo, i.e., o quanto de potência elétrica é convertida em potência térmica ($k_h = 1 - \eta_h$, e.g., $k_h = 85\%$ no caso da eficiência radiante ser $\eta_h = 15\%$).

$$Q_{th} = k_h I_{LED} V_{LED} \quad (2.2)$$

Utilizando as equações (2.1) e (2.2), é possível propor uma representação eletrotérmica em regime de um LED disposto em um dissipador. Este modelo é mostrado na Figura 2.6 e representa as interações entre o domínio térmico e o domínio elétrico, utilizando o modelo elétrico do LED levando-se em conta os efeitos da temperatura de junção na tensão de limiar, segundo a equação (2.1) (representados por uma fonte de tensão controlada por temperatura), os efeitos do sistema de dissipação (representados pelas resistências térmicas e a temperatura ambiente) e a potência térmica dissipada pelos LEDs como uma função da potência elétrica, segundo a equação (2.2).

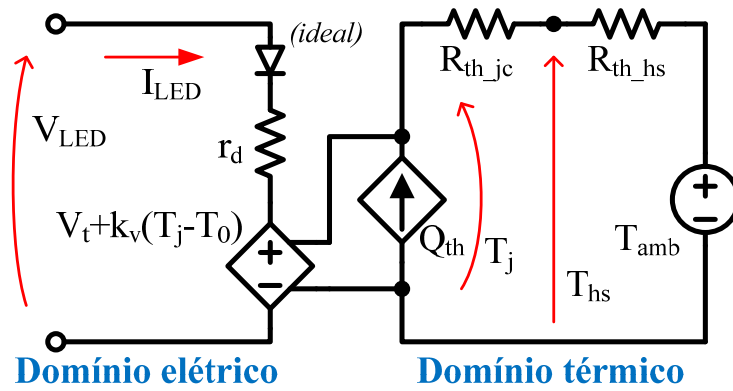


Figura 2.6 – Modelo eletrotérmico completo aproximado para um LED assentado em um dissipador. Adaptado de BENDER et al. (2013b).

Resolvendo o circuito térmico para N LEDs (como na Figura 2.5), é possível encontrar a temperatura do dissipador e a temperatura de junção de cada LED, dadas pelas equações (2.3) e (2.4), respectivamente. A partir daí, utilizando (2.1), (2.2), (2.3) e (2.4) em conjunto, é possível resolver para a tensão terminal de um dos LEDs, resultando na equação (2.5), que descreve a curva elétrica característica de um LED levando-se em conta os efeitos da dissipação (resistência térmica do dissipador e o número de LEDs no mesmo dissipador) e da temperatura ambiente.

$$T_{hs} = T_{amb} + NQ_{th}R_{th_hs} \quad (2.3)$$

$$T_j = T_{hs} + R_{th_jc}Q_{th} \quad (2.4)$$

$$V_{LED}(I_{LED}, T_{amb}) = \frac{V_t + r_d I_{LED} + k_v(T_{amb} - T_0)}{1 - I_{LED}k_h k_v (R_{th_jc} + NR_{th_hs})} \quad (2.5)$$

Uma vez que a parte eletrotérmica do modelo estático já foi obtida, é necessário correlacioná-la com a parte fotométrica, unificando assim as três interações fundamentais do sistema LED. Para tal, utilizam-se duas características fotométricas bem definidas dos LEDs de potência: a) a relação entre fluxo luminoso e corrente direta do LED sob temperatura de junção constante e b) a relação entre fluxo luminoso e temperatura de junção sob corrente direta constante. Ambas estas características são apresentadas comumente pelos fabricantes nas folhas de dados dos dispositivos, na forma de curvas para o fluxo normalizado, nas quais o valor de 100% de fluxo luminoso corresponde a um valor de temperatura de referência (T_0) e corrente de referência (I_0).

Sob temperatura de junção constante, o LED exibe um fluxo luminoso que cresce monotonicamente com a corrente direta, partindo do zero. A relação corrente versus fluxo luminoso pode ser considerada linear, caso seja desprezada a pequena influência do efeito conhecido como *efficiency droop*. Este efeito na prática faz com que o fluxo não cresça de maneira exatamente linear com a corrente devido a um decréscimo gradual na eficiência do LED com o aumento na injeção de corrente, cuja ocorrência não é relacionada com a temperatura de junção (KIM et al., 2007). A temperatura de junção escolhida nesta caracterização é uma temperatura de referência T_0 , dada pelo fabricante, tal qual aquela fornecida para a curva elétrica do LED.

Já sob uma corrente direta constante de referência (I_0), o LED exibe um fluxo luminoso que decresce monotonicamente com o aumento da temperatura de junção, de maneira também praticamente linear. Na temperatura de referência (T_0), o fluxo luminoso normalizado é considerado 100%. Abaixo desta temperatura, o fluxo normalizado é, portanto, maior que 100%, e acima desta temperatura o fluxo é menor que 100%.

Na Figura 2.7 são mostradas estas duas curvas características para um LED LUXEON Rebel branco frio, fornecidas pelo fabricante na folha de dados do dispositivo. Na Figura 2.8, são mostradas as aproximações lineares que podem ser feitas para estas curvas. Matematicamente, estas curvas de fluxo normalizado podem ser descritas pelas equações (2.6) e (2.7), respectivamente, onde d_0 e d_1 , c_0 e c_1 são coeficientes das extrapolações lineares. Dado o comportamento característico do fluxo luminoso dos LEDs com o aumento de corrente e de temperatura, já discutido anteriormente, sabe-se que d_0 pode ser considerado igual a zero, c_0 será maior que a unidade ($c_0 > 1$), d_1 é um coeficiente angular positivo e c_1 é um coeficiente angular negativo. Também se sabe que $\Phi_I(I_0) = \Phi_T(T_0) = 1$.

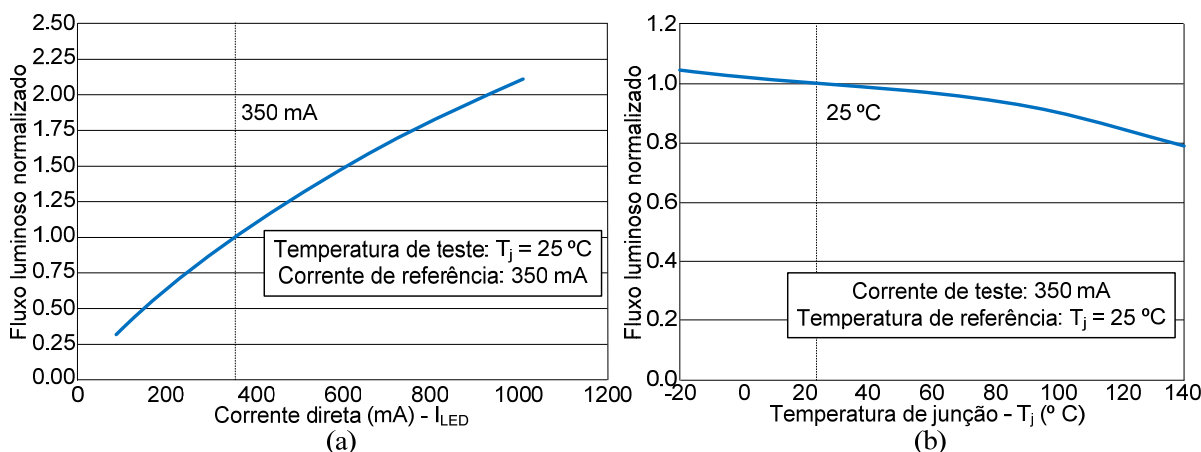


Figura 2.7 – Curvas características de fluxo luminoso normalizado: (a) sob temperatura constante e (b) sob corrente constante. Adaptado de LUMILEDS (2012).

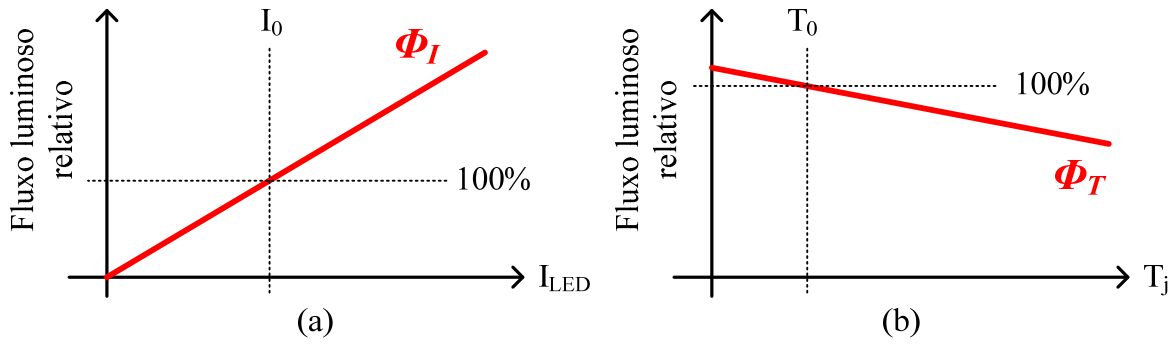


Figura 2.8 – Curvas características idealizadas do fluxo normalizado para um LED utilizando uma aproximação linear: (a) sob temperatura constante e (b) sob corrente constante.

$$\Phi_I(I_{LED}) = d_0 + d_1 I_{LED} \quad (2.6)$$

$$\Phi_T(T_j) = c_0 + c_1 T_j \quad (2.7)$$

É importante enfatizar aqui que as hipóteses assumidas no modelo simplificado são de que d_0 e d_1 são constantes para toda T_j , e que c_0 e c_1 também são constantes para toda I_{LED} .

A equação que unifica o comportamento fotoeletrotérmico do sistema pode ser obtida combinando (2.6) e (2.7) na forma de um produto, uma vez que ambas representam quantidades normalizadas e tem comportamento ortogonal relativo às variáveis temperatura de junção e corrente direta (i.e., existe uma dissociação entre as duas variáveis na descrição do fluxo normalizado através das duas equações independentes). É obtida assim a equação (2.8), que retorna o fluxo luminoso total de um conjunto de N LEDs; F_0 é o fluxo de referência (nominal), que é fornecido pelo fabricante para a corrente de referência I_0 e sob a temperatura de referência T_0 . Por exemplo, o LED LUXEON Rebel LXML-PWN1-0100 tem fluxo nominal $F_0 = 100$ lm para uma corrente de teste $I_0 = 350$ mA e sob uma temperatura de referência $T_0 = 25$ °C (LUMILEDS, 2012).

$$\begin{aligned}
 F &= N.F_0 \cdot [\Phi_I(I_{LED}) \cdot \Phi_T(T_j)] = N.F_0 \left(d_0 + d_1 \frac{I_{LED}}{I_0} \right) (c_0 + c_1 T_j) = \\
 &= N.F_0 \left\{ d_0 + d_1 \frac{I_{LED}}{I_0} \right\} \cdot \left\{ c_0 + c_1 \left[\begin{array}{l} T_{amb} + (NR_{th_hs} + R_{th_jc}) \frac{I_{LED}}{I_0} k_h \cdot \\ \frac{V_t + r_d \frac{I_{LED}}{I_0} + k_v (T_{amb} - T_0)}{1 - \frac{I_{LED}}{I_0} k_h k_v (R_{th_jc} + NR_{th_hs})} \end{array} \right] \right\} \quad (2.8)
 \end{aligned}$$

As curvas típicas de fluxo luminoso em função da corrente dos LEDs são mostradas na Figura 2.9 (linhas contínuas), para três dissipadores de resistências térmicas diferentes, supondo seis LEDs LUXEON Rebel LXML-PWN1-0100 assentados no mesmo dissipador e uma temperatura ambiente de 25 °C. As respectivas curvas de eficácia luminosa (lm/W) também são mostradas (linhas tracejadas), tendo sido obtidas dividindo-se o fluxo luminoso pela potência elétrica entregue aos LEDs em cada nível de corrente. Os parâmetros do LED foram extraídos de BENDER (2012). Pode-se notar a característica parabólica da curva e o efeito do aumento da dissipação (i.e., redução de R_{th_hs}), que faz com que o pico do fluxo luminoso (marcado por um X) aumente e desloque-se para níveis maiores de corrente. A eficácia luminosa efetiva é também maior para dissipadores com menor resistência térmica.

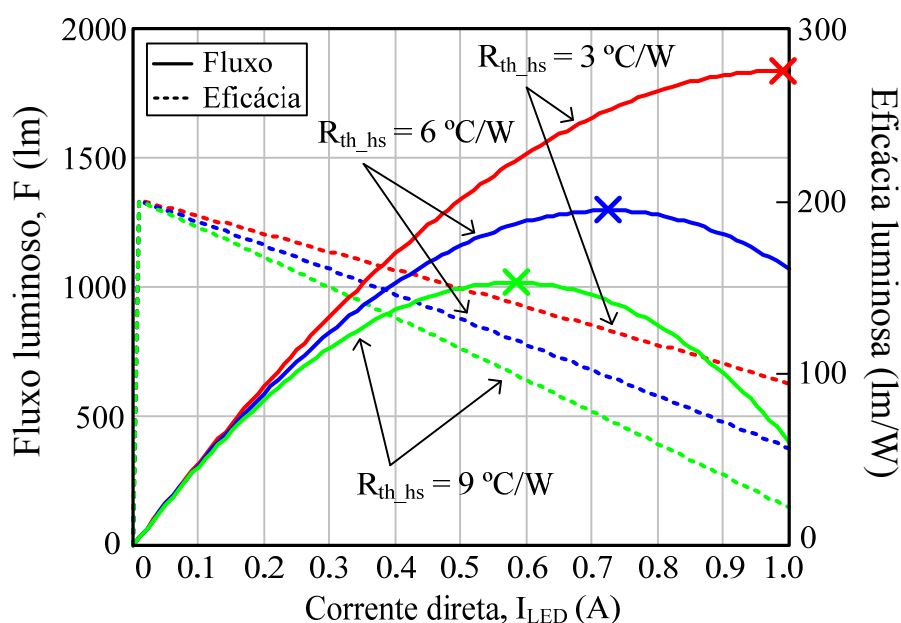


Figura 2.9 – Curvas estáticas teóricas de fluxo luminoso e eficácia luminosa, para três dissipadores diferentes.

A equação (2.8) compreende o núcleo da caracterização fotoeletrotérmica estática. A partir desta equação é possível, por exemplo, dimensionar o dissipador de um sistema com N LEDs para que o fluxo máximo seja atingido para determinada corrente de acionamento, otimizando desta forma o projeto térmico (i.e., do dissipador) para determinado projeto elétrico (i.e., do *driver*), como feito em BENDER (2012) e HUI et al. (2010).

Para validar experimentalmente a caracterização estática, foram testados 3 modelos de LEDs, com os respectivos dissipadores de cada módulo dimensionados tal que o fluxo máximo fosse atingido próximo de um nível de corrente nominal arbitrado para cada LED.

Cada módulo é composto de 6 LEDs de um único modelo associados em série. Com o objetivo de diversificar a análise, foram consideradas diferentes temperaturas ambiente para cada módulo de LEDs e também foram arbitradas 3 diferentes correntes de projeto para as quais o máximo fluxo luminoso deveria ser atingido com cada módulo. Os modelos de LEDs, as correntes e temperaturas de projeto utilizados nessa caracterização estática foram:

- LED A – Lumileds LUXEON Rebel, modelo LXML-PWN1-0100
 - Pico de fluxo desejado em torno de $I_N = 700$ mA
 - Temperatura ambiente: $T_{amb} = 25$ °C
- LED B – OSRAM Golden Dragon Plus, modelo LUW-W5PM
 - Pico de fluxo desejado em torno de $I_N = 350$ mA
 - Temperatura ambiente: $T_{amb} = 35$ °C
- LED C – Lumileds LUXEON K2, modelo L XK2-PWC4-0220
 - Pico de fluxo desejado em torno de $I_N = 500$ mA
 - Temperatura ambiente: $T_{amb} = 30$ °C

Os parâmetros elétricos, térmicos e fotométricos dos LEDs foram obtidos a partir das curvas extrapoladas e dos dados fornecidos pelos fabricantes em suas respectivas folhas de dados. Estes parâmetros encontram-se compilados na Tabela 2.1, para os 3 modelos. Os dissipadores empregados para que o pico de fluxo fosse próximo à corrente desejada foram:

- Módulo com 6 LEDs tipo LED A – $R_{th_hs} = 4,39$ °C/W (alumínio aletado)
- Módulo com 6 LEDs tipo LED B – $R_{th_hs} = 11,73$ °C/W (alumínio aletado)
- Módulo com 6 LEDs tipo LED C – $R_{th_hs} = 5,8$ °C/W (alumínio aletado)

Tabela 2.1 – Parâmetros dos LEDs utilizados na caracterização estática.

Valores de referência:		$F_0 = 100$ lm	$I_0 = 350$ mA	$T_0 = 25$ °C
LED A $T_{amb} = 25$ °C $N = 6$ $I_N = 700$ mA	Modelo eletrotérmico:	$R_{th_jc} = 10$ °C/W	$k_h = 0,85$	$k_v = -2$ mV/°C
	Modelo elétrico:	$r_d = 664$ mΩ	$V_t = 2,73$ V	
	Curvas extrapoladas:	$d_0 = 0$ $d_1 = 1,9642$ A ⁻¹	$c_0 = 1,00446$ $c_1 = -0,0016$ °C ⁻¹	

	Valores de referência:	$F_0 = 106 \text{ lm}$	$I_0 = 350 \text{ mA}$	$T_0 = 25 \text{ °C}$
LED B	Modelo eletrotérmico:	$R_{th_jc} = 6,5 \text{ °C/W}$	$k_h = 0,75$	$k_v = -3 \text{ mV/°C}$
$T_{amb} = 35 \text{ °C}$				
$N = 6$	Modelo elétrico:	$r_d = 700 \text{ m}\Omega$	$V_t = 2,96 \text{ V}$	
$I_N = 350 \text{ mA}$				
	Curvas extrapoladas:	$d_0 = 0$ $d_1 = 1,24 \text{ A}^{-1}$	$c_0 = 1,026$ $c_1 = -0,0021 \text{ °C}^{-1}$	
	Valores de referência:	$F_0 = 105 \text{ lm}$	$I_0 = 350 \text{ mA}$	$T_0 = 25 \text{ °C}$
LED C	Modelo eletrotérmico:	$R_{th_jc} = 5,5 \text{ °C/W}$	$k_h = 0,85$	$k_v = -2,8 \text{ mV/°C}$
$T_{amb} = 30 \text{ °C}$				
$N = 6$	Modelo elétrico:	$r_d = 589 \text{ m}\Omega$	$V_t = 3,029 \text{ V}$	
$I_N = 500 \text{ mA}$				
	Curvas extrapoladas:	$d_0 = 0$ $d_1 = 0,872 \text{ A}^{-1}$	$c_0 = 1,0746$ $c_1 = -0,0024 \text{ °C}^{-1}$	

O aparato experimental empregado para se obter as curvas de fluxo luminoso e eficácia luminosa é mostrado na Figura 2.10. Foi utilizado um aquecedor para manter a temperatura ambiente dentro da esfera integradora constante para todos os pontos medidos. Para cada nível de corrente analisado, foram medidos a temperatura ambiente, a temperatura do dissipador em regime térmico, o fluxo luminoso e a potência elétrica entregue aos LEDs.

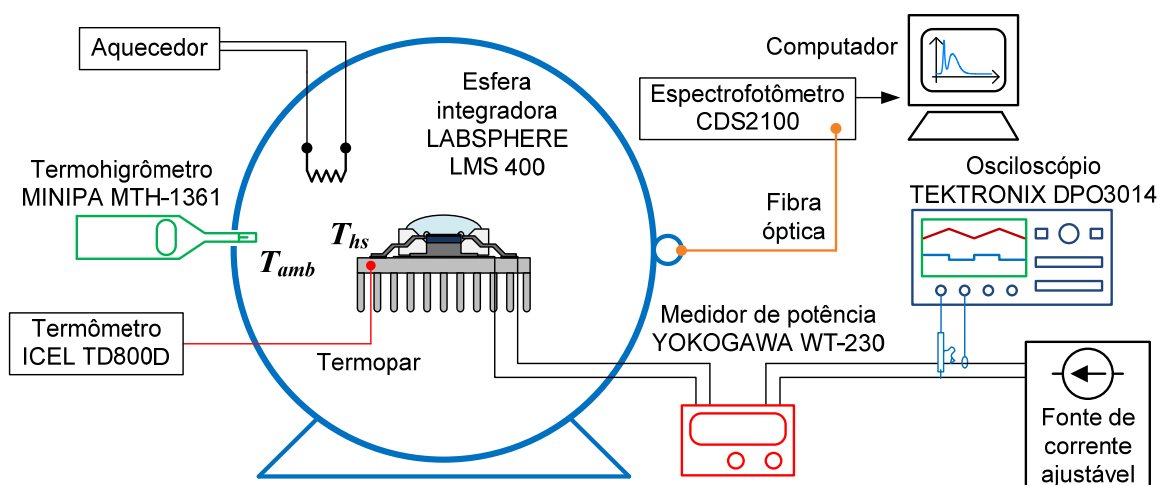


Figura 2.10 – Aparato experimental utilizado na caracterização fotoeletrotérmica estática.

As curvas teóricas de fluxo, eficácia e temperaturas e os dados experimentais correspondentes obtidos são mostrados nas figuras a seguir, para os 3 modelos de LEDs. As linhas contínuas representam as previsões teóricas, enquanto que os pontos junto aos gráficos indicam os dados experimentais colhidos em laboratório. As figuras também indicam o erro médio percentual (EMP) dos dados experimentais com relação ao modelo teórico. Para o fluxo luminoso, os erros foram: 2%, 1,5% e 8,4% para os módulos A, B e C, respectivamente.

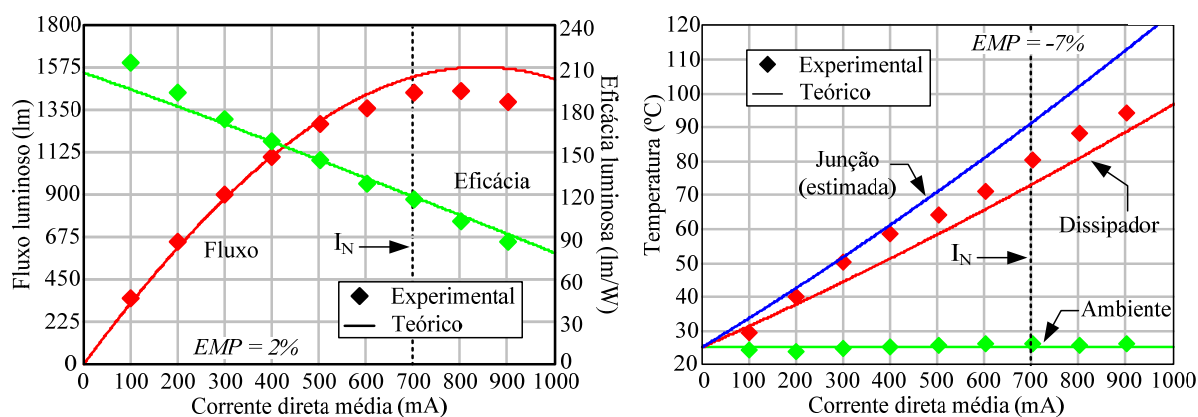


Figura 2.11 – Curvas de fluxo luminoso, eficácia luminosa e temperaturas para o LED A.

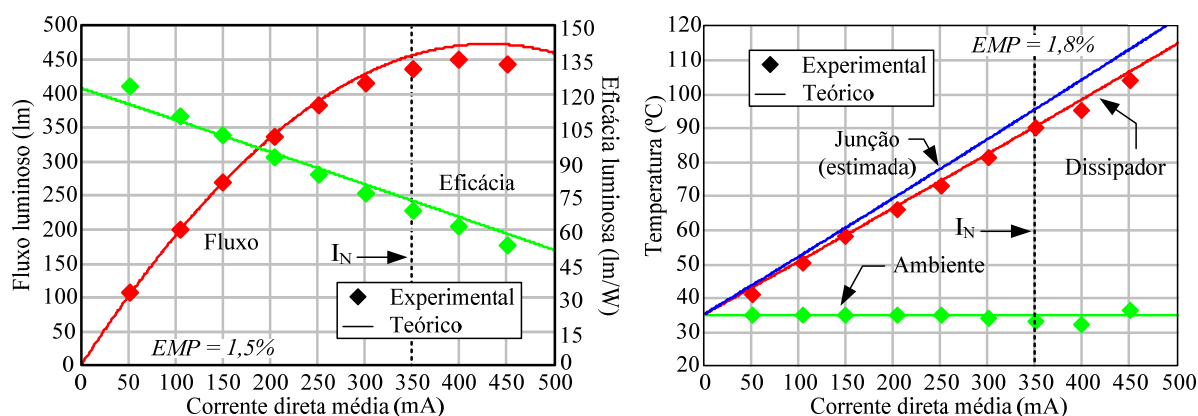


Figura 2.12 – Curvas de fluxo luminoso, eficácia luminosa e temperaturas para o LED B.

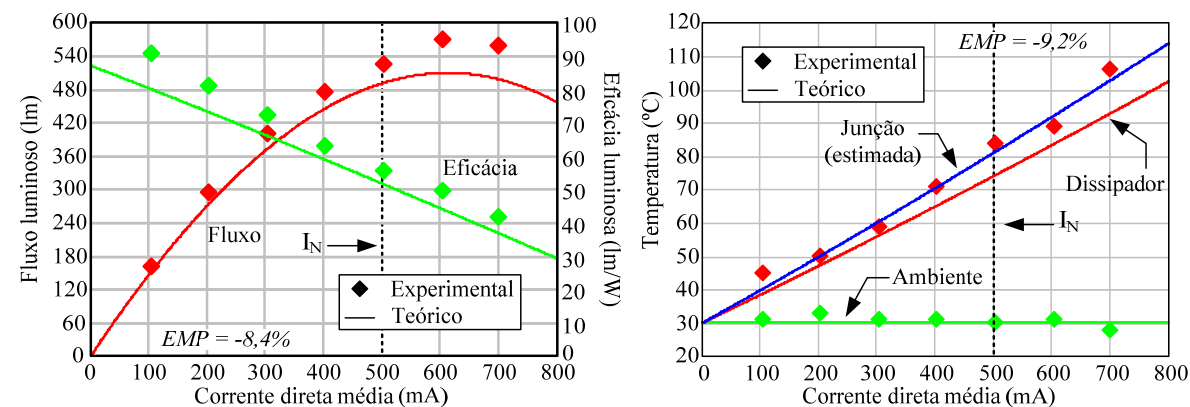


Figura 2.13 – Curvas de fluxo luminoso, eficácia luminosa e temperaturas para o LED C.

Na Figura 2.14 são mostradas fotos dos módulos de LEDs ensaiados, com cada modelo assentado no respectivo dissipador.

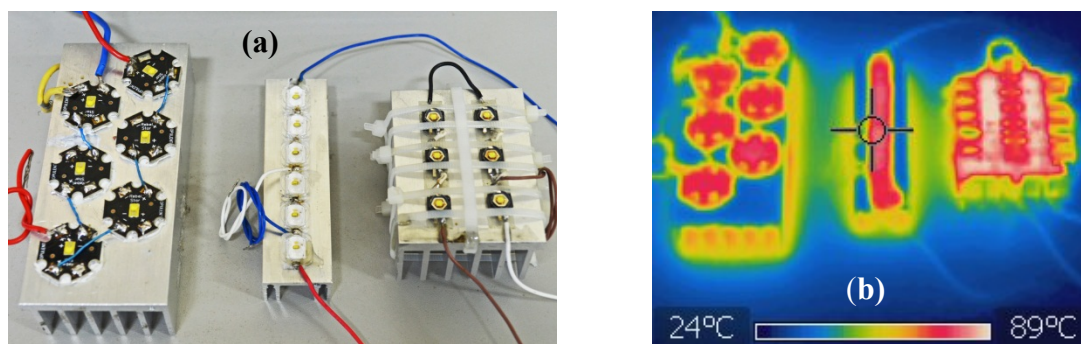


Figura 2.14 – Fotos (a) visível e (b) térmica dos três módulos com os LEDs A, B e C (da esquerda para a direita), quando alimentados com a corrente de projeto I_N respectiva.

As curvas teóricas das Figuras 2.11, 2.12 e 2.13 mostram um comportamento razoavelmente similar ao que foi obtido com os pontos experimentais para cada módulo ensaiado, validando a modelagem estática por meio das equações apresentadas. É importante salientar que toda a predição teórica da análise estática pôde ser feita partindo exclusivamente de dados fornecidos pelo fabricante na folha de dados de cada modelo de LED, o que torna esta metodologia valiosa no projeto de um sistema SSL.

2.3. ANÁLISE DINÂMICA

A análise dinâmica compreende estudar o comportamento do conjunto de LEDs quando submetido a uma flutuação periódica na corrente. Esta flutuação, como já mencionado, pode ser resultado direto da forma como os LEDs são alimentados. É de interesse especial estudar a ondulação senoidal de corrente de baixa frequência resultante do processo de conversão CA-CC, que se manifesta com o dobro da frequência de rede elétrica (e.g., 120 Hz). O estudo dinâmico traçado nesta subseção visa analisar os impactos desta ondulação em 120 Hz, especificamente, com o objetivo de estabelecer limites fotométricos que permitam a redução de capacitâncias em *drivers* para LEDs através do aumento da ondulação de corrente. Os ensaios em laboratório foram realizados com os mesmos módulos de LEDs utilizados na caracterização estática da subseção 2.2.

Primeiramente foi analisado o impacto que uma ondulação senoidal de 120 Hz sobreposta a um nível médio de corrente tem sobre o desempenho fotométrico dos conjuntos de LEDs, i.e., no fluxo luminoso e na eficácia luminosa. O aparato experimental utilizado é similar ao utilizado na caracterização estática, no entanto é empregada uma fonte que possa fornecer um nível médio de tensão somado a uma componente senoidal de 120 Hz, como mostrado na Figura 2.15, resultando em formas de onda de corrente tais quais as mostradas na Figura 2.16, nas quais o valor médio da corrente nos LEDs é mantido constante em seu valor nominal para cada modelo (I_N) enquanto a amplitude pico-a-pico da ondulação é incrementada, e a cada incremento são tomadas medições de fluxo luminoso e potência elétrica, sob temperatura ambiente constante. Os valores de I_N e T_{amb} são os mesmo da Tabela 2.1 para cada modelo de LED analisado (A, B e C).

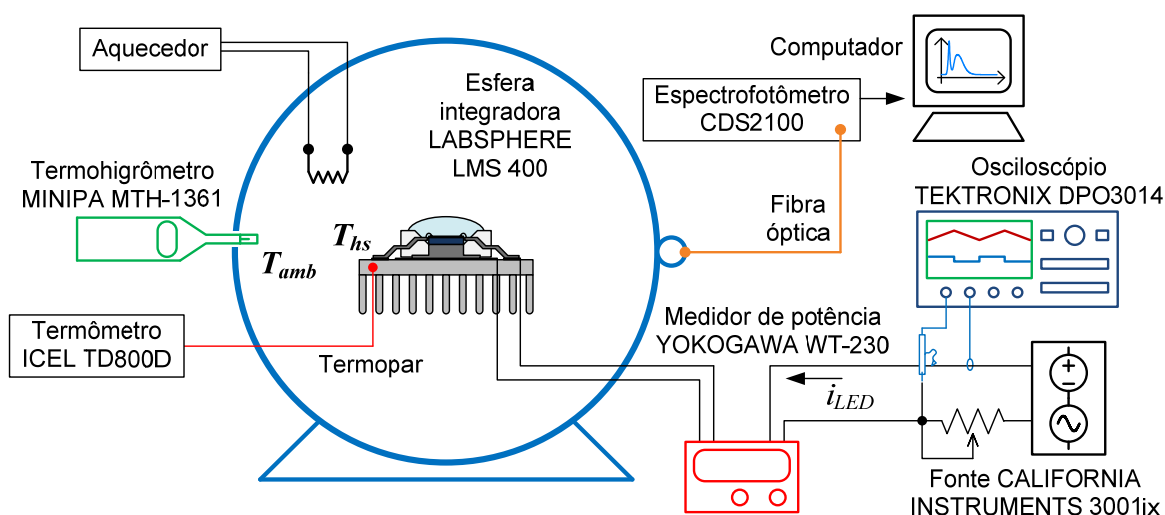


Figura 2.15 – Aparato experimental utilizado na caracterização fotoeletrotérmica dinâmica.

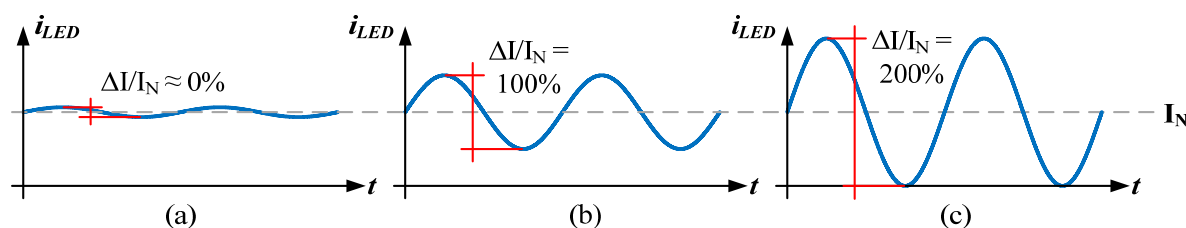


Figura 2.16 – Formas de onda hipotéticas de corrente nos LEDs para (a) uma ondulação percentual praticamente nula, (b) uma ondulação percentual de 100% ($\Delta I = I_N$) e (c) uma ondulação percentual de 200% ($\Delta I = 2I_N$).

Foram testadas ondulações de 0% a 100%. A partir deste ensaio, foi possível traçar curvas experimentais de fluxo luminoso e eficácia luminosa normalizados em função do nível percentual de ondulação de corrente para cada um dos modelos de LED. Estas curvas são

mostradas nas Figuras 2.17, 2.18 e 2.19. Os dados foram normalizados em relação ao valor de fluxo ou eficácia obtido para uma corrente sem ondulação, ou seja, para o respectivo valor medido em 0% de ondulação percentual, quando somente I_N é imposto aos LEDs.

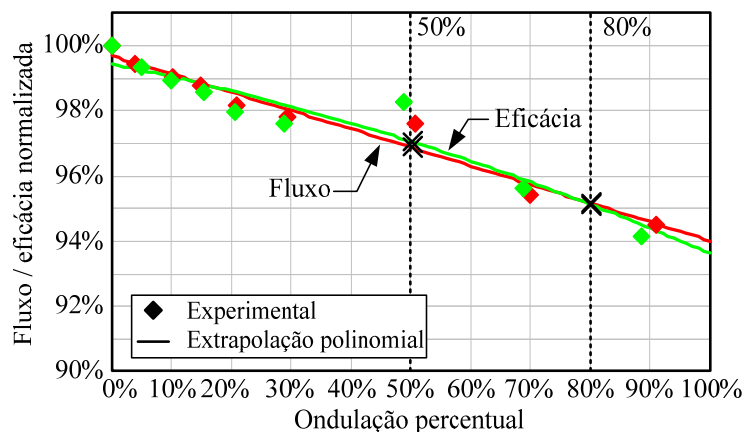


Figura 2.17 – Degradação do fluxo e da eficácia luminosa em função do aumento da ondulação percentual de corrente para o LED A ($I_N = 700$ mA).

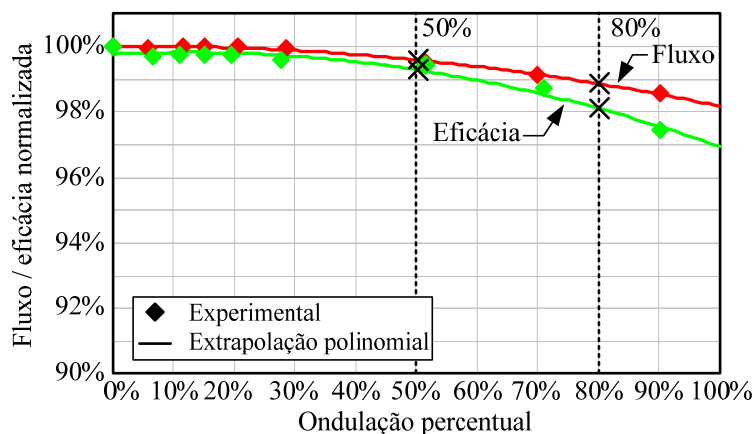


Figura 2.18 – Degradação do fluxo e da eficácia luminosa em função do aumento da ondulação percentual de corrente para o LED B ($I_N = 350$ mA).

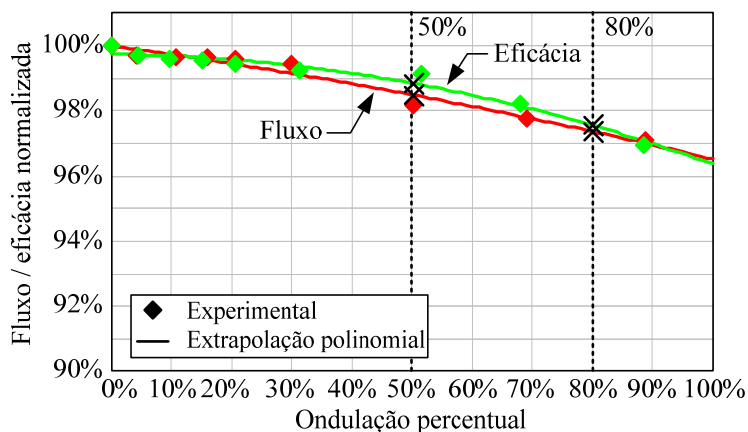


Figura 2.19 – Degradação do fluxo e da eficácia luminosa em função do aumento da ondulação percentual de corrente para o LED C ($I_N = 500$ mA).

A partir das curvas é possível inferir que, no caso dos LEDs B e C, a degradação de fluxo e eficácia para ondulações de até 30% é praticamente nula, sendo os valores obtidos até este nível praticamente iguais aos obtidos com nenhuma ondulação (0%). No caso do LED A, houve uma queda praticamente linear do fluxo e da eficácia com o aumento da ondulação.

Apesar do fluxo e da eficácia decrescerem gradativamente em todos os casos, a degradação destes parâmetros fotométricos não é extremamente acentuada até mesmo para níveis de ondulação relativamente elevados. Para comparação, foram escolhidos os valores obtidos para uma ondulação de 30%, 50% e 80%, estes dois últimos marcados nos gráficos por um X. Os valores de fluxo normalizado e eficácia normalizada para cada modelo de LED nestes pontos são destacados na Tabela 2.2. O que se observa é que até 30% de ondulação, praticamente não há degradação. A partir de 50%, a degradação dos parâmetros começa a se tornar evidente, enquanto que para 80% a degradação já está acentuada e tende a aumentar ainda mais para ondulações maiores. Com isto, pode-se inferir que o valor de ondulação de 50% seria um limite aceitável de ser considerado quando se quer aumentar a ondulação de corrente sem causar prejuízo ao desempenho fotométrico, visto que, para este ponto, com o LED A houve uma queda de somente 3% no fluxo e na eficácia (pior caso) e com o LED B houve um queda de menos de 1% no fluxo e na eficácia (melhor caso). A maior degradação dos parâmetros fotométricos no caso do LED A e menor no caso do LED B parecem estar relacionadas ao nível de corrente nominal de projeto para cada um destes módulos de LEDs, uma vez que o LED B tem o menor nível de corrente de projeto (350 mA) e o LED A tem o maior nível de corrente de projeto (700 mA) dentre os modelos testados.

Tabela 2.2 – Comparativo da degradação de fluxo e eficácia para os 3 modelos de LEDs.

	Ondulação percentual:	30%	50%	80%
LED A $I_N = 700 \text{ mA}$	Fluxo normalizado:	98%	96,9%	95,1%
	Eficácia normalizada:	98,1%	97%	95,1%
LED B $I_N = 350 \text{ mA}$	Fluxo normalizado:	99,9%	99,6%	98,8%
	Eficácia normalizada:	99,7%	99,3%	98%
LED C $I_N = 500 \text{ mA}$	Fluxo normalizado:	99,1%	98,5%	97,3%
	Eficácia normalizada:	99,4%	98,8%	97,5%

Neste mesmo experimento, foi analisada a evolução das coordenadas cromáticas xy no diagrama de cromaticidade CIE 1931 para os três modelos de LEDs à medida que a ondulação de corrente era aumentada. Os dados obtidos são mostrados na Figura 2.20, com uma linha de tendência que mostra a direção da mudança cromática. Nos três casos, o deslocamento cromático é em direção ao azul no espaço de cores CIE 1931, o que significa que a tendência é dos LEDs se tornarem branco-azulados (de maior temperatura de cor, ou seja, “frios”) quando a ondulação é aumentada.

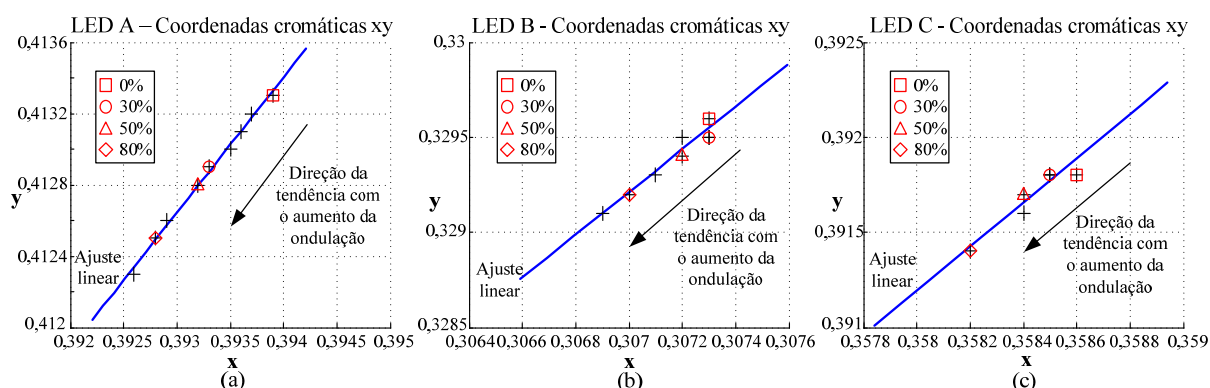


Figura 2.20 – Evolução das coordenadas cromáticas para os módulos de LEDs (a) A, (b) B e (c) C para todos os valores de ondulação analisados (alguns pontos estão sobrepostos pois nenhuma mudança cromática foi observada entre testes adjacentes). Alguns pontos de interesse estão destacados na legenda. As cruzetas (+) são os pontos experimentais.

Para analisar quantitativamente o deslocamento cromático a partir dos dados da Figura 2.20, a equação de diferença de cores para o espaço de cores CIELAB foi utilizada (HILL et al., 1997). Assim, a distância cromática ΔE^*_{ab} entre as coordenadas para 0% de ondulação e dois outros pontos de interesse – 50% e 90% de ondulação (a máxima testada) – foram calculadas. Os valores encontrados estão tabelados na Tabela 2.3.

Tabela 2.3 – Comparativo das diferenças cromáticas em relação a uma ondulação nula.

LED A	Ondulação percentual:	50%	90%
$I_N = 700 \text{ mA}$	ΔE^*_{ab} :	2,6	5,3
LED B	Ondulação percentual:	50%	90%
$I_N = 350 \text{ mA}$	ΔE^*_{ab} :	0,99	1,6
LED C	Ondulação percentual:	50%	90%
$I_N = 500 \text{ mA}$	ΔE^*_{ab} :	1,3	2,3

De acordo com STOKES et al. (1992), o limiar de perceptibilidade de diferença cromática para o valor de ΔE^*_{ab} é de cerca de 2,56 – ou seja, valores de diferença cromática acima deste podem ser detectados pelo olho humano. Para uma ondulação de 50%, pode ser considerado que todos os LEDs testados apresentaram uma diferença cromática praticamente indistinguível em relação a uma ondulação nula (apesar de o LED A apresentar uma diferença ligeiramente acima do limiar). Até mesmo a uma ondulação de 90%, a diferença cromática se manteve abaixo do limiar para os LEDs B e C, enquanto o LED A foi o único a apresentar mudança cromática acima do limite estabelecido. Estes resultados reforçam a ideia de que empregar uma ondulação de corrente de baixa frequência de até 50% nos LEDs é adequado para fins de um acionamento à partir da rede elétrica, sem afetar as características espectrofotométricas dos dispositivos.

Além do estudo sobre a degradação dos parâmetros espectrofotométricos com o aumento da ondulação de corrente, foi também analisada a correlação entre ondulação de corrente e *flicker* em 120 Hz, medido na forma de uma oscilação periódica na iluminância. Segundo LEHMAN et al. (2011), o *flicker* percentual pode ser calculado a partir da fórmula de contraste de Michelson, dada na equação (2.9), na qual E_{max} representa o pico de iluminância da oscilação e E_{min} representa o vale de iluminância medido, como indicado na Figura 2.21.

$$Fck_{\%} = \frac{E_{max} - E_{min}}{E_{max} + E_{min}} \times 100\% \quad (2.9)$$

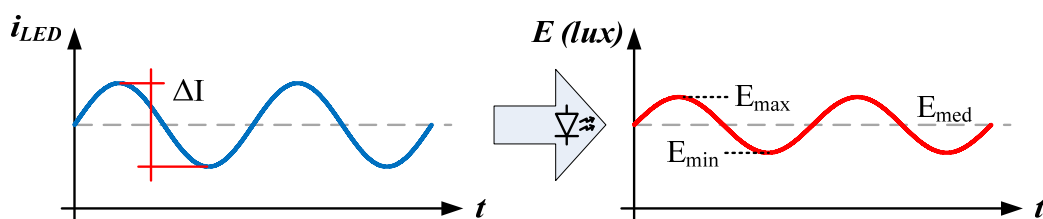


Figura 2.21 – Geração de *flicker* em sistemas SSL, representando uma oscilação periódica de iluminância como resultado de uma corrente com ondulação senoidal.

Para frequências acima de 100 Hz, a modulação de iluminância (i.e., o *flicker* percentual) raramente pode ser percebida diretamente por indivíduos humanos (seja pela visão central ou periférica); apesar disso, o *flicker* pode ser percebido de forma indireta através de efeitos estroboscópicos para frequências de até 300 Hz ou mais (BULLOUGH et al., 2011a). Por exemplo, na frequência de interesse deste estudo – 120 Hz – foi constatado por REA &

OUELLETTE (1988) apud BULLOUGH et al. (2011a) que os efeitos estroboscópicos eram notados para uma modulação acima de 51%, com lâmpadas de descarga em alta pressão.

Para medir as oscilações de iluminância que resultam da alimentação dos LEDs com correntes sobrepostas a ondulações senoidais de 120 Hz, tais quais as da Figura 2.16, foi montado o aparato experimental da Figura 2.22. Dentro da caixa escura, foram colocados cada um dos módulos com os 6 LEDs de modelos A, B e C. Dois fotosensores foram empregados – um fotodiodo Vishay BPW21R em conjunto a um amplificador de transresistência de precisão e um conversor luz-tensão integrado TAOS TSL13S. Ambos os sensores possuem curva de sensibilidade similar à do olho humano. Também possuem tempo de resposta rápido o suficiente (*rise time* de cerca de 3 μ s), não inserindo qualquer dinâmica no sistema de medição para a frequência de interesse de 120 Hz. Os sensores retornam valores de tensão diretamente proporcionais à iluminância à frente dos LEDs. Os ensaios foram realizados com a temperatura ambiente dentro da caixa escura constante e igual ao que consta na Tabela 2.1 para cada módulo de LED.

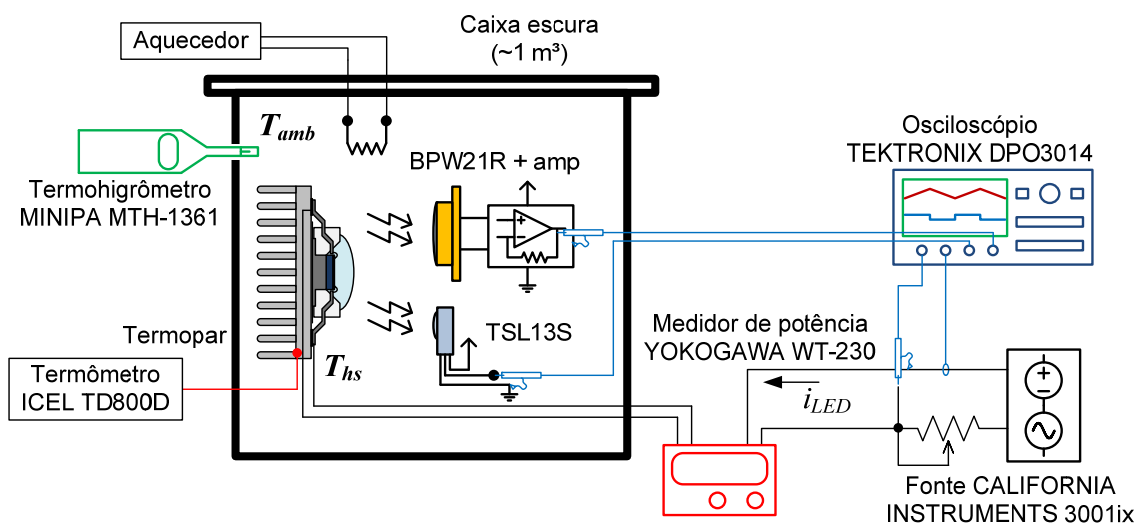


Figura 2.22 – Aparato experimental utilizado para avaliar a geração de *flicker* nos LEDs.

O primeiro ensaio consistiu em aplicar corrente média igual à nominal I_N em cada módulo de LED e aumentar gradativamente a ondulação percentual de corrente, de forma similar ao que foi feito no ensaio de degradação do fluxo e de eficácia. Foram medidos os valores de iluminância máxima, média e mínima (E_{max} , E_{med} , E_{min}) para uma ondulação percentual de 0%, 30%, 50% e 80% e, então, calculada modulação de iluminância resultante em cada caso, a partir da fórmula de Michelson, dada em (2.9).

A Figura 2.23 mostra duas curvas a serem analisadas. O gráfico da Figura 2.23 (a) mostra o pico e o vale de iluminância medidos, ambos normalizados para o valor médio de iluminância obtido em cada ponto de forma a tornar as medidas dos 3 módulos compatíveis em magnitude. A amplitude pico a pico da oscilação de iluminância (E) é representada no gráfico como a diferença entre o máximo e mínimo normalizados, mostrando que esta oscilação cresce linearmente com o aumento da ondulação percentual de corrente. Já o gráfico da Figura 2.23 (b) mostra a modulação de iluminância calculada a partir da fórmula de contraste de Michelson com os dados obtidos com os 3 módulos LEDs.

Os dados da curva da Figura 2.23 (b) corroboram com a hipótese teórica levantada em BENDER et al. (2013b) e ALMEIDA et al., (2014a) de que a tendência de aumento do *flicker* é linear e com uma razão igual à metade da ondulação percentual de corrente. Esta hipótese foi levantada a partir de (2.10) – o fluxo luminoso dinâmico, que é uma modificação de (2.8) – o fluxo luminoso estático.

$$F(t) = N.F_0 \left\{ d_0 + d_1 \frac{i_{LED}(t)}{I_0} \right\} \cdot \left\{ c_0 + c_1 \left[\begin{array}{l} T_{amb} + (NR_{th_hs} + R_{th_jc}) \cdot \\ \frac{I_{LED_RMS}}{I_0} k_h \left[\frac{V_t + r_d \frac{I_{LED_RMS}}{I_0} + k_v(T_{amb} - T_0)}{1 - \frac{I_{LED_RMS}}{I_0} k_h k_v (R_{th_jc} + NR_{th_hs})} \right] \end{array} \right] \right\} \quad (2.10)$$

Para uma ondulação de corrente puramente senoidal, é possível demonstrar que:

$$I_{LED_RMS} = \sqrt{\left(\frac{\Delta I}{2\sqrt{2}} \right)^2 + I_{LED}^2} \quad (2.11)$$

A modificação na equação consiste em levar em conta o valor eficaz da corrente nos LEDs (I_{LED_RMS}) na parte da equação responsável por descrever o comportamento térmico do sistema e o valor instantâneo da corrente ($i_{LED}(t)$) na parte da equação responsável pelo comportamento elétrico do sistema, desta forma obtendo o fluxo luminoso no tempo, $F(t)$ – que também pode ser chamado de fluxo dinâmico.

Ao supor uma corrente média I_N somada a uma ondulação senoidal na variável $i_{LED}(t)$ da expressão dada em (2.10), pode-se calcular qual será o *flicker* a partir da fórmula de

Michelson; a previsão teórica do *flicker* resultante neste caso é a tendência linear mostrada na Figura 2.23 (b).

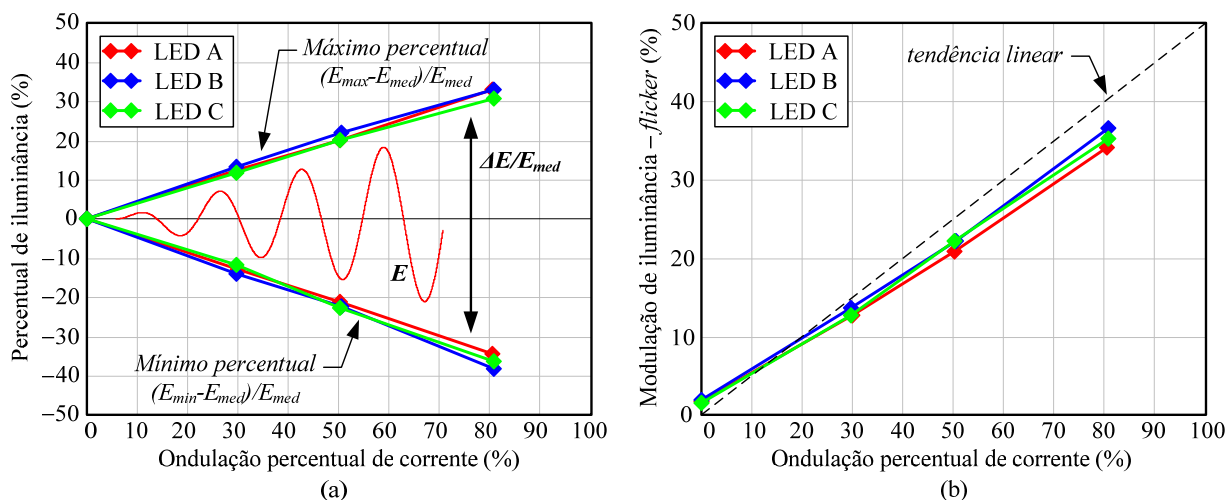


Figura 2.23 – Gráficos de (a) pico e vale de iluminância normalizados e (b) *flicker* para os 3 módulos de LEDs ensaiados em função da ondulação percentual de corrente. O ensaio foi realizado na temperatura ambiente (T_{amb}) e corrente nominal (I_N) especificada para cada módulo.

O segundo ensaio utilizando o mesmo aparato experimental mostrado na Figura 2.22 consistiu em aplicar uma amplitude absoluta constante de ondulação de corrente (ΔI) em cada módulo de LED e variar, desta vez, o valor médio da corrente, de forma a fazer uma excursão da corrente aplicada por toda a característica estática do módulo, como indicado esquematicamente na Figura 2.24. O objetivo deste ensaio foi de verificar qual a modulação de iluminância resultante de se operar o LED com uma corrente média nos mais diversos pontos da característica estática. A hipótese é de que nos locais de menor derivada da curva parabólica, há menos oscilação relativa de iluminância para um mesmo valor de ΔI .

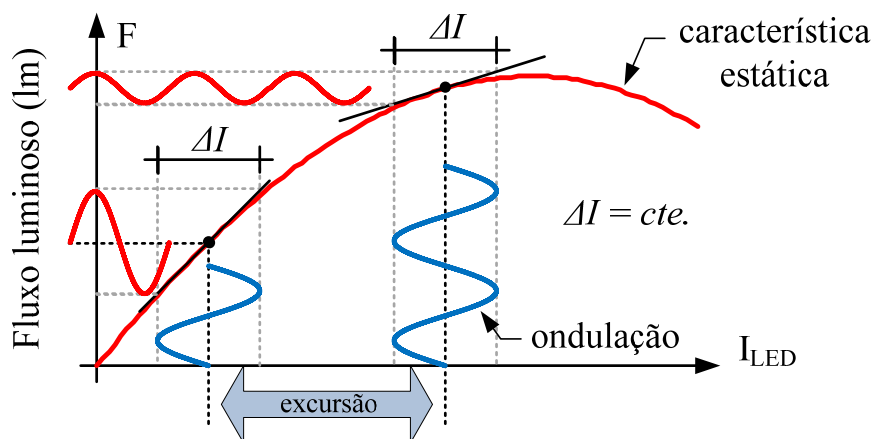


Figura 2.24 – Ensaio de ondulação de corrente com amplitude constante excursionando o valor médio de corrente pela característica parabólica de fluxo do módulo de LED.

Neste ensaio, foi utilizado uma amplitude de ondulação de corrente (ΔI) de 210 mA para o LED A, 105 mA para o LED B e 180 mA para o LED C. Estes valores correspondem a uma ondulação de aproximadamente 30% da corrente nominal de cada módulo. Os resultados do experimento são mostrados nas curvas das Figuras 2.24, 2.25 e 2.26.

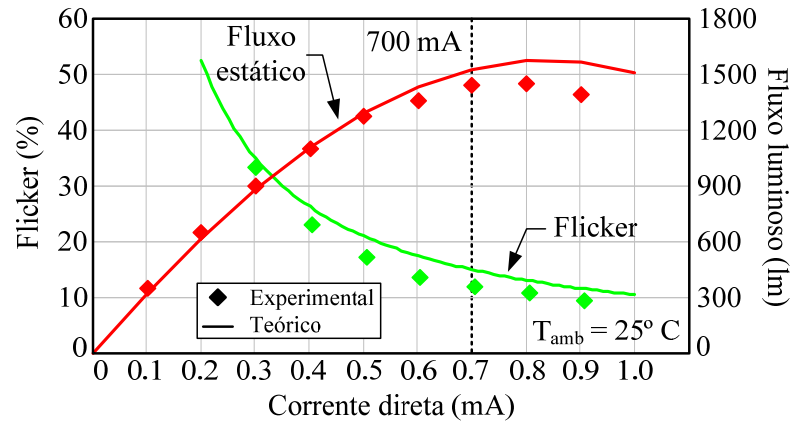


Figura 2.25 – *Flicker* gerado pelo conjunto com 6 LEDs A em função da corrente média para uma ondulação de amplitude constante de 210 mA.

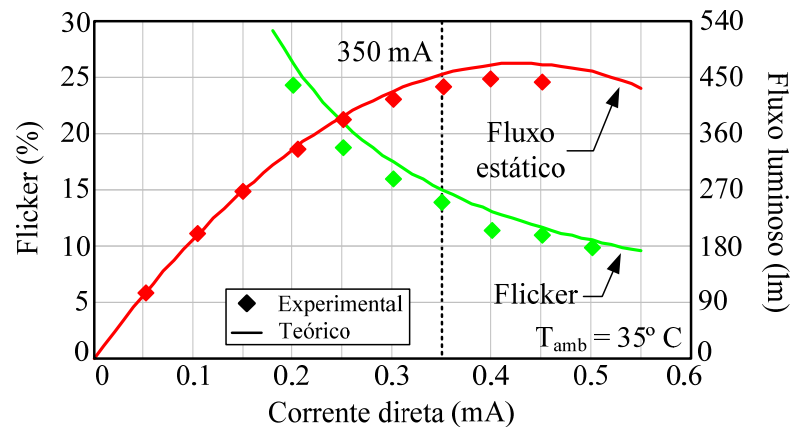


Figura 2.26 – *Flicker* gerado pelo conjunto com 6 LEDs B em função da corrente média para uma ondulação de amplitude constante de 105 mA.

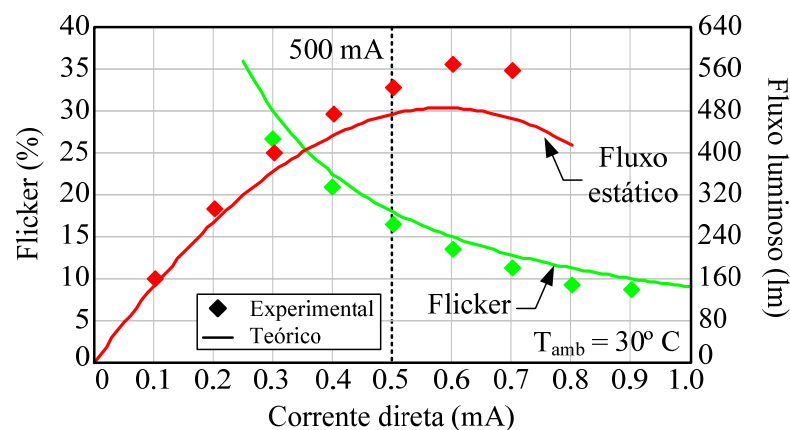


Figura 2.27 – *Flicker* gerado pelo conjunto com 6 LEDs C em função da corrente média para uma ondulação de amplitude constante de 180 mA.

Nestas curvas das figuras supracitadas, também é mostrado, para fins de referência, o fluxo luminoso estático (previsto por (2.8)). As previsões teóricas do *flicker* percentual, mostradas pelas linhas contínuas nos gráficos, podem ser derivadas também a partir da equação (2.10), que, como dito, descreve o fluxo luminoso dinâmico (uma vez que a iluminância máxima e mínima serão escalares do fluxo máximo e mínimo).

As curvas teóricas obtidas para o *flicker* percentual neste ensaio de excursão do ponto de operação são hipérbolas e mostram que o *flicker* percentual é pequeno no entorno da corrente de projeto, I_N , de cada módulo.

Ao contrário da hipótese levantada por HUI & QIN (2009), o *flicker* não terá um valor de mínimo para a corrente que coincide com o pico da curva parabólica de fluxo estático. Isto acontece porque a excursão da ondulação de corrente não se faz na curva estática, que assume regime térmico para cada ponto de corrente média; a excursão se faz na curva de fluxo luminoso versus corrente direta para a temperatura de junção que resulta da corrente eficaz aplicada, pois a resposta luminosa do LED é rápida com relação a flutuações de corrente. No entanto, o sistema térmico não responde com a mesma rapidez. Isto explica o porquê da equação (2.10) de fluxo dinâmico conter a parte variante no tempo $i_{LED}(t)$ somente no fator que correlaciona fluxo luminoso à corrente direta.

Todavia, o valor eficaz da corrente I_{LED_RMS} será maior quanto maior for a amplitude da oscilação de corrente – como descrito pela equação (2.11) – o que causa um incremento de temperatura de junção que contribui para reduzir o fluxo luminoso naquele ponto de corrente média e, por consequência, aumentar ainda mais o *flicker* percentual.

A lentidão da interação entre fluxo luminoso e temperatura comparada com a rapidez da interação entre fluxo luminoso e corrente pode ser verificada na Figura 2.28, que mostra a aplicação de um degrau de corrente de 700 mA no módulo com os 6 LEDs tipo A.

Como pode ser claramente visto na figura, o fluxo luminoso (canal 4 no oscilograma) responde imediatamente à aplicação do degrau de corrente (interação eletro-fotométrica), no entanto, na medida em que o módulo aquece, o fluxo luminoso decresce lentamente (interação termo-fotométrica).

Neste ensaio de longa duração (4000 s, ou 1 hora e 7 minutos, aproximadamente), é possível constatar também o comportamento da tensão do módulo (canal 1 no oscilograma), que se reduz devido ao aquecimento gradual da junção dos LEDs.

Neste oscilograma, a temperatura do dissipador durante o ensaio é indicada no canal 3 e a corrente nos LEDs é indicada no canal 2.

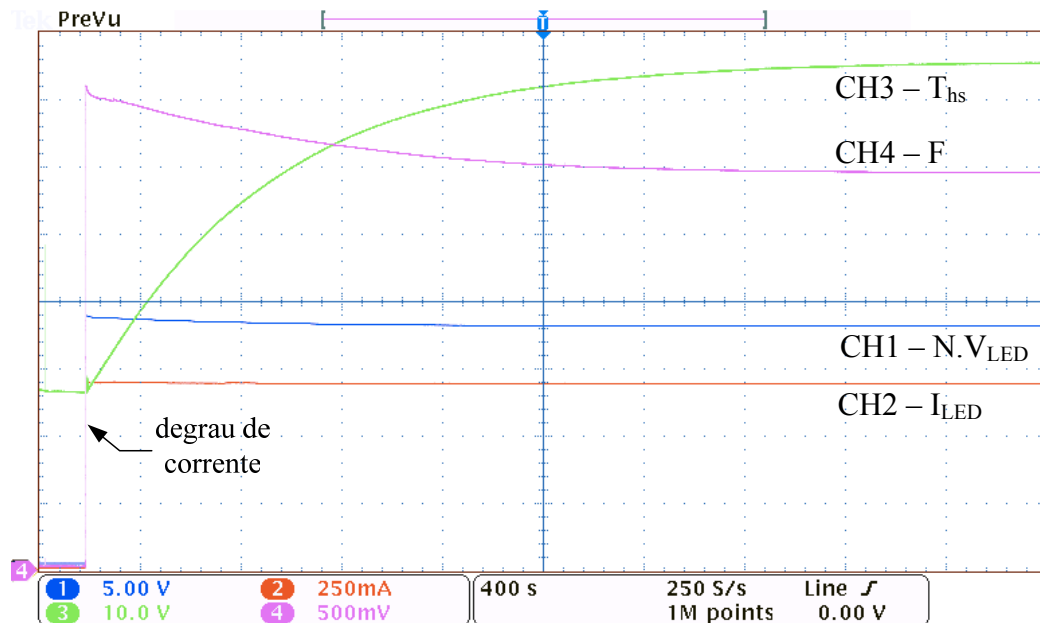


Figura 2.28 – Transiente fotoeletrotérmico para o módulo A. CH1 – tensão do módulo (5 V/div), CH2 – corrente do módulo (250 mA/div), CH3 – temperatura do dissipador (10 °C/div), CH4 – fluxo luminoso (aprox. 245 lm/div). Escala de tempo: 400 s/div.

Na Figura 2.29 são mostrados três exemplos de formas de ondas obtidas durante os ensaios envolvendo medição de *flicker*. Nelas são mostrados a corrente aplicada (com uma ondulação puramente senoidal) e também o sinal de medição retornado pelo sensor linear integrado com fotodiodo (TSL13S) em cada caso (30%, 50% e 80% nos casos mostrados). Com os valores de máximo e mínimo retornados pelo sensor TSL13S (canal 1 nos oscilogramas) – cujo valor escalar de tensão é diretamente proporcional à iluminância – foi possível aplicar a fórmula de Michelson para calcular o *flicker* produzido pelos LEDs.

2.4. CONCLUSÕES PARCIAIS

Este capítulo tratou da caracterização da carga de LEDs a partir da teoria fotoeletrotérmica, utilizando modelos matemáticos simplificados que, no entanto, representam de forma satisfatória a interação entre as variáveis elétricas, térmicas e fotométricas.

A caracterização se subdividiu em uma análise estática dos módulos de LEDs, quando regime térmico é assumido para cada ponto das curvas de fluxo luminoso, e em uma análise dinâmica, quando oscilações periódicas de corrente são inseridas em torno do ponto de

trabalho do módulo de LEDs. A caracterização estática permitiu correlacionar o projeto térmico ótimo ao projeto elétrico ótimo, por exemplo, para máximo fluxo luminoso.

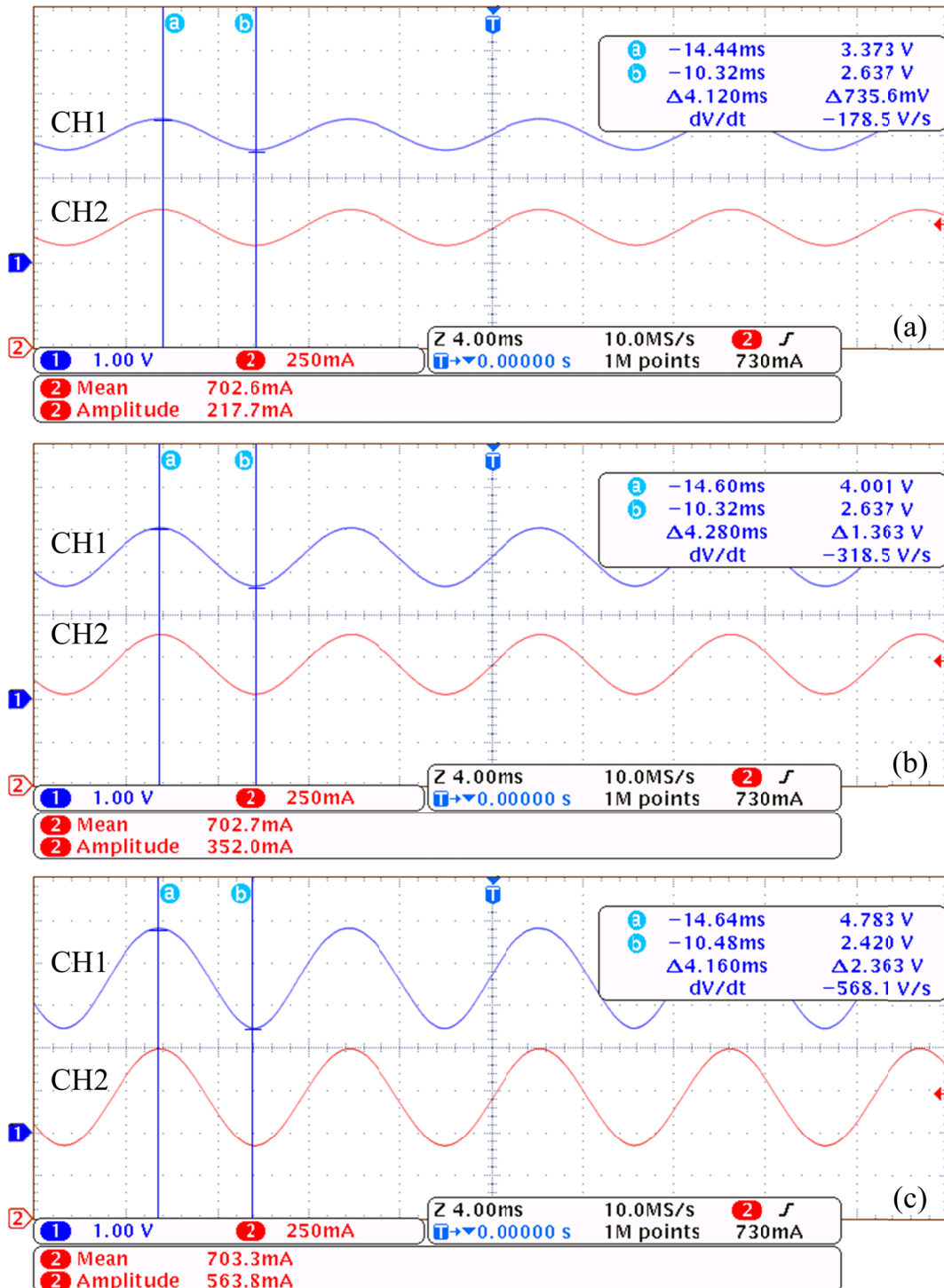


Figura 2.29 – Formas de onda obtidas durante os ensaios envolvendo medição de *flicker* com o módulo A: CH1 (1 V/div) – tensão de saída do circuito com fotodiodo (sensor integrado TSL13S), CH2 (250 mA/div) – corrente aplicada ao módulo para (a) 30%, (b) 50% e (c) 80% de ondulação de corrente. Escala de tempo: 4 ms/div.

A caracterização dinâmica permitiu estabelecer limites para as ondulações senoidais de corrente de 120 Hz que são normalmente encontradas sobrepostas à corrente média entregue aos LEDs em *drivers* conectados à rede, o que pode contribuir na redução dos requisitos de filtragem (e.g., nas capacitâncias de barramento do *driver*). Também foi analisada a influência da oscilação periódica de corrente em 120 Hz com a quantidade de *flicker* gerado pelos LEDs, o que pode ter impactos na qualidade da iluminação produzida pelo sistema SSL.

Foi verificada uma correspondência razoavelmente boa entre as previsões teóricas e os dados experimentais obtidos para 3 modelos diferentes de LEDs, arranjados em conjuntos assentados em dissipadores de diferentes resistências térmicas e submetidos a diferentes temperaturas ambiente, tanto para a análise estática quanto para a análise dinâmica.

Os resultados obtidos nestes experimentos indicam que pode haver pontos de operação mais adequados para a operação dos LEDs considerando-se não só exclusivamente o máximo fluxo luminoso que pode ser obtido (que está correlacionado à corrente média de acionamento), mas também o comportamento dinâmico – ou seja, o *flicker* que é produzido pela presença de uma ondulação de corrente que possa ser imposta pelo *driver*. Nestes pontos hipotetizados, tanto mínima capacitância e mínimo *flicker* podem ser obtidos para um determinado projeto de *driver*, portanto, podem ser considerados próximos de ótimos para operação do módulo de LED e para o projeto do circuito eletrônico de acionamento.

Por exemplo, pode ser possível minimizar a corrente nominal do módulo de LEDs e maximizar a ondulação de corrente – ambos estes ajustes finos resultariam em um *driver* com menores capacitâncias de filtragem. O uso de menores capacitâncias, como já argumentado, provê reduções de custo e volume, enquanto também permite o uso de tecnologias de capacitores com maior vida útil e confiabilidade no *driver*.

As contribuições quantitativas mais relevantes do estudo feito neste capítulo são aquelas que resultam em diretrizes práticas para futuros projetos de *drivers* de LEDs. Desta forma, utilizando a evidência experimental compilada neste capítulo, foi mostrado que, para uma ondulação de corrente de 50%, os seguintes fatos se aplicam:

- a) a degradação de tanto o fluxo luminoso quanto da eficácia luminosa está abaixo de 3%, em todos os casos;
- b) o desvio cromático dos LEDs está dentro do limiar estabelecido para a capacidade humana em notar diferença cromática;

c) a modulação de iluminância (*flicker*) na frequência de 120 Hz permanece abaixo de 25% para todos os LEDs. Este valor, nesta faixa de frequência, está dentro dos limites aceitáveis de *flicker* e percepção de efeitos estroboscópicos, pois, de acordo com BULLOUGH et al. (2011b), indivíduos submetidos a testes com *flicker* de 100-120 Hz acharam “aceitáveis” seus efeitos até uma modulação de 25-30%. Além disto, os estudos do grupo PAR1789 do IEEE (“*Recommending practices for modulating current in High Brightness LEDs for mitigating health risks to viewers*”), segundo WILKINS, VEITCH & LEHMAN (2010), mostram que o limiar de modulação acima do qual podem ser induzidas dores de cabeça é de 35% (em 100 Hz). Os efeitos estroboscópicos nesta faixa de frequência também só podem ser notados para modulações excedendo 30%, e em condições bastante específicas, segundo um estudo de BULLOUGH et al. (2011a).

Este limite de 50%, estabelecido com base na evidência experimental e suportado por estudos criteriosos dos efeitos e da percepção de *flicker*, é uma contribuição desta tese para o estudo de *drivers* de LEDs, tendo-se em vista que não havia consenso na literatura nem nenhuma referência consolidada sobre o dimensionamento da ondulação de corrente de baixa frequência.

3. SÍNTESE DE CONVERSORES PARA O ACIONAMENTO DE LEDS DE POTÊNCIA

3.1. INTRODUÇÃO

Neste capítulo é investigada a síntese de conversores comutados para a alimentação de LEDs de potência a partir da rede elétrica. Este estudo visa especificamente a síntese de conversores de dois estágios principais de conversão, conectados em cascata, que compreendam um estágio de correção do fator de potência (PFC) e um estágio de controle de potência (PC), ambos compartilhando um barramento CC intermediário.

Busca-se neste capítulo apresentar um estudo sistemático acerca do que pode compor cada estágio e subsistema de um conversor especificamente projetado para atender às demandas da alimentação de LEDs de potência em níveis compatíveis com, por exemplo, a iluminação pública (70 W ou mais). Além disto, dentro da proposta principal desta tese, busca-se também analisar quais alternativas são mais adequadas para se obter uma alta eficiência do *driver* de reduzidas capacitâncias nos elementos de filtragem e no capacitor de barramento, visando o emprego somente de capacitores de filme metalizado de poliéster ou polipropileno, de longa vida útil, no circuito de potência.

Para a melhora da eficiência, propõe-se o uso de conversão ressonante com comutação suave no estágio de controle de potência para permitir a redução das perdas por comutação dos semicondutores, uma vez que conversores conectados à rede tendem a apresentar altos esforços de tensão (e.g., um retificador boost é necessariamente elevador, portanto a tensão de barramento e consequentemente a tensão de pico sobre os interruptores estáticos é obrigatoriamente maior que a tensão de pico da rede elétrica). A conversão ressonante, apesar de algumas desvantagens – como o aumento dos esforços de corrente devido à circulação de potência reativa no circuito ressonante, aumento do número de elementos semicondutores ou operação em frequência variável, por exemplo, dependendo do conversor empregado – pode ser bastante vantajosa para o acionamento de LEDs de potência – o nível de potência dos *drivers* é relativamente baixo, o que reduz os níveis de corrente circulante; os LEDs se apresentam como uma carga fixa, o que facilita o projeto do filtro ressonante para mínima circulação de potência reativa ainda que conservando a comutação suave, uma vez que conversores ressonantes tendem a perder seu desempenho quando

operando com cargas variáveis ou muito leves (LUCIA et al., 2011); o isolamento galvânico, caso desejado, pode ser facilmente obtido em conversores ressonantes, utilizando-se somente de um transformador de alta frequência (HF), geralmente pequeno e eficiente (LAI; SHYU, 2007); algumas topologias podem ser moduladas assimetricamente (ARIAS et al., 2013a), o que elimina a necessidade de controle sob frequência variável.

Os conversores ressonantes que podem ser empregados para este fim devem ser analisados quanto à atenuação na ondulação da tensão de barramento, de forma a estabelecer o regime de operação mais vantajoso para os LEDs, uma vez que quanto menos ondulação de tensão é transmitida para a carga, menor podem ser os valores das capacitâncias de barramento. Para tal comparativo, é necessário fazer uma compilação das topologias de inversores de alta frequência e de filtros ressonantes (circuitos tanque) que podem compor este estágio de conversão ressonante.

Tanto a melhora da eficiência global do conversor quanto a redução da capacitância de barramento também podem ser investigadas dentro de um estudo acerca das topologias de PFC que podem compor o estágio de entrada – quais se mostram mais eficientes e quais podem eliminar determinados subsistemas (e.g., o filtro EMI, o retificador em ponte, etc.).

A estrutura genérica de *driver* a ser considerada será, portanto, uma associação em cascata dos estágios PFC e PC, necessariamente com a presença de um conversor CC-CC ressonante no estágio PC (que é composto por um inversor de alta frequência associado a um filtro ressonante e um retificador de alta frequência), como mostrado na Figura 3.1. Ao longo deste capítulo, será estudado o que pode compor cada um dos subsistemas de um *driver* de dois estágios tal qual o concebido conceitualmente na Figura 3.1.

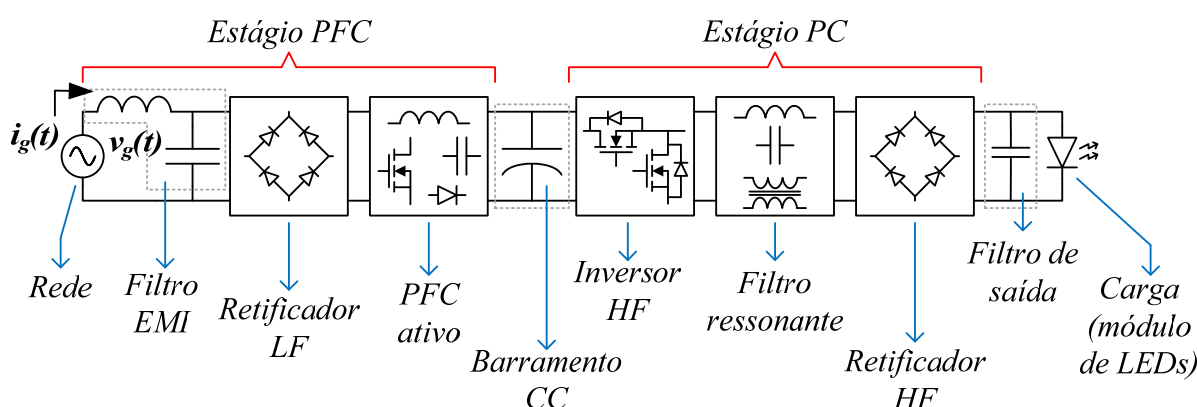


Figura 3.1 – Estrutura genérica de um *driver* de dois estágios cascata (PFC e PC) e com conversão ressonante no estágio PC, com cada subsistema destacado.

3.2. TOPOLOGIAS DE CORREÇÃO ATIVA DO FATOR DE POTÊNCIA

Nesta seção são tratadas somente as topologias monofásicas de correção ativa do fator de potência operando em modo de condução descontínuo (DCM), pois este modo possibilita grande simplicidade no controle e encontra ampla aplicação em baixos níveis de potência, tais quais os tipicamente encontrados em sistemas de iluminação. A operação em DCM também torna mais fácil integrar o estágio PFC ao estágio PC dos *drivers* para LEDs, como já feito em ALONSO et al. (2011), ALONSO et al. (2012b) e ALMEIDA et al. (2012a), compactando o projeto do conversor de dois estágios, pois somente é necessário garantir a operação em DCM do estágio de entrada para que seja obtido um alto fator de potência.

Nos PFCs operados em DCM, a envoltória de corrente do indutor do conversor segue a forma de onda da tensão da rede; por isto, esta técnica é comumente conhecida como *self* PFC (WEI; BATARSEH, 1998), pois não é necessário empregar uma malha interna de controle de corrente para que a corrente de entrada siga uma referência senoidal cuja amplitude é proporcional à potência ativa drenada pelo conversor, como é feito em conversores operando em modo de condução contínua (CCM); neste último caso, para gerar a referência de corrente, é necessário empregar também uma malha externa adicional de controle de tensão (ERICKSON; MAKSIMOVIC, 2004, p. 649), exigindo desta forma duas malhas de controle, dois circuitos de sensoriamento e dois controladores. Em contraste à técnica em CCM, nos PFCs operados em DCM somente é necessária uma malha de controle para a variável de interesse de saída (e.g., tensão ou corrente da carga) para regular o nível de potência drenada de forma a manter esta variável com valor constante. Por este motivo, o uso de PFCs em DCM agrega simplicidade ao projeto de conversores com alto fator de potência.

Por definição, o fator de potência (FP) é a razão entre a potência ativa monofásica (que é a potência média drenada pelo conversor, P_G) e a potência aparente na entrada do conversor PFC (que é o produto dos valores eficazes da tensão da rede, V_{G_RMS} , e da corrente drenada, I_{G_RMS}). No caso de uma tensão de rede senoidal com pico V_G , do tipo $v_g(\omega_L t) = V_G \text{sen}(\omega_L t)$ – onde ω_L é a frequência angular da tensão da rede – e uma corrente drenada pelo conversor de mesma frequência e de forma de onda arbitrária $i_g(\omega_L t)$, o fator de potência pode ser encontrado pela expressão geral (3.1). Caso a corrente $i_g(t)$ também seja senoidal, de mesma frequência e em fase com a tensão da rede, o valor do denominador será igual ao valor do numerador, o que representa uma situação de fator de potência unitário.

$$FP = \frac{P_G}{V_{G_RMS} \cdot I_{G_RMS}} = \frac{\frac{1}{\pi} \int_0^\pi [V_G \text{sen}(\omega_L t) \cdot i_g(\omega_L t)] d\omega_L t}{\frac{V_G}{\sqrt{2}} \sqrt{\frac{1}{\pi} \int_0^\pi [i_g^2(\omega_L t)] d\omega_L t}} \quad (3.1)$$

Outra figura de mérito de importância para a análise da qualidade da corrente drenada pelos retificadores é a distorção harmônica total (THD) da corrente de entrada, que é definida como a razão entre a raiz quadrada da soma dos quadrados das amplitudes de todos os componentes harmônicos de corrente I_h – excluindo a fundamental ($h = 1$) – e a amplitude da componente fundamental I_1 da corrente $i_g(t)$, supondo a expansão de $i_g(t)$ em série de Fourier, do tipo $i_g(t) = \sum_{h \geq 1} I_h e^{jh\omega_L t}$ (forma exponencial, por compacticidade). Expressando matematicamente, a distorção harmônica total pode ser calculada através da expressão (3.2). Caso não haja componentes harmônicos que não a fundamental, a distorção harmônica é nula.

$$THD = \frac{\sqrt{\sum_{h>1} I_h^2}}{I_1} \quad (3.2)$$

Pode também ser mostrado que a relação entre o fator de potência e a distorção harmônica total de corrente drenada pelo conversor é dada pela expressão (3.3), na qual ϕ_1 é a diferença de fase entre a componente fundamental da corrente drenada pelo conversor e a tensão da rede. Esta expressão mostra que um fator de potência unitário só é possível se e somente se: a) o deslocamento de fase entre a componente fundamental de corrente e a tensão for nulo ($\phi_1 = 0$, portanto $\cos \phi_1 = 1$) e b) não houver componentes harmônicas que não a fundamental ($I_h = 0$ para todo $h > 1$), uma vez que as componentes harmônicas ($h \neq 1$) não produzem potência ativa. Como colorário, o fator de potência será maior quanto menores forem a distorção harmônica e o deslocamento de fase.

$$FP = \frac{\cos \phi_1}{\sqrt{1 + THD^2}} \quad (3.3)$$

3.2.1. Topologias convencionais com ponte retificadora

As topologias convencionais de PFC DCM são, de forma geral, compostas de um filtro EMI na entrada, um retificador de onda completa em ponte e um conversor CC-CC operado em modo descontinuo para emular uma carga resistiva (ou quase resistiva) para a rede elétrica. Os conversores CC-CC geralmente empregados nestas topologias convencionais de PFC são os conversores clássicos de único interruptor controlado: buck, boost, buck-boost, flyback, SEPIC, Ćuk e Zeta, como mostrados na Figura 3.2. Em alguns casos pode ser possível eliminar o filtro EMI, como nas topologias SEPIC e Ćuk (SIMONETTI et al., 1997), desde que o indutor de entrada seja grande o suficiente. A partir destes conversores básicos, outras estruturas de conversores com alto fator de potência podem ser derivadas.

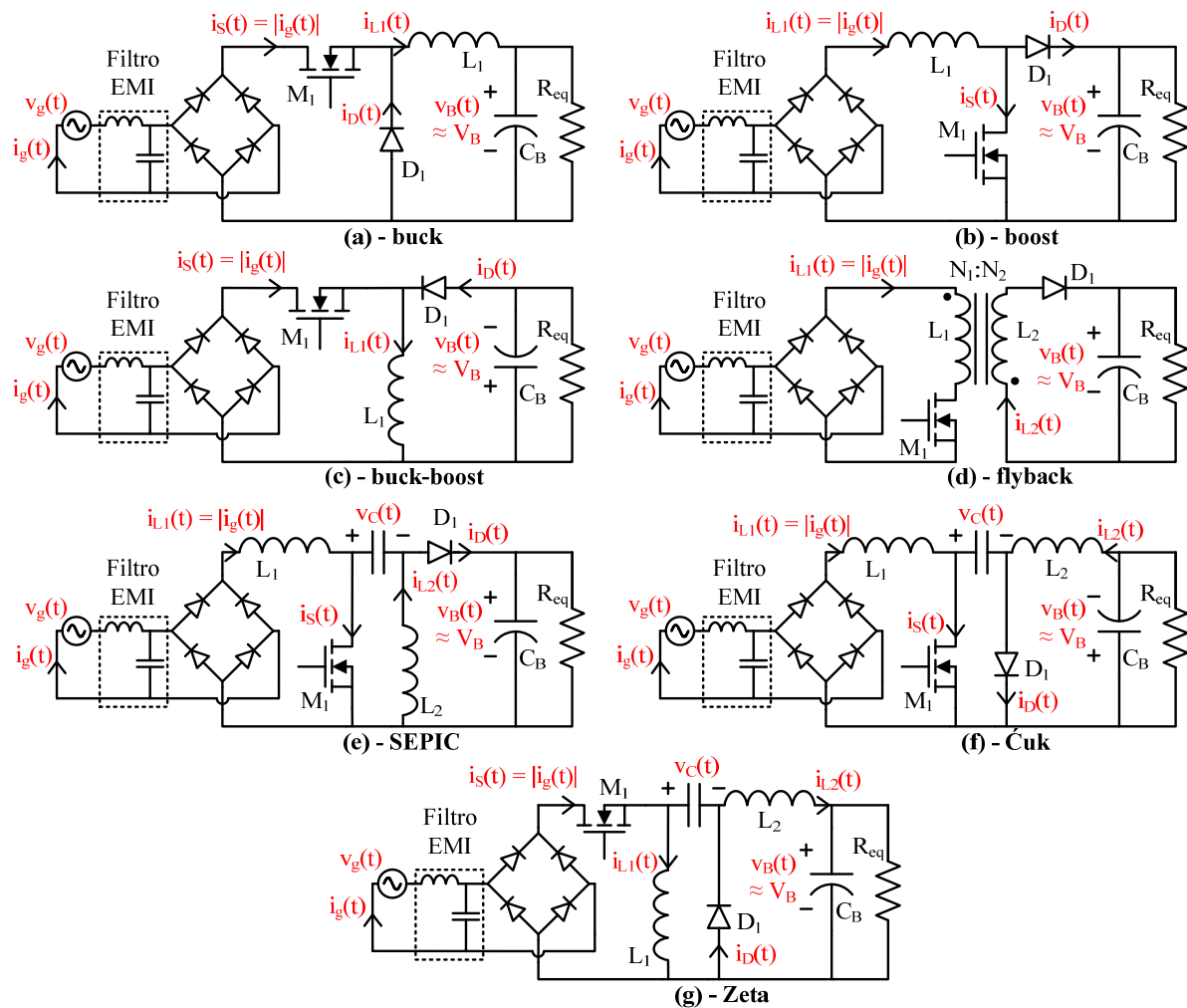


Figura 3.2 – Retificadores de alto fator de potência com ponte retificadora baseados nos conversores (a) buck, (b) boost, (c) buck-boost, (d) flyback, (e) SEPIC, (f) Ćuk e (g) Zeta.

Os conversores buck-boost, flyback, SEPIC, Ćuk e Zeta operando em modo descontinuo podem ser considerados retificadores ideais, pois são capazes de drenar uma corrente perfeitamente senoidal e em fase com a tensão da rede caso sejam alimentados também por uma tensão perfeitamente senoidal, i.e., idealmente operam com fator de potência unitário. Outra vantagem destas cinco topologias é que também são capazes de trabalhar como conversores elevadores ou abaixadores da tensão de pico da rede (V_G).

Já no caso dos conversores buck e boost, a corrente não será perfeitamente senoidal mesmo que o retificador seja alimentado por uma tensão de rede perfeitamente senoidal.

No caso do conversor buck isto ocorre porque a tensão de saída no barramento (V_B) tem de ser obrigatoriamente menor que a tensão de pico da entrada, uma vez que o retificador buck só opera como abaixador de tensão, portanto $V_G > V_B$ sempre. Como existem instantes durante os quais a tensão instantânea da rede, $v_g(t)$, é menor que a tensão de saída, V_B , o retificador não drena corrente por um pequeno intervalo próximo ao cruzamento por zero, criando um tempo morto na forma de onda de corrente (isto se deve à unidirecionalidade em corrente da ponte retificadora). Este tempo morto é maior quanto mais próxima a tensão de saída do retificador (no barramento) for da tensão de pico da rede. Ou seja, para obter-se uma baixa distorção de corrente de entrada e um alto fator de potência com o retificador buck (i.e., um tempo morto pequeno), é necessário trabalhar com uma tensão de saída muito mais baixa que a tensão de pico da rede, ou $V_B \ll V_G$. Isto pode ser verificado a partir da expressão no tempo para a corrente de entrada do conversor buck PFC, dada por (3.4), na qual D é a razão cíclica do conversor e T_s é o período de comutação ($f_s = 1/T_s$ é a frequência de comutação). A expressão é a média dentro de um período de comutação da forma de onda instantânea da corrente no MOSFET, $i_S(t)$, representando a corrente de entrada filtrada para meio ciclo da rede, $i_g(t)$, e foi obtida a partir de WEI & BATARSEH (1998). A expressão é válida caso D esteja abaixo do valor crítico da razão cíclica, na fronteira entre CCM e DCM – D_{crit} , dado em (3.5) para o conversor buck.

$$i_g(t) = \langle i_S \rangle_{T_s}(t) = \begin{cases} \frac{V_G D^2 T_s}{2L_1} \left(\sin(\omega_L t) - \frac{V_B}{V_G} \right), & \text{se } |v_g(t)| > V_B \\ 0, & \text{se } |v_g(t)| \leq V_B \end{cases} \quad (3.4)$$

$$D_{crit} = \frac{V_B}{V_G} \quad (3.5)$$

Na Figura 3.3 são exibidas algumas formas de onda típicas no retificador buck. Como mostrado por DALLA COSTA et al. (2008), dado um ângulo de condução do retificador $\theta = \pi - 2 \cdot \text{sen}^{-1}(V_B/V_G)$ – intervalo angular durante o qual a tensão da rede é maior que a do barramento, que será maior quanto menor for V_B – o FP e a THD da corrente de entrada podem ser encontradas como função deste ângulo de condução, como mostrado nos gráficos da Figura 3.4. Para atender aos requisitos da IEC 61000-3-2 classe C, por exemplo, o ângulo tem que ser maior ou igual 130° , para o qual o FP será 0,96 e a THD será 29%. Isto significa que para uma rede elétrica de tensão eficaz de 220 V, cujo pico é $V_G = 311$ V, a tensão de barramento tem de ser igual ou menor que $V_B = 130$ V para garantir observância à norma.

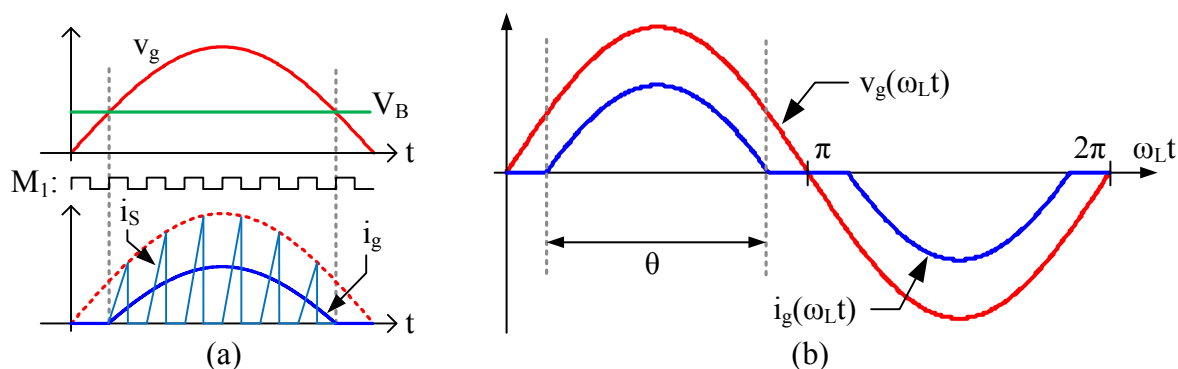


Figura 3.3 – Formas de onda típicas de um PFC buck operado em DCM: (a) tensões de entrada e de barramento indicando o intervalo de condução junto às correntes de alta frequência (no MOSFET) e de baixa frequência (drenada da rede elétrica); (b) formas de onda de tensão e de corrente na entrada do retificador.

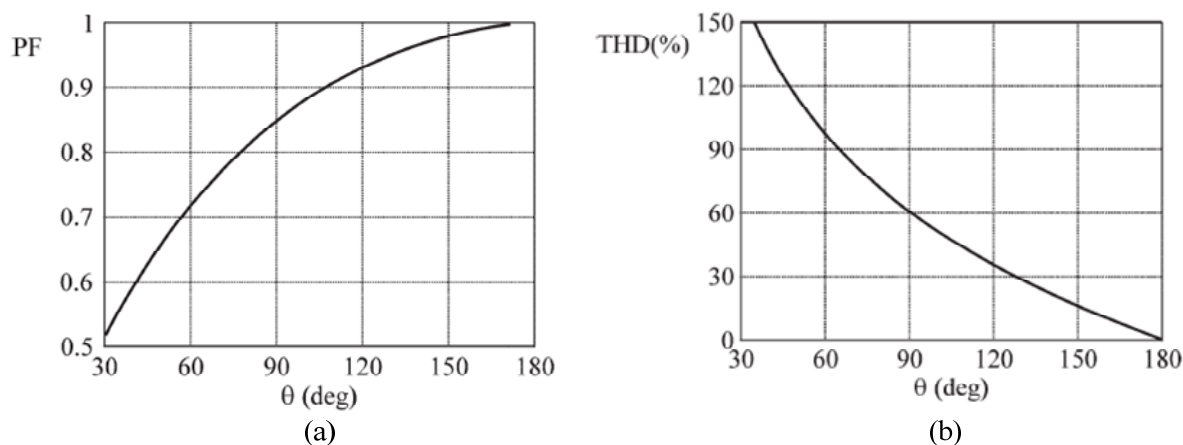


Figura 3.4 – Curvas de (a) fator de potência e (b) distorção harmônica da corrente de entrada para o conversor buck operando como PFC em DCM em função do ângulo de condução θ da corrente (DALLA COSTA et al., 2008).

No caso do conversor boost operando como PFC em DCM, a tensão do barramento obrigatoriamente tem de ser maior que a tensão de pico da rede elétrica, ou seja, $V_B > V_G$, uma vez que a topologia boost é necessariamente elevadora de tensão. A corrente de entrada deste retificador também apresentará uma distorção harmônica que dependerá da tensão de barramento utilizada, no entanto a relação no caso deste conversor é inversa à relação no caso do conversor buck – quanto maior for a tensão no barramento na saída do PFC boost, menor será a distorção de corrente e maior será o fator de potência. Para se garantir um alto FP e baixa THD da corrente, é necessário utilizar uma tensão de barramento muito maior que a tensão de pico da rede, ou $V_B \gg V_G$. Isto pode ser verificado a partir da expressão para a corrente de entrada do retificador boost para meio período da rede, dada na equação (3.6), também obtida a partir de WEI & BATARSEH (1998). – quanto maior for V_B relativo a V_G , menor torna-se a contribuição do termo $\text{sen}(\omega_L t)$ no denominador. Para a expressão ser válida, novamente, a razão cíclica D tem que estar abaixo do valor crítico para o conversor boost, dado em (3.7).

$$i_g(t) = \langle i_s \rangle_{T_s}(t) = \frac{D^2 T_s}{2L_1} \frac{V_B \text{sen}(\omega_L t)}{\frac{V_B}{V_G} - \text{sen}(\omega_L t)} \quad (3.6)$$

$$D_{crit} = 1 - \frac{V_G}{V_B} \quad (3.7)$$

Na Figura 3.5 são mostradas algumas formas de onda típicas neste tipo de retificador de alto FP. Pode ser demonstrado que existe uma relação entre o ganho estático M do conversor boost DCM, definido como $M = V_B/V_G$ ($M > 1$, necessariamente) e os valores teóricos de FP e THD da corrente de entrada (calculados aplicando-se (3.6) em (3.1) e (3.2)). Esta relação é mostrada pelos gráficos da Figura 3.6, que também indicam a contribuição relativa no valor eficaz das componentes harmônicas da corrente ($I_h/[\sqrt{2}.I_{G_RMS}]$) do PFC boost para os harmônicos ímpares de até 7ª ordem comparados aos limites impostos pela IEC 61000-3-2 classe C, mostrando que para cumprir os requisitos da norma é necessário utilizar um ganho igual ou maior que 1,27, condição na qual o FP será 0,96 e a THD será 30%. Isto significa que para uma rede elétrica de tensão eficaz de 220 V, cujo pico é $V_G = 311$ V, a tensão de barramento tem de ser maior que $V_B = 395$ V para garantir observância à norma.

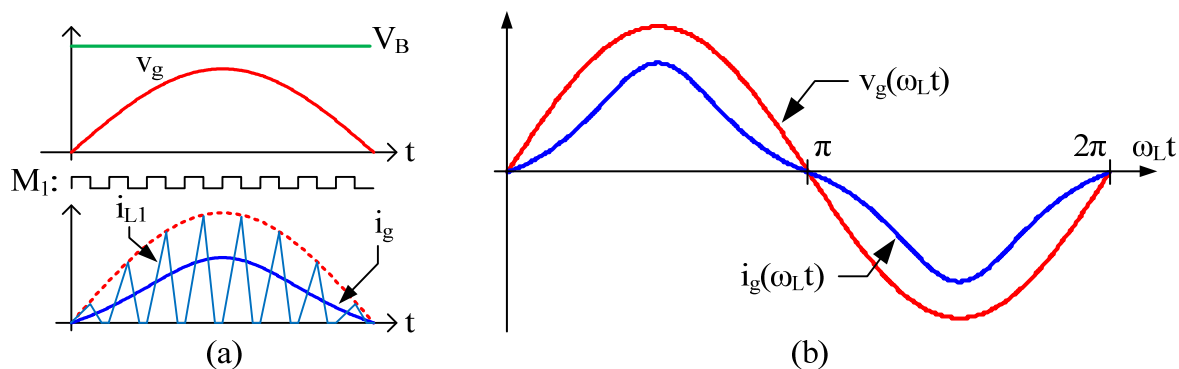


Figura 3.5 – Formas de onda típicas de um PFC boost operado em DCM: (a) tensões de entrada e de barramento junto às correntes de alta frequência (no indutor) e de baixa frequência (drenada da rede elétrica); (b) formas de onda de tensão e de corrente na entrada do retificador.

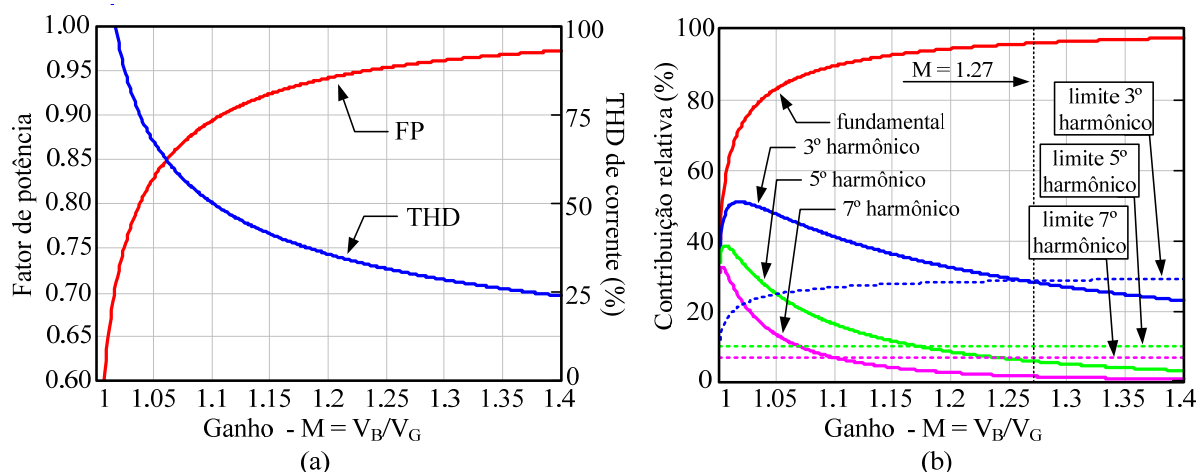


Figura 3.6 – Curvas de (a) fator de potência e distorção harmônica da corrente de entrada e (b) conteúdo harmônico da corrente em função do ganho estático para o conversor boost operando como PFC em DCM.

Como já citado, no caso dos 5 demais conversores (buck-boost, flyback, SEPIC, Ćuk e Zeta) é teoricamente possível obter um FP unitário e THD nula para qualquer valor de tensão de barramento. Isto acontece porque a expressão para a corrente média em um período de comutação na entrada destes conversores é uma escalar da tensão da rede, como mostrado em (3.8). Esta expressão pode ser obtida a partir da integração dentro de um período de comutação da forma de onda de corrente instantânea na saída do retificador em ponte. A indutância equivalente apresentada na equação (3.8) é $L_{eq} = L_1$ no caso dos conversores buck-boost e flyback e $L_{eq} = L_1.L_2/(L_1+L_2)$ (associação em paralelo de L_1 e L_2 , com $L_1 > L_2$) no caso dos conversores SEPIC, Ćuk e Zeta (SIMONETTI et al., 1997). A expressão da corrente, novamente, somente é válida para D menor que o valor crítico de condução: para o conversor

flyback, D_{crit} é dada por (3.9); para os demais conversores supracitados, D_{crit} é dada por (3.10)

$$i_g(t) = \langle i_s \rangle_{T_s}(t) = \frac{D^2 T_s}{2L_{eq}} V_G \text{sen}(\omega_L t) \quad (3.8)$$

$$D_{crit} = \frac{V_B}{V_B + V_G \frac{N_2}{N_1}} \quad (3.9)$$

$$D_{crit} = \frac{V_B}{V_B + V_G} \quad (3.10)$$

A expressão (3.8) mostra que a forma de onda de corrente nestes conversores é independente da tensão de barramento e é um valor escalar da tensão da rede, onde o fator de escala é a resistência equivalente emulada na pelo PFC em questão: $R_G = \frac{2L_{eq}}{D^2 T_s}$.

As formas de onda típicas nos conversores buck-boost, flyback e Zeta (que apresentam um MOSFET em série com a entrada) são mostradas na Figura 3.7. No caso dos conversores SEPIC e Ćuk, devido à presença do indutor L_1 em série com o retificador em ponte, a corrente se anula somente durante o cruzamento da tensão da rede, possuindo uma baixa ondulação que pode permitir a supressão ou grande redução do filtro EMI de modo diferencial. As formas de onda típicas, nestes dois últimos casos, são as mostradas na Figura 3.8. Apesar desta ligeira diferença, em todos os 5 casos de PFCs, a forma de onda da corrente de entrada é senoidal.

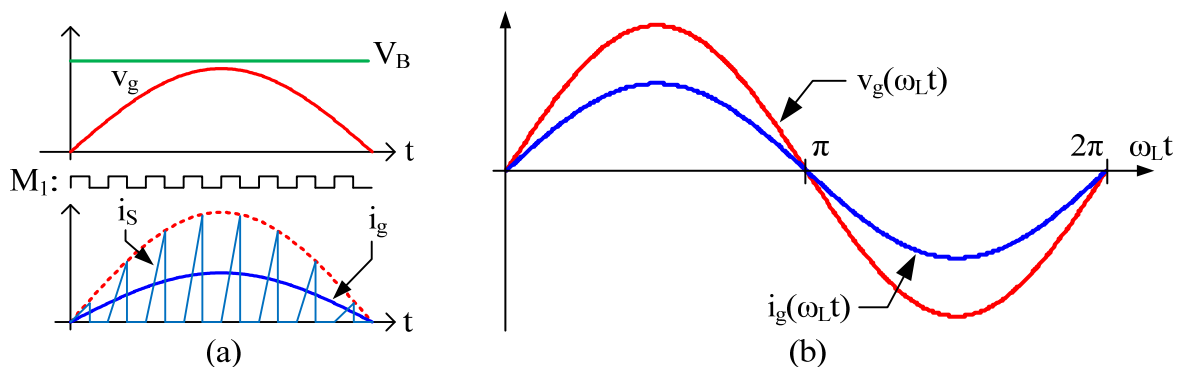


Figura 3.7 – Formas de onda típicas dos PFCs buck-boost, flyback e Zeta operados em DCM: (a) tensões de entrada e de barramento junto às correntes de alta frequência (no MOSFET) e de baixa frequência (drenada da rede elétrica); (b) formas de onda de tensão e de corrente na entrada do retificador.

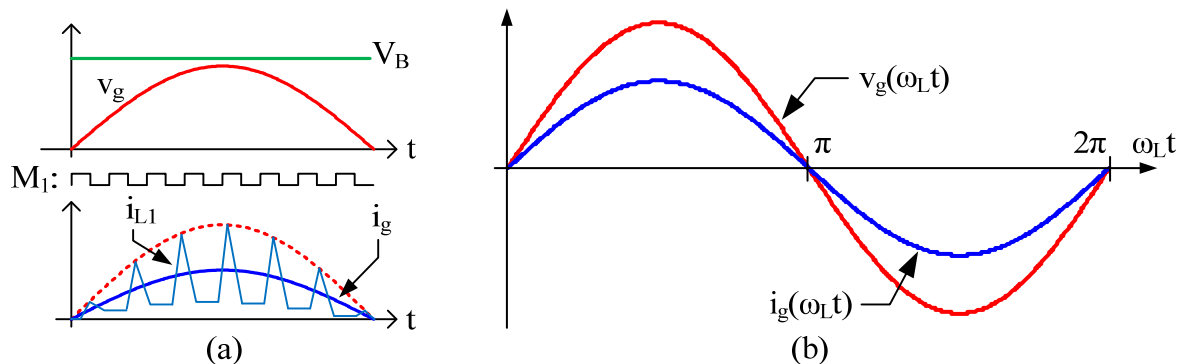


Figura 3.8 – Formas de onda típicas dos PFCs SEPIC e Ćuk operados em DCM: (a) tensões de entrada e de barramento junto às correntes de alta frequência (no indutor L_1) e de baixa frequência (drenada da rede elétrica); (b) formas de onda de tensão e de corrente na entrada do retificador.

Segundo TSE (2003), o conversor buck-boost operando em DCM, em conjunto às topologias análogas (flyback, SEPIC, Ćuk e Zeta), poderiam ser consideradas como as escolhas ideais para retificadores de alto fator de potência relativo à qualidade da corrente drenada (idealmente FP unitário). No entanto, levando-se em conta os esforços nos semicondutores e a eficiência de conversão, a topologia mais favorável é a do PFC boost. No PFC boost, os esforços de corrente são menores que na topologia buck-boost para um mesmo nível de potência. Além disto, de um ponto de vista puramente topológico, a eficiência de conversão da topologia buck-boost é menor pois este conversor é uma estrutura dita de impedância de ordem zero (TSE, 1997; TSE, 2003), ou seja, não tem acoplamento direto entre saída e entrada, portanto a energia é transferida indiretamente através de duas malhas de circulação de corrente – a malha entrada-MOSFET-indutor, quando M_1 está conduzindo, e a malha indutor-diodo-saída, quando M_1 está bloqueado.

Em contraste, tanto a topologia boost quanto a topologia buck possuem acoplamento direto entre a entrada e a saída, o que significa menor processamento redundante de energia dentro do conversor, portanto maior eficiência (TSE, 2003; TSE & CHOW, 2000). No entanto, o PFC boost necessita de uma alta tensão de saída para atingir alto FP, o que significa grandes esforços de tensão nos semicondutores e um compromisso entre se obter um FP tangível e se reduzir os esforços de tensão. A topologia buck, por outro lado, necessita de uma baixa tensão na saída para atingir alto FP, mas ao custo de poder requerer baixos valores de razão cíclica, o que implica em um pico de corrente elevado nos semicondutores (TSE, 2003).

3.2.2. Topologias sem ponte retificadora

Mais recentemente (desde meados da década de 90, como em MARTINEZ & ENJETI (1996)), têm sido propostas estruturas de PFC que não empregam um retificador em ponte com quatro diodos. Estas estruturas são ditas “sem ponte”, geralmente identificadas na literatura pelos termos *bridgeless* (BL) ou *rectifierless*. O objetivo destas topologias, na maior parte dos casos, é o de reduzir o número de semicondutores no caminho de circulação da corrente de entrada, de modo a aumentar a eficiência por meio da redução das perdas por condução nestes elementos (HUBER et al., 2008).

As topologias de PFC BL mais populares são as baseadas no conversor boost, também chamadas de *bridgeless* boost. Duas estruturas comuns deste tipo de retificador são mostradas na Figura 3.9, dentre outras compiladas em HUBER et al. (2008).

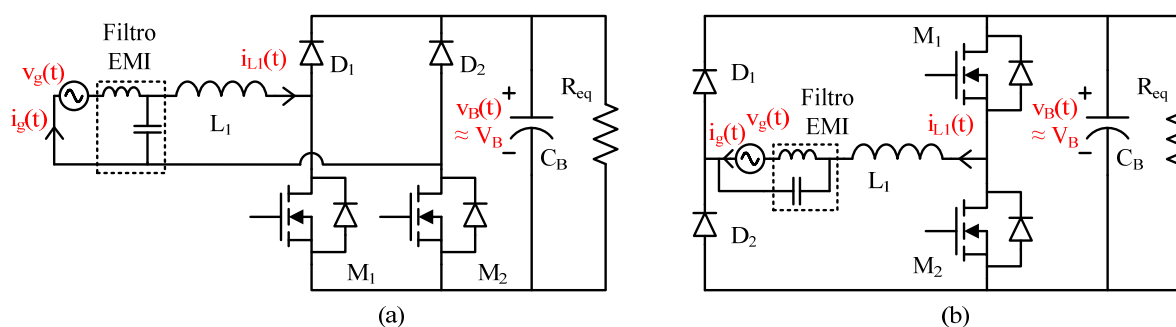


Figura 3.9 – Topologias de retificadores boost de alto fator de potência sem a ponte retificadora: (a) *dual-boost* e (b) *totem-pole*.

Para os retificadores BL boost mostrados na Figura 3.9, caso o indutor L_1 opere em DCM e caso os sinais de comando dos MOSFETs sejam realizados com uma mesma razão cíclica $D < 0,5$ e com uma defasagem de 180° entre si (i.e., uma diferença de meio período de comutação entre pulsos), tais quais os mostrados na Figura 3.10, ambos os conversores se comportarão como o PFC boost DCM convencional, i.e., a forma de onda de corrente na entrada será a mesma daquela da Figura 3.5 e os parâmetros de qualidade de energia serão os mesmos mostrados na Figura 3.6 como função do ganho do conversor PFC.

O que difere nos retificadores BL boost em relação ao conversor boost convencional é que o indutor L_1 opera com corrente bidirecional, i.e., maior que zero para o semiciclo positivo da rede e menor que zero para o semiciclo negativo. Isto pode ser verificado na Figura 3.11, que mostra as formas de onda simuladas para ambos os conversores BL boost

apresentados (*dual-boost* e *totem-pole*). Nesta simulação foram empregados: $f_s = 30$ kHz, $D = 30\%$, $L_1 = 700$ μ H, $C_B = 50$ μ F, $R_{eq} = 800$ Ω , $L_f = 4$ mH e $C_f = 220$ nF (filtro EMI) para ambos os conversores. O que se pode verificar é que, utilizando o esquema de comando da Figura 3.10, ambas as topologias apresentadas se comportam de forma idêntica, produzindo a mesma forma de onda de corrente de entrada (i.e., drenam a mesma potência aparente e ativa), mesmo nível de tensão de saída e mesma forma de onda de corrente no indutor.

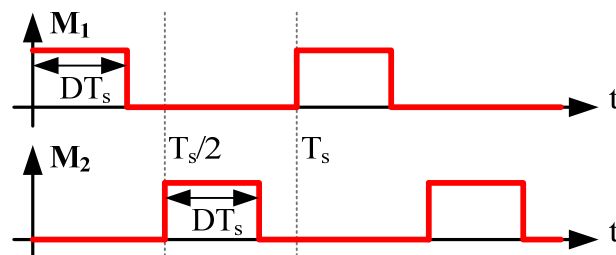


Figura 3.10 – Possível esquema de comando dos MOSFETs dos retificadores BL boost.

As duas topologias BL boost diferem na rede de comutação empregada, portanto as formas de onda de corrente nos MOSFETs são diferentes. No conversor *dual-boost*, durante o semiciclo positivo da rede, o MOSFET M_1 opera como o interruptor controlado enquanto que o MOSFET M_2 opera como diodo (similar a um retificador síncrono) durante todo o ciclo de comutação, portanto circula em M_2 o inverso da corrente do indutor; o oposto ocorre no semiciclo negativo da rede (M_1 opera como diodo, M_2 como interruptor controlado). No conversor *totem-pole*, os MOSFETs operam compartilhando a corrente do indutor L_1 , sendo que nenhum dos dois MOSFETs conduz durante todo o período de comutação, ainda que M_2 opere como diodo para o semiciclo positivo da rede (e M_1 para o semiciclo negativo). Na Figura 3.12 são dadas as formas de onda de alta frequência das correntes no indutor e nos MOSFETs, durante o pico da tensão da rede, para ambas as topologias, mostrando estas diferenças na corrente dos MOSFETs.

O que as formas de onda da Figura 3.12 indicam é que existe maior circulação de corrente nos MOSFETs para a topologia *dual-boost* do que para a topologia *totem-pole* (i.e., a corrente RMS nos interruptores é maior na primeira), o que resulta em menores perdas de condução nestes elementos ao se empregar a topologia *totem-pole*. Apesar disto, existem indícios de que a emissão eletromagnética de ruído de modo comum da topologia *dual-boost* é menor (KONG, WANG; LEE, 2008). Não obstante, ambas as topologias (por serem sem ponte retificadora) resultam em melhor eficiência de conversão que a topologia boost convencional (HUBER et al., 2008).

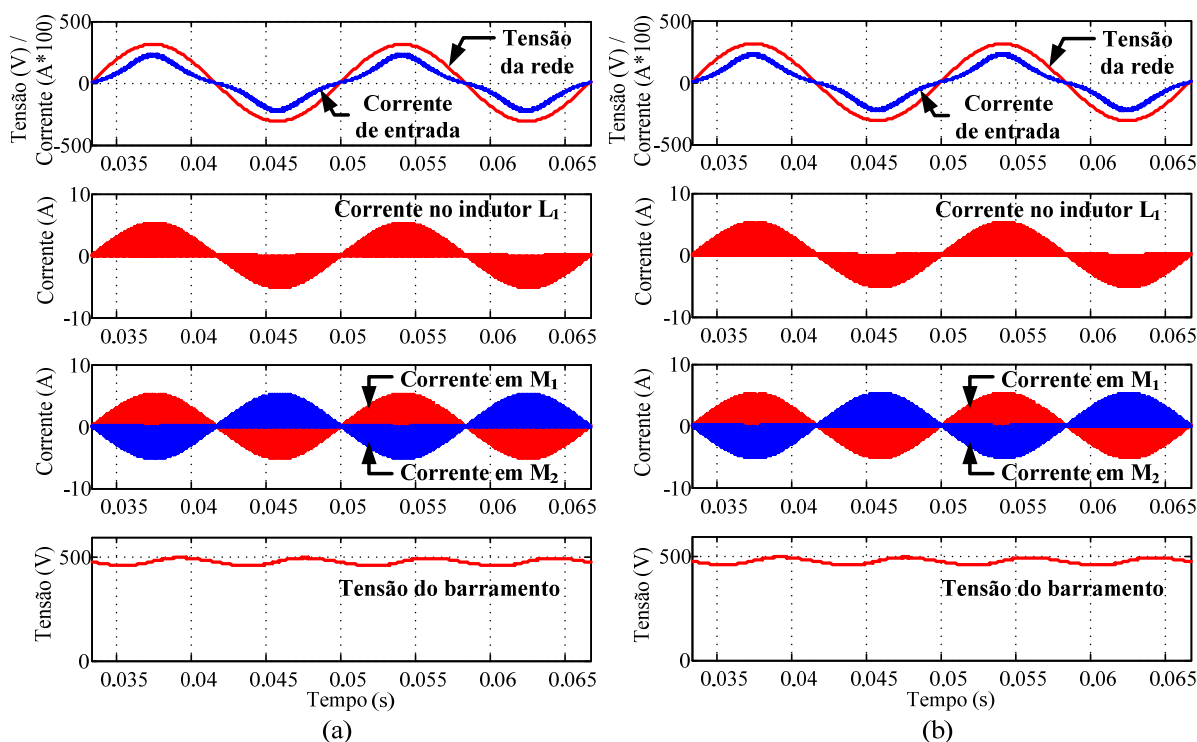


Figura 3.11 – Formas de onda vistas da baixa frequência para os conversores PFC sem ponte (a) *dual-boost* e (b) *totem-pole*.

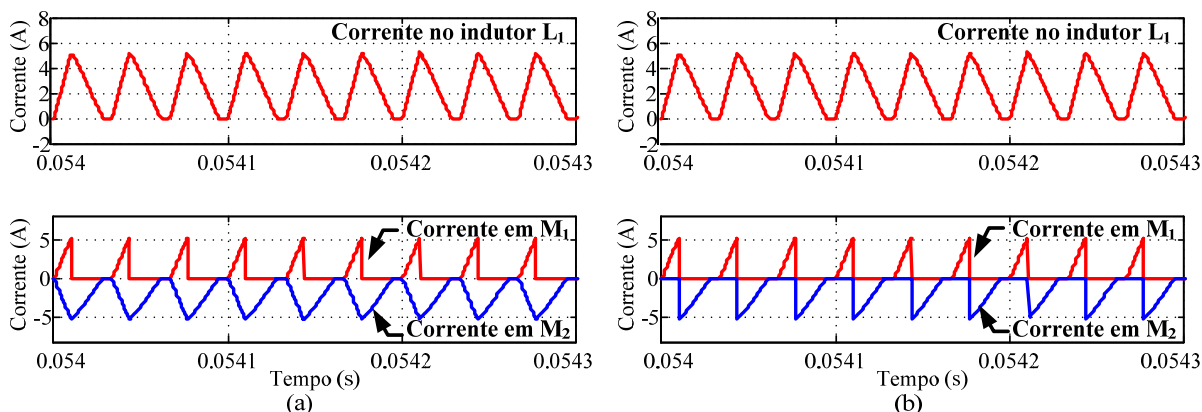


Figura 3.12 – Detalhe das formas de onda de corrente no indutor e nos MOSFETs para os conversores PFC sem ponte (a) *dual-boost* e (b) *totem-pole*.

Existem diversas outras topologias de retificadores BL propostas na literatura. Por exemplo, encontram-se várias topologias baseadas nos conversores Ćuk e SEPIC, que compartilham de diversas similaridades topológicas entre si e com os conversores PFC convencionais correspondentes. Algumas destas topologias são mostradas na Figura 3.13 e na Figura 3.14. Uma das vantagens nestas 4 topologias é o fato dos interruptores estáticos compartilharem a mesma referência da saída dos conversores.

Em MAHDAVI & FARZANEHFARD (2011) é também proposto um conversor BL SEPIC PFC que é muito similar à topologia BL boost PFC *totem-pole*, uma vez que os

conversores boost e SEPIC convencionais também possuem similaridades topológicas no seu estágio de entrada. Este retificador BL SEPIC é mostrado na Figura 3.15; os MOSFETs M_1 e M_2 são comandados de maneira síncrona (i.e., com mesmo sinal de comando) neste conversor.

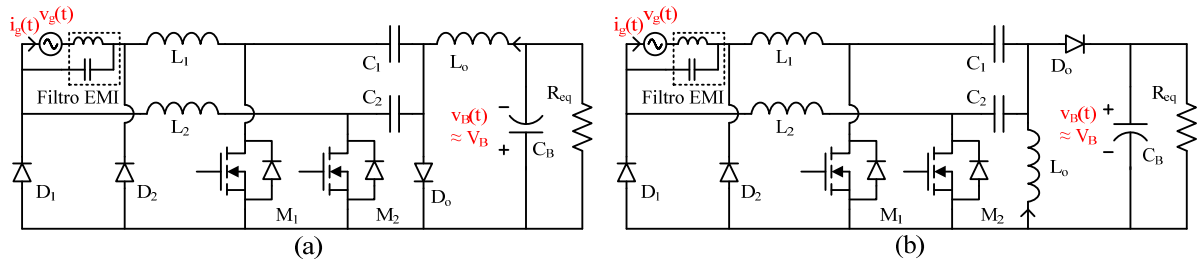


Figura 3.13 – Retificadores de alto fator de potência *bridgeless* (a) Ćuk e (b) SEPIC propostos por SABZALI et al. (2011).

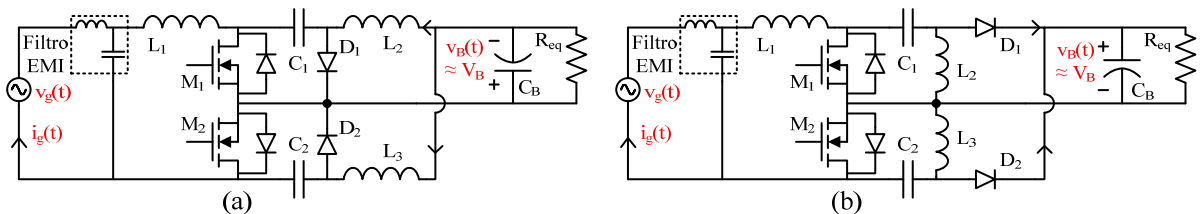


Figura 3.14 – Retificadores de alto fator de potência *bridgeless* (a) Ćuk e (b) SEPIC propostos em SAHID et al. (2011) e SAHID et al. (2010), respectivamente.

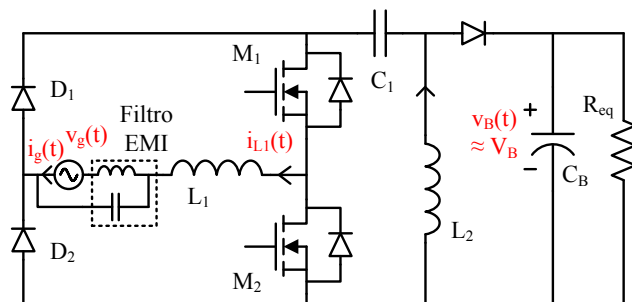


Figura 3.15 – Retificador *bridgeless* SEPIC de alto fator de potência proposto por MAHDAVI & FARZANEHFARD (2011).

Existe também a topologia BL buck, mostrada na Figura 3.16, na qual M_1 opera durante o semiciclo positivo da rede e M_2 opera durante o semiciclo negativo da rede. Este conversor produz uma corrente de entrada com a mesma forma de onda do PFC buck convencional operado em DCM (i.e., a distorção harmônica é dependente da tensão de saída).

Duas outras topologias de retificador BL são mostradas na Figura 3.17, ambas baseadas no conversor flyback. Em ambos os casos, foi reportada uma eficiência melhor do conversor sem ponte retificadora em comparação com o conversor flyback PFC convencional.

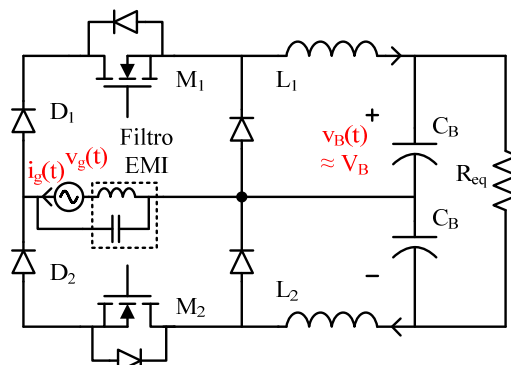


Figura 3.16 – Retificador *bridgeless* buck de alto fator de potência proposto por JANG & JOVANOVIĆ (2011).

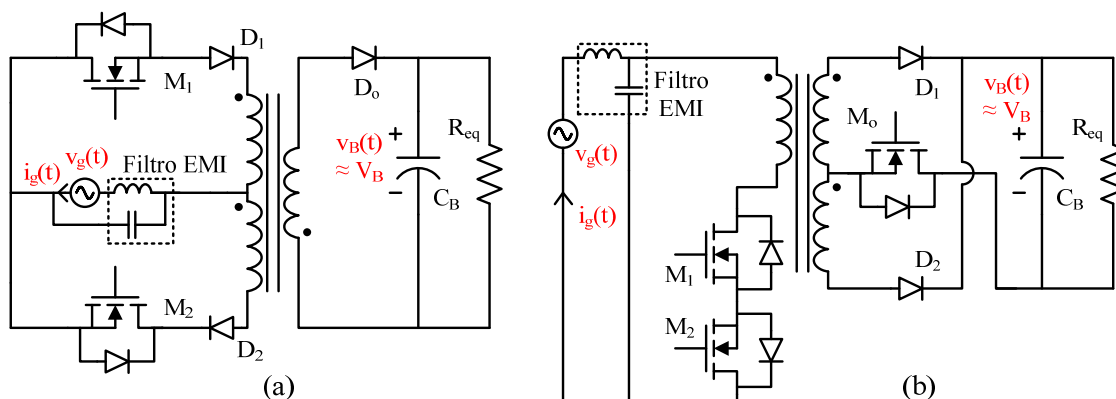


Figura 3.17 – Retificadores *bridgeless* de alto fator de potência baseados na topologia flyback: (a) conversor PFC proposto por MOK et al. (2011) e (b) conversor PFC proposto por GARCIA et al. (2013).

Em LIU et al. (2004) é traçada uma metodologia sistemática de síntese de retificadores sem ponte com alto fator de potência a partir de uma forma de conexão entre dois conversores CC-CC básicos. Algumas topologias derivadas desta metodologia são mostradas pelos autores, e em LIU et al. (2006) também é mostrada uma topologia de retificador *bridgeless* derivada a partir da conexão de conversores CC-CC, empregando, neste caso, um conversor buck e um conversor boost. Esta metodologia pode ser empregada na síntese de retificadores *bridgeless* para as mais diversas aplicações.

As topologias *bridgeless* de correção do fator de potência são alternativas promissoras aos PFCs convencionais no caso da síntese de *drivers* para LEDs visando o aumento da eficiência, uma vez que as estruturas sem ponte retificadora invariavelmente apresentam-se com menores perdas de condução nos semicondutores. Algumas estruturas de PFC sem ponte também são de fácil integração ao estágio PC dos *drivers*, como será mostrado mais adiante.

3.3. TOPOLOGIAS DE CONVERSORES RESSONANTES

Nesta seção, são estudadas as topologias de conversores ressonantes que podem compor o estágio PC do *driver* de LEDs. Somente são estudadas as estruturas que utilizam a conversão ressonante através de um circuito inversor de alta frequência associado a um filtro ressonante (circuito tanque) e um circuito retificador de alta frequência de saída, pois estas são as estruturas mais simples de conversores ressonantes, não requerendo nenhum tipo de circuito de grampeamento ativo ou interruptores estáticos auxiliares para possibilitar a comutação suave dos interruptores principais do circuito. Tais topologias são comumente chamadas de conversores de carga ressonante (*load-resonant converter*).

Nos circuitos que empregam somente um inversor de alta frequência e um filtro ressonante, as variáveis de estado no circuito ressonante são aproximadamente senoidais e a comutação suave (*soft-switching*, ao contrário da comutação dissipativa, ou *hard-switching*) é garantida pelas transições suaves de corrente e/ou tensão, de modo que os semicondutores podem ser comutados sob corrente nula (ZCS) ou sob tensão nula (ZVS) nas passagens por zero das formas de onda do filtro ressonante (ERICKSON; MAKSIMOVIC, 2004), dependendo do modo de operação e da característica do filtro utilizado. Isto reduz as perdas associadas com a entrada e saída de condução dos interruptores estáticos (perdas por comutação), que ocorrem nas transições entre estados (condução/bloqueio), que não são instantâneas na prática (como ilustrado na Figura 3.18). As perdas por comutação são diretamente proporcionais à frequência de comutação do conversor. A redução nestas perdas por meio do uso de comutação suave não só permite que os conversores ressonantes operem mais eficientemente, mas também em uma frequência mais alta, o que reduz o tamanho dos elementos reativos do circuito, aumentando a densidade de potência do conversor (W/dm^3) (BARBI; SOUZA, 1999).

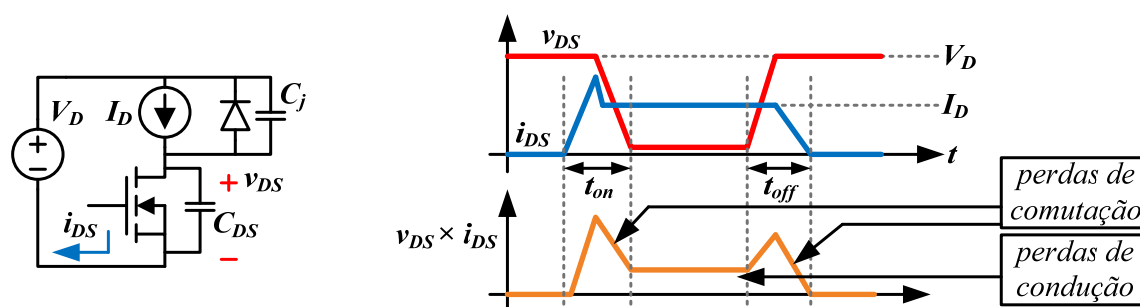


Figura 3.18 – Formas de onda de corrente, tensão e potência para um ciclo de comutação dissipativa de um MOSFET, mostrando os mecanismos típicos de perdas.

Apesar de reduzir as perdas por comutação, o uso de conversores de carga ressonante traz a desvantagem de que, para se realizar a comutação suave, é necessário que haja alguma circulação de potência reativa no circuito, o que pode elevar as perdas por condução e perdas ôhmicas nos elementos passivos em função do aumento do valor eficaz da corrente no circuito ressonante. Um projeto cuidadoso do conversor tem que levar em conta a minimização da circulação de potência reativa no filtro ressonante para maximizar a eficiência de conversão.

A escolha das topologias de conversores ressonantes mais adequadas para cada caso de *driver* de LEDs depende de características da carga e da tensão de entrada, que por sua vez depende do PFC sendo empregado. Nesta seção, é feita uma compilação das topologias de inversores de alta frequência e filtros ressonantes que podem ser empregados.

3.3.1. Topologias de inversores de alta frequência

Os inversores de alta frequência são utilizados para gerar a forma de onda de tensão ou corrente que alimenta o filtro ressonante. As topologias podem ser divididas em: a) inversores alimentados em tensão e b) inversores alimentados em corrente. Os inversores alimentados em tensão produzem na sua saída uma forma de onda quadrada (ou *quasi* quadrada) de tensão, enquanto que os inversores alimentados em corrente produzem uma forma de onda quadrada (ou *quasi* quadrada) de corrente, fazendo-se valer, em geral, de um indutor na entrada operando como uma fonte de corrente constante. Esta forma de onda é alimentada ao filtro ressonante, cuja resposta em frequência é projetada de forma a ter um pico de ressonância próximo à frequência de comutação do inversor.

Na Figura 3.19 são mostradas quatro topologias típicas de inversores de alta frequência alimentados em tensão empregados em conversores ressonantes. As topologias em meia ponte (*half-bridge*) – Figura 3.19 (a) e (b) – são bastante utilizadas por sua simplicidade e baixo número de componentes; uma de suas características é que o pico de tensão sobre os MOSFETs é igual à tensão de entrada, ao contrário da topologia push-pull – Figura 3.19 (c) – para a qual o pico de tensão nos MOSFETs é o dobro da tensão de entrada. A topologia em ponte completa (*full-bridge*) – Figura 3.19 (d) – é mais empregada em altos níveis de potência.

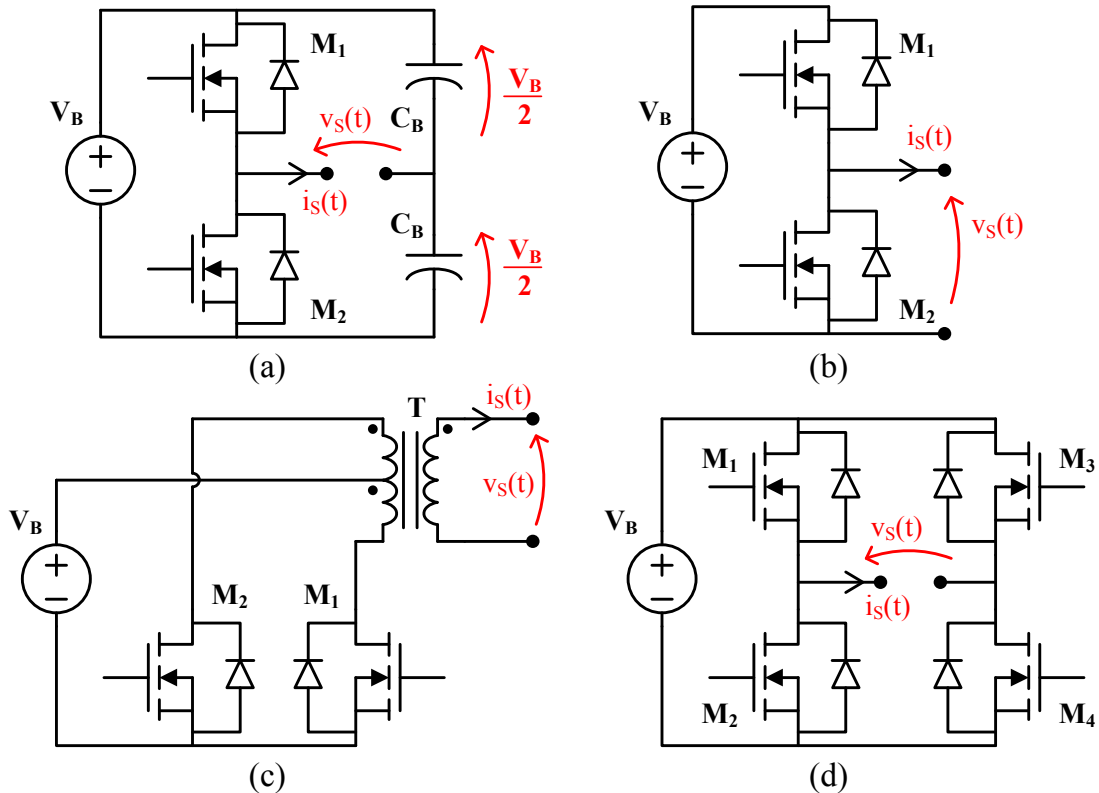


Figura 3.19 – Topologias de inversores de alta frequência alimentados em tensão: (a) meia ponte com barramento simétrico, (b) meia ponte com barramento assimétrico, (c) push-pull alimentado em tensão e (d) ponte completa alimentado em tensão.

A Figura 3.20 mostra um esquema possível de modulação assimétrica para as topologias em meia ponte. Este esquema é geralmente utilizado quando se deseja controlar o conversor ressonante sob frequência constante. Desta forma, varia-se a razão cíclica (definida neste caso para o MOSFET M_1) de modo a poder variar a amplitude da componente fundamental da tensão $v_s(t)$ que é fornecida ao filtro ressonante, para fins de controle da tensão ou corrente de saída do conversor. Este esquema é empregado, por exemplo, em ARIAS et al. (2012), JEONG (2008), CHOI & YOO (2011), entre outros trabalhos.

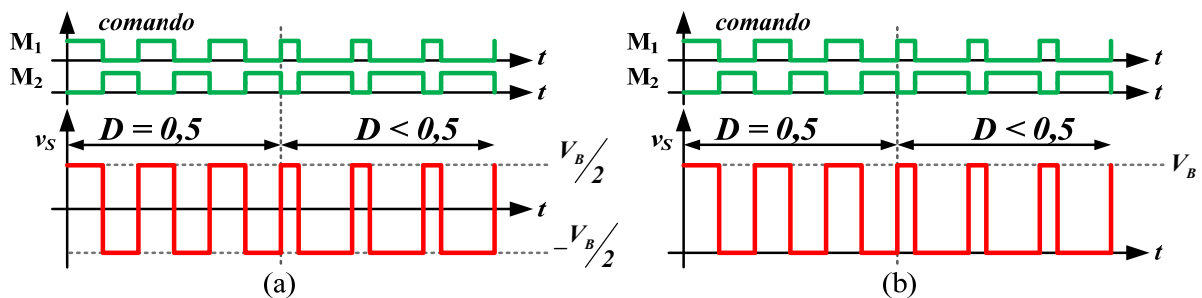


Figura 3.20 – Esquema de modulação assimétrica para os inversores de alta frequência alimentados em tensão do tipo (a) meia ponte com barramento simétrico e (b) meia ponte com barramento assimétrico.

No caso do inversor em ponte completa, é possível gerar uma forma de onda de tensão $v_s(t)$ com três níveis (V_B , 0 V e $-V_B$), tal qual a mostrada na Figura 3.21. O esquema de modulação é por deslocamento de fase (*phase-shift*) entre os sinais de M_1 e M_3 (cujos complementos são M_2 e M_4 , respectivamente, como mostrado na Figura 3.21 (b)). O objetivo é controlar a amplitude da componente fundamental de tensão. Isto é especialmente útil para operar com cargas muito leves, como feito em LO et al. (2011), de forma a alterar o ganho do conversor ressonante sem ter de aumentar a frequência de comutação e, portanto, a potência reativa circulante no tanque ressonante, o que melhora a eficiência para cargas leves.

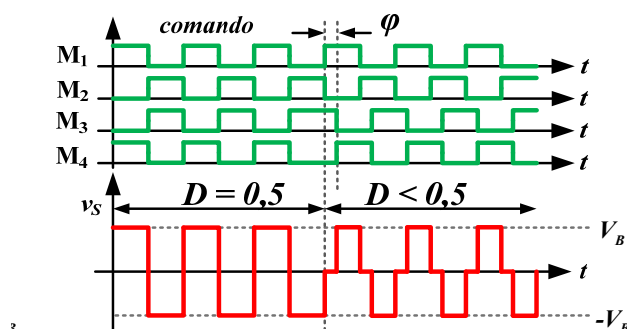


Figura 3.21 – Esquema de modulação *phase-shift* com tensão de saída em 3 níveis para o inversor de alta frequência alimentados em tensão do tipo ponte completa.

Para o inversor em ponte completa, a razão cíclica pode ser definida como o tempo que a forma de onda é positiva (ou negativa, já que a tensão é simétrica) dividido pelo período de comutação ($D \leq 0,5$, sempre), e está relacionada à diferença de fase ϕ entre as formas de onda de comando entre M_1 e M_3 pela relação: $\phi = 180^\circ \cdot (1 - 2D)$, para ϕ em graus.

Na Figura 3.22 é dado o conteúdo harmônico (normalizado para o valor de pico, V_B) da forma de onda de tensão na saída do inversor em meia ponte com barramento assimétrico e modulação assimétrica (forma de onda da Figura 3.20 (b)) e da forma de onda de tensão na saída do inversor em ponte completa com modulação *phase-shift* (forma de onda da Figura 3.21), ambos em função da razão cíclica, D . Como esperado, a modulação *phase-shift* não produz harmônicos pares nem valor médio de tensão, mas é interessante notar que o conteúdo harmônico das duas formas de onda é similar quanto aos harmônicos ímpares e à fundamental, só diferindo por um fator de escala de 0,5 (i.e., as amplitudes no caso da modulação assimétrica são iguais às metades das amplitudes no caso da modulação *phase-shift*). Isto significa que a modulação assimétrica do inversor em meia ponte é o análogo para esta topologia da modulação *phase-shift* para o inversor em ponte completa, sendo possível controlar a amplitude da componente fundamental de tensão aplicada ao filtro ressonante

somente utilizando de variação da razão cíclica no inversor em meia ponte, o que é útil no projeto de um conversor ressonante que pode ser controlado sob frequência constante. Esta possibilidade será explorada nesta tese com a proposta de um conversor ressonante de alto fator de potência baseado na topologia em meia ponte, controlado por modulação da largura de pulso (PWM) sob frequência constante.

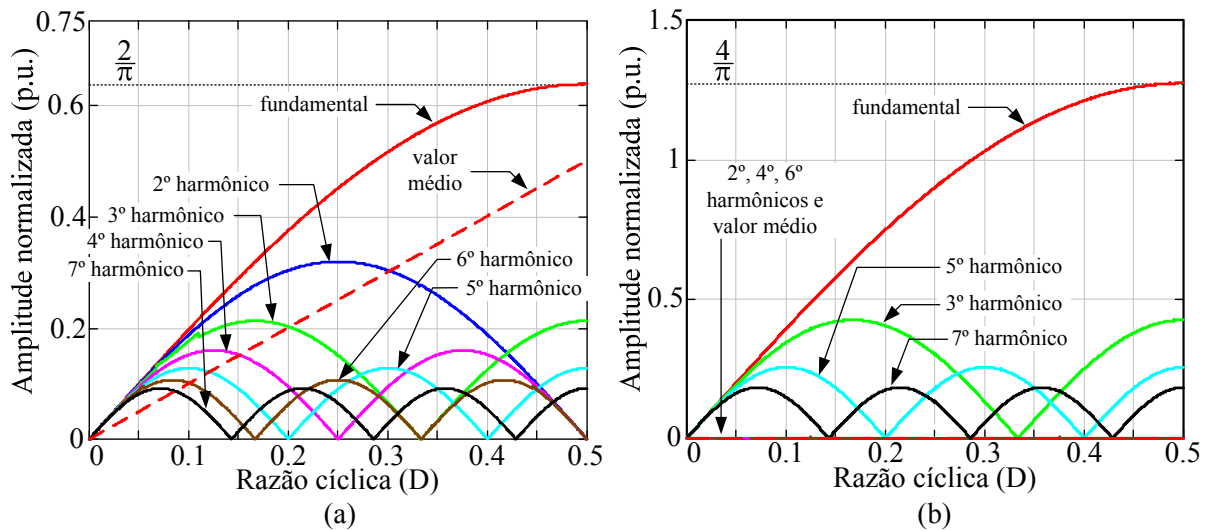


Figura 3.22 – Conteúdo harmônico normalizado das formas de onda de tensão na saída dos inversores de alta frequência do tipo (a) meia ponte com modulação assimétrica e (b) ponte completa com modulação *phase-shift*.

Dois exemplos das formas de onda resultantes de cada um destes esquemas de modulação são mostrados na Figura 3.23, para $D = 0,4$ (ou $\varphi = 36^\circ$, para o caso *phase-shift*). São também mostrados em cada caso a componente fundamental e a reconstrução por série de Fourier (trigonométrica) para 20 harmônicos. A relação entre a amplitude da componente fundamental da tensão na saída do inversor ($V_{S,1}$) e a razão cíclica pode ser estabelecida como sendo (3.11) no caso da modulação assimétrica e (3.12) no caso da modulação *phase-shift*, onde V_B é a tensão do barramento CC que alimenta os inversores (i.e., a tensão de pico de $v_s(t)$).

$$V_{S,1}(D) = \frac{2V_B}{\pi} \text{sen}(\pi D) \quad (3.11)$$

$$V_{S,1}(D) = \frac{4V_B}{\pi} \text{sen}(\pi D) \quad (3.12)$$

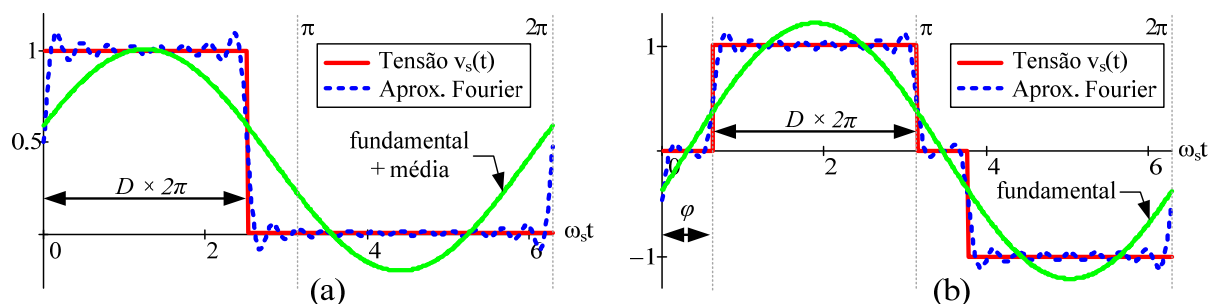


Figura 3.23 – Formas de onda de tensão na saída do inversor para (a) modulação assimétrica com inversor em meia ponte e (b) modulação *phase-shift* com inversor em ponte completa.

Na Figura 3.24 são mostradas quatro topologias de inversores de alta frequência alimentados em corrente que também podem ser empregados em conversores ressonantes.

As estruturas em ponte (Figura 3.24 (a) e (c)) geralmente necessitam de interruptores unidirecionais em corrente, o que pode ser uma desvantagem no caso do uso de MOSFETs, que requerem um diodo série adicional para impedir a corrente de fluir pelo diodo antiparalelo intrínseco destes semicondutores. Na literatura, encontram-se aplicações limitadas destas topologias em conversores ressonantes, como em YUAN et al., 2011 (meia ponte alimentado em corrente) e JALBRZYKOWSKI & CITKO, 2008 (ponte completa).

Os inversores push-pull (Figura 3.24 (b)) encontram ampla aplicação em reatores eletrônicos para iluminação fluorescente. No entanto pelo fato de apresentarem altos esforços de tensão nos semicondutores, geralmente são empregados em aplicações alimentadas a partir de baixas tensões (e.g., baterias, em sistemas de emergência), como feito em SIERRA & KAISER (2000). A própria aplicação da topologia push-pull alimentada em corrente para conversores CC-CC é em geral condicionada a aplicações com baixas tensões de entrada, como, por exemplo, células a combustível, como feito em LEE et al. (2011).

A topologia classe E (Figura 3.24 (d)) é uma alternativa interessante para conversores CC-CC ressonantes devido à presença de somente um interruptor estático de potência, mas também apresenta algumas desvantagens, como altos esforços de corrente e de tensão no MOSFET e o fato de que o conversor tem de estar finamente ajustado para operar adequadamente com comutação suave do tipo ZVS. Geralmente o conversor classe E é utilizado na síntese conversores CC-CC ressonantes de baixa potência, como em ENGLEITNER (2011). Apesar das desvantagens, o conversor classe E encontra aplicação inclusive operando como *driver* para LEDs conectado à rede elétrica; aplicações deste tipo são dadas em BISOGNO et al. (2006) e YANG et al. (2009), empregando transformadores

piezoelétricos no lugar dos elementos do tanque ressonante, resultando em um conversor extremamente compacto e eficiente.

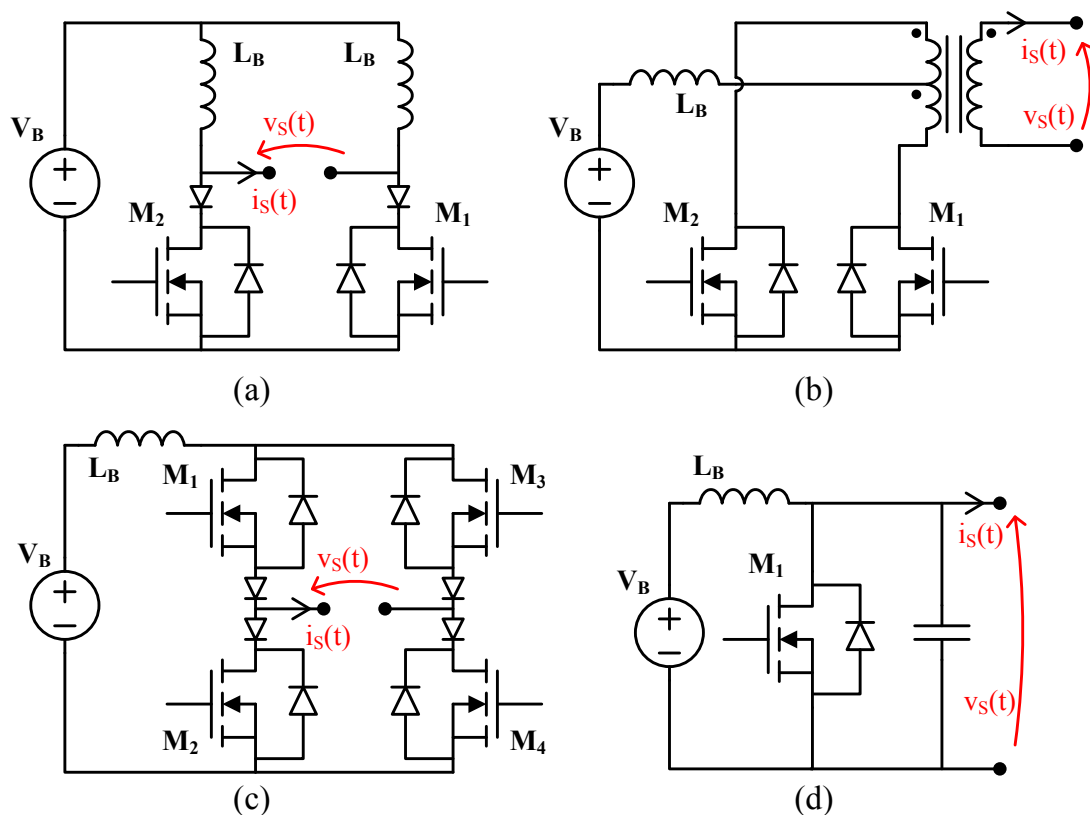


Figura 3.24 – Topologias de inversores de alta frequência alimentados em corrente: (a) meia ponte alimentado em corrente, (b) push-pull alimentado em corrente, (c) ponte completa alimentado em corrente e (d) conversor classe E (sem o tanque ressonante).

3.3.2. Topologias de filtros ressonantes

Os conversores ressonantes resultam do emprego de um filtro ressonante (ou circuito tanque ressonante) em conjunto com algum dos inversores de alta frequência estudados na última subseção. Os filtros geralmente são projetados para responder com um pico de ressonância próximo à frequência de comutação dos inversores de alta frequência, desta forma obtendo formas de onda praticamente senoidais nas variáveis de estado do circuito, o que possibilita a comutação suave dos interruptores estáticos do inversor, reduzindo as perdas, aumentando a eficiência de conversão e permitindo o uso de altas frequências e, portanto, resultando em alta densidade de potência para o conversor, como já salientado.

É interessante caracterizar alguns filtros ressonantes comumente empregados em conversores ressonantes, por exemplo, quanto ao ganho estático e a defasagem de corrente. O ganho estático é importante para fins de projeto dos componentes do circuito de forma a obter-se a tensão de saída desejada a partir de uma tensão de entrada pré-determinada, enquanto que a defasagem de corrente na entrada do filtro é útil para analisar a quantidade de potência reativa circulante no circuito tanque e identificar o tipo de comutação suave que os interruptores principais estarão realizando – caso seja fornecida uma onda de tensão quadrada e com razão cíclica $D = 0,5$ para o filtro ressonante, a operação com característica indutiva (i.e., defasagem negativa da corrente, com a fundamental de corrente atrasada em relação a fundamental de tensão na entrada do filtro) significa uma comutação do tipo ZVS dos MOSFETs, enquanto que a operação com característica capacitiva (i.e., defasagem positiva da corrente, com a fundamental de corrente adiantada em relação a fundamental de tensão na entrada do filtro) implica em uma comutação do tipo ZCS dos MOSFETs.

Na Figura 3.25 são mostradas quatro topologias de filtros comumente empregados em conversores CC-CC de carga ressonante. Para caracterizar estes filtros, é interessante empregar uma abordagem normalizada, independente de unidades. De forma a obter uma análise ainda mais geral, pode-se levantar os circuitos normalizados e as respostas para qualquer harmônico de ordem h no domínio da frequência complexa.

Para tal, empregam-se os seguintes valores de base no processo de normalização dos circuitos dos filtros ressonantes:

$$V_{base} = V_{S,h} \quad (3.13)$$

$$Z_{base} = \sqrt{\frac{L_{eq}}{C_{eq}}} \quad (3.14)$$

$$\omega_{base} = \frac{1}{\sqrt{L_{eq} C_{eq}}} \quad (3.15)$$

$$I_{base} = \frac{V_{base}}{Z_{base}} = V_{S,h} \sqrt{\frac{C_{eq}}{L_{eq}}} \quad (3.16)$$

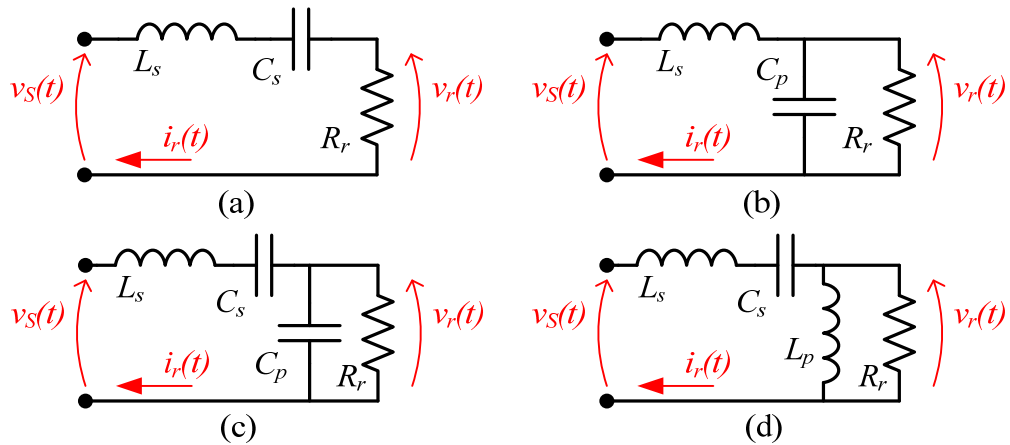


Figura 3.25 – Circuitos tanque comumente empregados em conversores CC-CC com carga ressonante: (a) filtro LC série ressonante, (b) filtro LC paralelo ressonante, (c) filtro LCC série-paralelo ressonante e (d) filtro LLC série-paralelo ressonante.

A tensão base, (3.13), é a amplitude do h -ésimo harmônico analisado da tensão de entrada do filtro, $v_s(t)$. Desta forma, a normalização retorna valor unitário para o fasor da fonte de entrada do filtro, para qualquer harmônico analisado ($M_S = 1$). A impedância base, (3.14), é a impedância característica do filtro ressonante, que é função dos elementos reativos, L_{eq} e C_{eq} , que dependem da topologia de filtro analisado. A frequência angular base, (3.15), é a frequência angular de ressonância principal do circuito tanque, também função de L_{eq} e C_{eq} . A corrente base, (3.16), é simplesmente a razão entre tensão base e impedância base.

O processo de normalização retorna as variáveis de tensão, corrente e frequência de comutação normalizadas, no seguinte formato (ω_s é a frequência angular de comutação):

$$M = V/V_{base} \quad (3.17)$$

$$J = I/I_{base} \quad (3.18)$$

$$\Omega_r = \omega_s/\omega_{base} = \omega_s \sqrt{L_{eq} C_{eq}} \quad (3.19)$$

Convenientemente, as impedâncias de L_{eq} e C_{eq} na frequência de comutação (jX_L e $-jX_C$, respectivamente) assumirão os seguintes valores quando normalizadas (j é a unidade imaginária):

$$\frac{jX_L}{Z_{base}} = j\omega_s L_{eq} \sqrt{\frac{C_{eq}}{L_{eq}}} = j\Omega_r \quad (3.20)$$

$$\frac{-jX_C}{Z_{base}} = \frac{-j}{\omega_s C_{eq}} \sqrt{\frac{C_{eq}}{L_{eq}}} = \frac{-j}{\Omega_r} \quad (3.21)$$

A resistência em CA equivalente de carga do circuito ressonante, R_r , quando normalizada retorna o recíproco do fator de qualidade³, Q_r , definido como:

$$Q_r = R_r / Z_{base} = R_r \sqrt{\frac{C_{eq}}{L_{eq}}} \quad (3.22)$$

Caso deseje-se analisar o circuito para qualquer harmônico h múltiplo da frequência de comutação, somente é necessário substituir Ω_r por $h \cdot \Omega_r$ nas equações obtidas.

Os elementos reativos C_{eq} e L_{eq} empregados na normalização dependem da topologia de circuito ressonante sob análise. Para os quatro filtros mostrados na Figura 3.25, estas constantes assumem os valores dados na Tabela 3.1. Como visto na tabela, no caso dos filtros de somente dois componentes reativos – LC série e LC paralelo – L_{eq} e C_{eq} assumem os valores de indutância e capacitância dos elementos correspondentes. No caso do filtro LCC série-paralelo, com a presença de dois capacitores, a capacitância C_{eq} assume o valor da associação série entre C_s e C_p , enquanto que no caso do filtro LLC série-paralelo, com a presença de dois indutores, a indutância L_{eq} assume o valor da associação série entre L_s e L_p .

Tabela 3.1 – Valores de indutância e capacitância equivalentes para cada uma das quatro topologias de circuito tanque ressonante analisadas.

Circuito tanque:	LC série	LC paralelo	LCC série-paralelo	LLC série-paralelo
$L_{eq} =$	L_s	L_s	L_s	$L_s + L_p$
$C_{eq} =$	C_s	C_p	$C_s \cdot C_p / (C_s + C_p)$	C_s

3.3.2.1. Filtro ressonante LC série

O circuito no domínio da frequência complexa do filtro ressonante LC série é mostrado na Figura 3.26 (a). Sua contraparte normalizada é mostrada na Figura 3.26 (b). Ambos são para $h = 1$ (fundamental da tensão de entrada do filtro ressonante, na frequência de comutação).

³ Apesar de ser empregado aqui o símbolo Q_r para denominar a carga normalizada (R_r/Z_{base}), o fator de qualidade do filtro ressonante (“fator Q ”), como classicamente definido, é numericamente equivalente a $1/Q_r$.

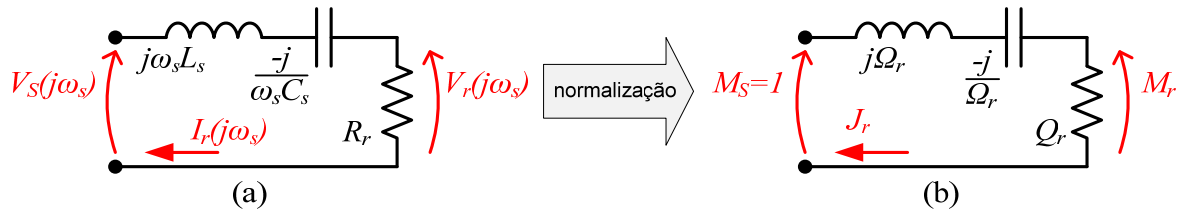


Figura 3.26 – Análise no domínio da frequência do filtro ressonante LC série para a componente fundamental da tensão de entrada: (a) circuito original e (b) circuito normalizado.

A impedância do filtro, vista da entrada, para qualquer harmônico h é dada pela expressão (3.23). Como a amplitude normalizada da tensão da entrada é $M_S = 1$, a corrente normalizada na entrada é dada pela expressão (3.24), cujo módulo será (3.25) e cuja defasagem com relação à tensão de entrada será (3.26). Como a tensão normalizada de saída pode ser obtida pela expressão (3.27), o ganho estático de tensão ($|M_r| = V_r/V_S$) pode ser calculado como sendo (3.28), para todo harmônico h de $v_s(t)$.

$$Z_{r,h} = Q_r + j \left(h\Omega_r - \frac{1}{h\Omega_r} \right) \quad (3.23)$$

$$J_{r,h} = \frac{1}{Z_{r,h}} \quad (3.24)$$

$$|J_{r,h}| = \frac{1}{\sqrt{Q_r^2 + \left(h\Omega_r - \frac{1}{h\Omega_r} \right)^2}} \quad (3.25)$$

$$\phi_{r,h} = -\tan^{-1} \left[\frac{1}{Q_r} \left(h\Omega_r - \frac{1}{h\Omega_r} \right) \right] \quad (3.26)$$

$$M_{r,h} = J_{r,h} \times Q_r \quad (3.27)$$

$$|M_{r,h}| = \frac{1}{\sqrt{1 + \frac{1}{Q_r^2} \left(h\Omega_r - \frac{1}{h\Omega_r} \right)^2}} \quad (3.28)$$

A partir da expressão do módulo da corrente normalizada, é possível calcular a THD da corrente ressonante a partir das harmônicas ímpares (as pares serão nulas devido à simetria da onda) pela expressão (3.29), onde $|J_{r,2h-1}|$ representa a amplitude dos harmônicos ímpares e $|J_{r,1}|$ representa a amplitude da fundamental de corrente. A THD da corrente ressonante é útil

para verificar se uma aproximação senoidal pela fundamental é válida para fins de análise e projeto do conversor, sendo que quanto mais próximo de 0% for a THD, melhor será a aproximação (i.e., as variáveis de estado no filtro terão formas de onda praticamente senoidais).

$$THD_r = \sqrt{\sum_{h=2}^{\infty} \left[\frac{|J_{r,2h-1}|}{|J_{r,1}|} \frac{1}{2h-1} \right]^2} \quad (3.29)$$

Dadas estas expressões, podem-se representar graficamente as seguintes grandezas para análise: defasagem da corrente no filtro ressonante, o módulo desta corrente, o ganho estático de tensão e a THD da corrente, todas como funções da frequência normalizada, Ω , tendo como parâmetro o fator de carga, Q_r . Isto é mostrado na Figura 3.27 para alguns fatores de carga variando de 0,2 a 10.

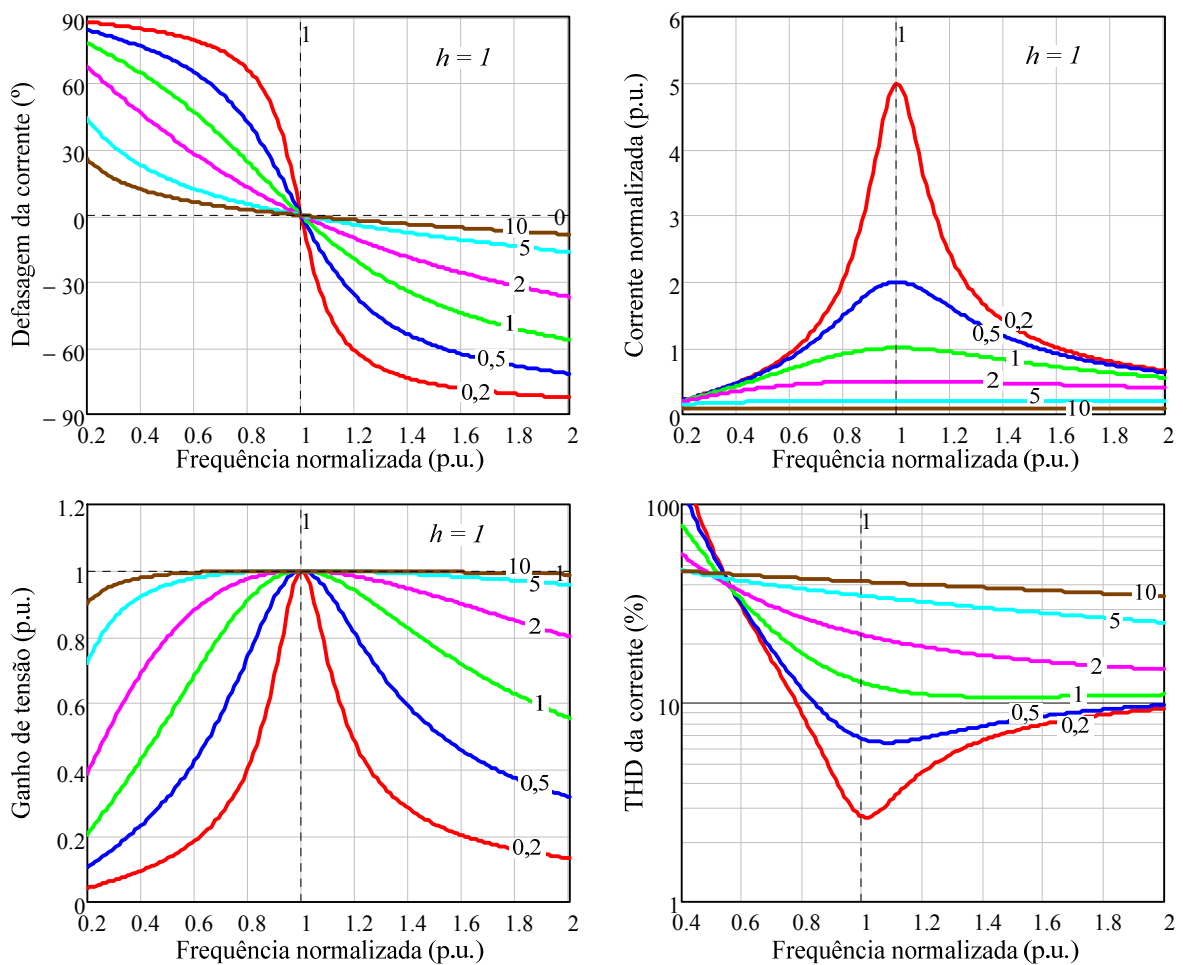


Figura 3.27 – Gráficos de caracterização do filtro ressonante LC série.

O que se percebe a partir das curvas é que:

- a) O filtro opera com característica indutiva para qualquer frequência acima da ressonância ($\Omega_r > 1$) e com característica capacitiva para qualquer frequência abaixo da ressonância ($\Omega_r < 1$), para qualquer fator de carga. Isto significa, por exemplo, que a condição de comutação ZVS é em geral garantida operando-se o conversor acima da ressonância.
- b) O conversor terá de manejar mais potência reativa quanto mais acima ou abaixo ele operar da frequência de ressonância ($\Omega_r \gg 1$ ou $\Omega_r \ll 1$), o que reduzirá o fator de aproveitamento dos interruptores estáticos do inversor e tende a reduzir a eficiência de conversão devido ao aumento da corrente eficaz nos interruptores e, portanto, das perdas por condução.
- c) A corrente no filtro será maior quanto menor for o fator de carga (i.e., quanto menor for a resistência de carga equivalente), o que significa uma característica de fonte de tensão na saída.
- d) O máximo ganho estático possível de ser obtido é unitário (na frequência de ressonância), i.e., conversores baseados no filtro LC série são necessariamente abaixadores de tensão.
- e) O ganho estático de tensão varia muito mais com a frequência quando operando com fatores de carga menores.
- f) Verifica-se que a aproximação senoidal é melhor para quanto mais próximo a frequência de operação for da de ressonância e, considerando um critério de THD < 10%, verifica-se que esta aproximação será bastante realista quando $Q_r < 1$ e para frequências acima da ressonância.

3.3.2.2. Filtro ressonante LC paralelo

O circuito no domínio da frequência complexa do filtro ressonante LC paralelo é mostrado na Figura 3.28 (a). Sua contraparte normalizada é mostrada na Figura 3.28 (b). Ambos os circuitos também são mostrados para $h = 1$ (fundamental da tensão de entrada, na frequência de comutação).

A impedância do filtro, vista da entrada, para qualquer harmônico h é dada pela expressão (3.30). A corrente normalizada na entrada é também dada pela expressão (3.31), cujo módulo será (3.32) e cuja defasagem com relação à tensão de entrada será (3.33).

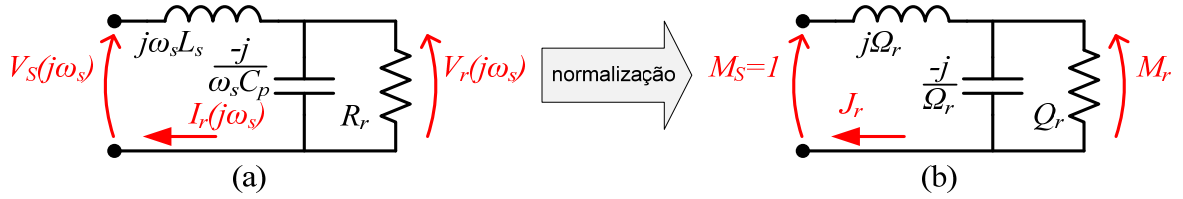


Figura 3.28 – Análise no domínio da frequência do filtro ressonante LC paralelo para a componente fundamental da tensão de entrada: (a) circuito original e (b) circuito normalizado.

Como a tensão normalizada de saída pode ser obtida pela expressão (3.34), o ganho estático de tensão pode ser calculado como sendo (3.35), para qualquer harmônico h de $v_s(t)$.

$$Z_{r,h} = \frac{1 + jQ_r \left(h\Omega_r - \frac{1}{h\Omega_r} \right)}{Q_r - \frac{j}{h\Omega_r}} \quad (3.30)$$

$$J_{r,h} = \frac{1}{Z_{r,h}} \quad (3.31)$$

$$|J_{r,h}| = \sqrt{\frac{1 + Q_r^2 h^2 \Omega_r^2}{h^2 \Omega_r^2 + Q_r^2 (h^2 \Omega_r^2 - 1)^2}} \quad (3.32)$$

$$\varphi_{r,h} = \tan^{-1} \left[-\frac{1}{Q_r h \Omega_r} \right] - \tan^{-1} \left[Q_r \left(h\Omega_r - \frac{1}{h\Omega_r} \right) \right] \quad (3.33)$$

$$M_{r,h} = J_{r,h} \times \left[Q_r \frac{-j/h\Omega_r}{Q_r - j/h\Omega_r} \right] \quad (3.34)$$

$$|M_{r,h}| = \frac{1}{\sqrt{\frac{h^2 \Omega_r^2}{Q_r^2} + (h^2 \Omega_r^2 - 1)^2}} \quad (3.35)$$

A THD da corrente ressonante pode ser calculada pela mesma expressão geral utilizada para o filtro ressonante LC série, (3.29), também a partir das componentes harmônicas ímpares de corrente (de ordem $2h-1$, para todo $h \geq 2$ inteiro).

A representação gráfica de algumas das grandezas de interesse como funções da frequência normalizada é dada na Figura 3.29, para fatores de carga variando de 0,5 a 5.

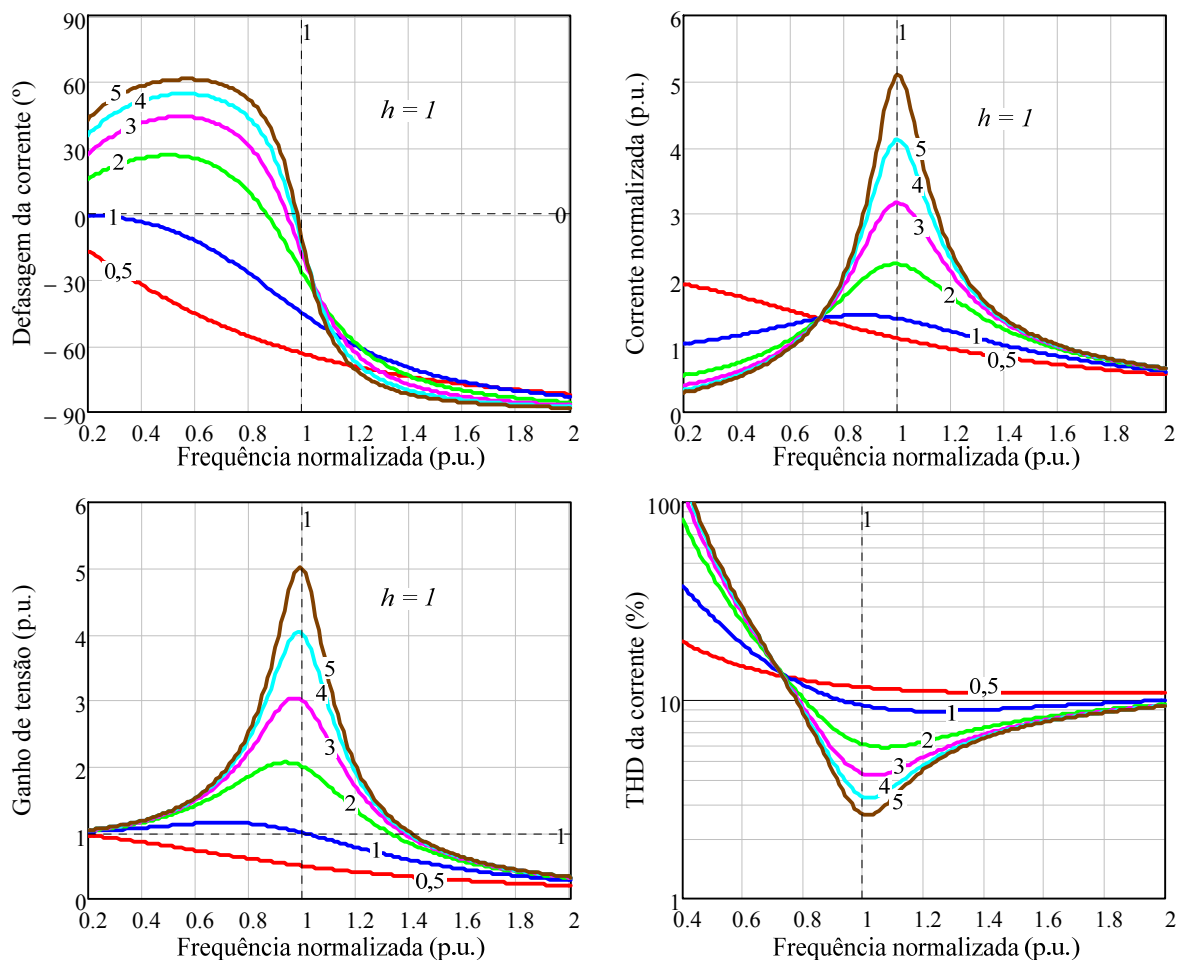


Figura 3.29 – Gráficos de caracterização do filtro ressonante LC paralelo.

O que se percebe a partir das curvas é que:

- O filtro sempre opera com característica indutiva para qualquer fator de carga desde que a frequência seja acima da ressonância ($\Omega_r > 1$), por isto a condição de comutação ZVS pode ser, em geral, garantida operando-se o conversor acima da frequência de ressonância.
- Para $\Omega_r < 1$ e com fatores de carga progressivamente mais baixos (i.e., menores resistências de carga), pode-se garantir operação indutiva do filtro para frequências até mesmo bem abaixo da ressonância. Isto acontece porque para fatores de carga baixos, a resistência da carga domina sobre a impedância do capacitor paralelo, o que torna a impedância de entrada do filtro praticamente indutiva (i.e., efetivamente um circuito LR série).
- O conversor terá de manejar mais potência reativa quanto mais acima ou abaixo da frequência de ressonância ele operar ($\Omega_r \gg 1$ ou $\Omega_r \ll 1$), o que

pode implicar nos mesmos problemas já citados para filtro LC série para a mesma condição.

- d) A corrente no filtro será maior quanto maior for o fator de carga, assim como o ganho estático, o que significa uma característica de fonte de corrente.
- e) Para um fator de carga unitário, o ganho estático é maior que a unidade operando abaixo da ressonância e menor que a unidade operando acima da ressonância, o que significa que um conversor ressonante utilizando o filtro LC paralelo é abaixador para $\Omega_r > 1$ e elevador para $\Omega_r < 1$, se $Q_r = 1$.
- f) Para um fator de carga $Q_r > 1$, o conversor será essencialmente elevador para frequências próximas da ressonância; para $Q_r \ll 1$, o conversor será essencialmente abaixador para frequências próximas da ressonância.
- g) O ganho estático de tensão varia muito mais com a frequência quando operando com fatores de carga menores.
- h) Verifica-se que a aproximação senoidal também é melhor para quanto mais próximo a frequência de operação for da de ressonância e, considerando novamente um critério de THD $< 10\%$, verifica-se que esta aproximação será bastante realista quando $Q_r > 1$ e para frequências acima da ressonância.

3.3.2.3. Filtro ressonante LCC série-paralelo

O circuito para análise normalizada é mostrado na Figura 3.30 (b), junto ao circuito original no domínio da frequência complexa.

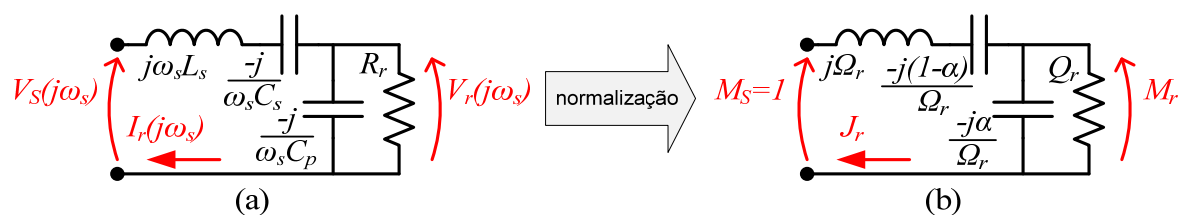


Figura 3.30 – Análise no domínio da frequência do filtro ressonante LCC série-paralelo para a componente fundamental da tensão de entrada: (a) circuito original e (b) circuito normalizado.

Para este circuito, como existem dois capacitores (C_p e C_s), é útil utilizar um parâmetro adimensional em função da capacitância equivalente que relacione ambos seus valores, de forma a obter o circuito normalizado. Como já citado anteriormente, a

capacitância equivalente utilizada na normalização do filtro LCC série-paralelo é a associação série entre C_s e C_p . O parâmetro adimensional α é definido da seguinte forma:

$$\frac{1}{\alpha} = \frac{C_p}{C_{eq}} = \frac{C_p + C_s}{C_s} \quad (3.36)$$

$$\frac{1}{1-\alpha} = \frac{C_s}{C_{eq}} = \frac{C_p + C_s}{C_p} \quad (3.37)$$

Este filtro pode ser visto como um caso geral dos dois filtros vistos anteriormente: se $C_s \gg C_p$, α tende a 1, o que retorna o caso particular do filtro LC paralelo. Por outro lado, se $C_s \ll C_p$, α tende a 0, o que retorna o caso particular do filtro LC série. A frequência normalizada de ressonância série (entre L_s e C_s), Ω_s , se relaciona a α pela expressão (3.38). No caso particular do filtro LC série, $\alpha = 0$, portanto $\Omega_s = 1$, como esperado.

$$\Omega_s = \sqrt{1-\alpha} \quad (3.38)$$

A impedância de entrada do filtro LCC série-paralelo para qualquer harmônico h é dada pela expressão (3.39). A corrente normalizada na entrada (expressão (3.40)) terá módulo dado por (3.41) e defasagem dada por (3.42). A tensão normalizada de saída do filtro pode ser obtida pela expressão (3.43), portanto o ganho estático de tensão será dado por (3.44), para todo harmônico h analisado. A THD da corrente ressonante pode ser calculada da mesma forma como nos casos anteriores analisados.

$$Z_{r,h} = j \left(h\Omega_r - \frac{1-\alpha}{h\Omega_r} \right) - \frac{1}{h\Omega_r} \frac{jQ_r\alpha}{Q_r - j\frac{\alpha}{h\Omega_r}} \quad (3.39)$$

$$J_{r,h} = \frac{1}{Z_{r,h}} \quad (3.40)$$

$$|J_{r,h}| = \sqrt{\frac{\alpha^2 + Q_r^2 h^2 \Omega_r^2}{Q_r^2 (h^2 \Omega_r^2 - 1)^2 + \alpha^2 \left(h\Omega_r - \frac{1-\alpha}{h\Omega_r} \right)^2}} \quad (3.41)$$

$$\varphi_{r,h} = \begin{cases} \tan^{-1} \left[-\frac{\alpha}{Q_r h \Omega_r} \right] - \tan^{-1} \left[\frac{Q_r h \Omega_r}{\alpha} \frac{h^2 \Omega_r^2 - 1}{h^2 \Omega_r^2 - (1 - \alpha)} \right] & , \text{ se } \Omega_r < \Omega_s \\ 180^\circ + \tan^{-1} \left[-\frac{\alpha}{Q_r h \Omega_r} \right] - \tan^{-1} \left[\frac{Q_r h \Omega_r}{\alpha} \frac{h^2 \Omega_r^2 - 1}{h^2 \Omega_r^2 - (1 - \alpha)} \right] & , \text{ se } \Omega_r \geq \Omega_s \end{cases} \quad (3.42)$$

$$M_{r,h} = J_{r,h} \times \left[Q_r \frac{-j\alpha / h \Omega_r}{Q_r - j\alpha / h \Omega_r} \right] \quad (3.43)$$

$$|M_{r,h}| = \frac{1}{\sqrt{\frac{1}{Q_r^2 h^2 \Omega_r^2} [h^2 \Omega_r^2 - (1 - \alpha)]^2 + \frac{1}{\alpha^2} (h^2 \Omega_r^2 - 1)^2}} \quad (3.44)$$

Alguns gráficos de caracterização são dados na Figura 3.31, para fatores de carga variando de 0,2 a 4. Nestes gráficos, $\alpha = 2/3$, o que significa que $C_s = 2.C_p$ e $\Omega_s = \sqrt{3}/3$.

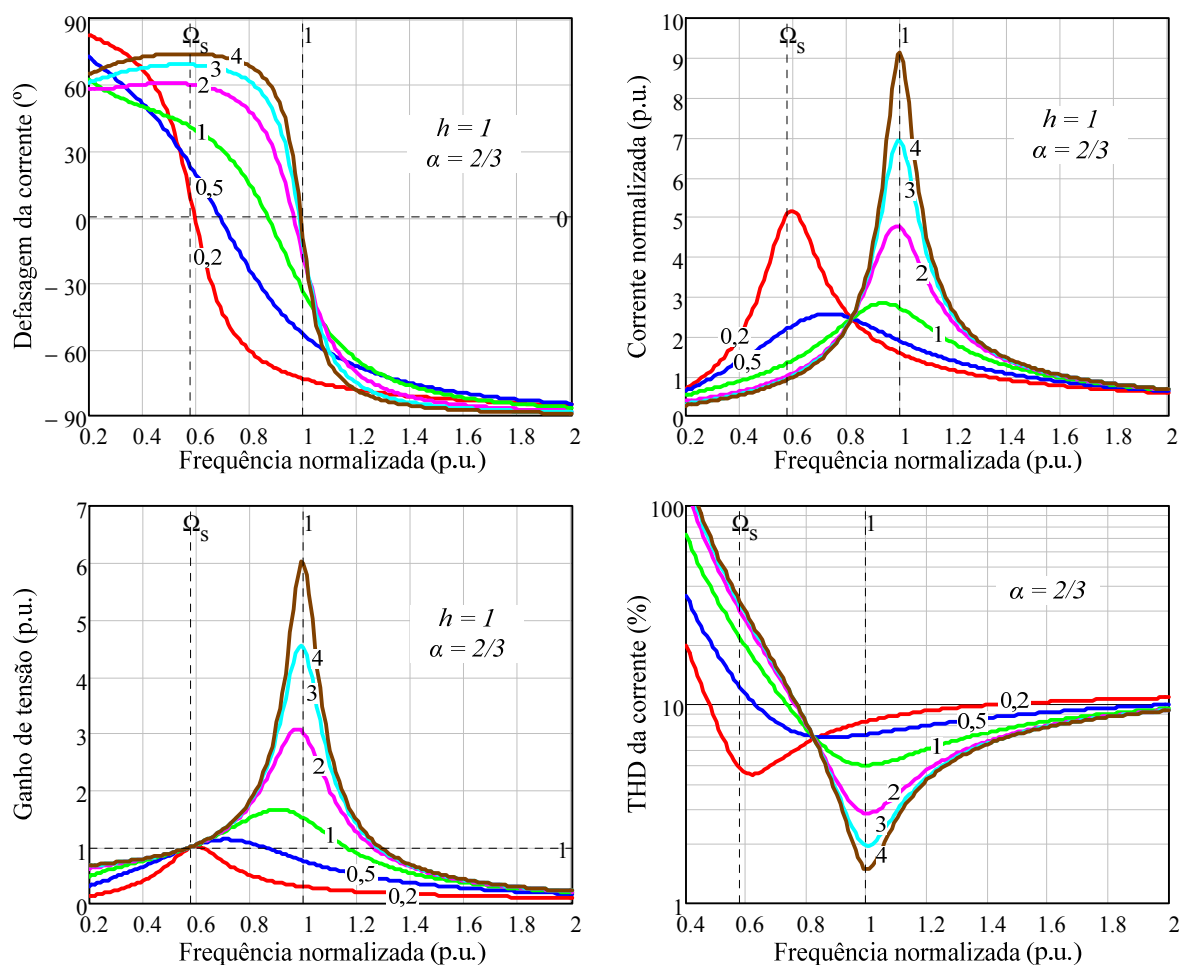


Figura 3.31 – Gráficos de caracterização do filtro ressonante LCC série-paralelo.

O que se percebe a partir das curvas é que:

- a) Independente do fator de carga, para qualquer frequência acima da de ressonância principal ($\Omega_r = 1$), o filtro tem característica indutiva, enquanto que para qualquer frequência abaixo da frequência de ressonância série ($\Omega_r = \Omega_s$), o filtro tem característica capacitiva. Isto em geral significa que uma condição absoluta de ZVS é $\Omega_r > 1$ e uma condição absoluta de ZCS é $\Omega_r < \Omega_s$.
- b) Para a região $\Omega_s < \Omega_r < 1$, o conversor pode operar com ZVS ou ZCS (i.e., característica indutiva ou capacitiva), dependendo do fator de carga. Nesta região, com fatores de carga progressivamente mais baixos (i.e., menores resistências de carga), pode-se garantir operação indutiva do filtro para frequências abaixo da ressonância principal e acima de Ω_s . Isto acontece porque para fatores de carga baixos, a resistência da carga domina sobre a impedância do capacitor paralelo, o que faz a impedância de entrada do filtro tender à impedância do circuito LC série ressonante (i.e., observa-se o mesmo comportamento do LC série com relação à defasagem de corrente e do ganho estático no entorno de Ω_s para $Q_r \ll 1$).
- c) Existem dois pontos de operação com um pico de corrente para o filtro: um em torno da frequência principal de ressonância, para altos fatores de carga, e outro em torno da frequência de ressonância série, para baixos fatores de carga. Próximo a $\Omega_r = 1$, o comportamento do conversor é de fonte de corrente; próximo a $\Omega_r = \Omega_s$, o comportamento é de fonte de tensão.
- d) O ganho estático de tensão se torna unitário para operação com $\Omega_r = \Omega_s$, para qualquer fator de carga. No entanto, neste ponto o filtro terá característica fortemente capacitiva para altos fatores de carga.
- e) A corrente na entrada do filtro é praticamente senoidal para operação em torno da ressonância principal, pois a THD é muito baixa neste ponto, especialmente para valores de fator de carga mais altos. No entanto, em $\Omega_r = \Omega_s$ existe também um mínimo de THD da corrente para operação com fatores de carga muito baixos, quando a impedância LC série domina.
- f) O conversor terá de manejar mais potência reativa quanto mais distante ele operar de uma das frequências de ressonância ($\Omega_r \gg 1$ ou $\Omega_r \ll \Omega_s$). No

trecho $\Omega_s < \Omega_r < 1$, a quantidade de reativo circulante no circuito dependerá do fator de carga.

- g) Considerando novamente um critério de THD $< 10\%$, verifica-se que uma aproximação senoidal do circuito pela componente fundamental será bastante realista praticamente para qualquer fator de carga, desde que a operação seja para frequências acima da ressonância.

3.3.2.4. Filtro ressonante LLC série-paralelo

O circuito do filtro LLC série-paralelo no domínio da frequência complexa é mostrado na Figura 3.32 (a). O circuito utilizado para a análise normalizada é dado ao seu lado, na Figura 3.32 (b). Para este circuito, como existem dois indutores (L_p e L_s), é também útil introduzir um parâmetro adimensional em função da indutância equivalente relacionando os valores de L_{eq} , L_s e L_p para fins de fazer a análise normalizada do filtro independente de parâmetros específicos do circuito. Como já citado, a indutância equivalente utilizada no caso da normalização do filtro LLC série-paralelo é a associação série entre L_s e L_p .



Figura 3.32 – Análise no domínio da frequência do filtro ressonante LLC série-paralelo para a componente fundamental da tensão de entrada: (a) circuito original e (b) circuito normalizado.

O parâmetro adimensional α é definido de forma que:

$$\alpha = \frac{L_s}{L_{eq}} = \frac{L_s}{L_s + L_p} \quad (3.45)$$

$$1 - \alpha = \frac{L_p}{L_{eq}} = \frac{L_p}{L_s + L_p} \quad (3.46)$$

Este filtro também pode ser visto como um caso geral do filtro LC série, para $L_p = 0$; ou seja, se $L_s \gg L_p$, α tende a 1 e o circuito tende a se comportar como o filtro LC série. A

frequência normalizada de ressonância série (entre L_s e C_s), Ω_s , se relaciona a α pela expressão (3.38). No caso particular do filtro LC série, $\alpha = 1$, portanto $\Omega_s = 1$, como esperado.

$$\Omega_s = \frac{1}{\sqrt{\alpha}} \quad (3.47)$$

A impedância do filtro para qualquer harmônico h é dada pela expressão (3.48). A corrente normalizada, dada pela expressão (3.49), tem módulo dado por (3.50) e defasagem com relação à tensão de entrada dada por (3.51). A tensão normalizada de saída pode ser obtida pela expressão (3.52), portanto o ganho estático de tensão é dado por (3.53), para qualquer harmônico h .

$$Z_{r,h} = j \left(h\Omega_r \alpha - \frac{1}{h\Omega_r} \right) + \frac{jQ_r h\Omega_r (1-\alpha)}{Q_r + jh\Omega_r (1-\alpha)} \quad (3.48)$$

$$J_{r,h} = \frac{1}{Z_{r,h}} \quad (3.49)$$

$$|J_{r,h}| = h\Omega_r \sqrt{\frac{Q_r^2 + h^2\Omega_r^2 (1-\alpha)^2}{Q_r^2 (1-h^2\Omega_r^2)^2 + h^2\Omega_r^2 (1-\alpha)^2 (h^2\Omega_r^2 \alpha - 1)^2}} \quad (3.50)$$

$$\Phi_{r,h} = \begin{cases} \tan^{-1} \left[\frac{h^2\Omega_r^2 (1-\alpha)}{Q_r h\Omega_r} \right] - \tan^{-1} \left[\frac{Q_r}{h\Omega_r} \frac{h^2\Omega_r^2 - 1}{(\alpha-1)(h^2\Omega_r^2 \alpha - 1)} \right], & \text{se } \Omega_r < \Omega_s \\ -180^\circ + \tan^{-1} \left[\frac{h^2\Omega_r^2 (1-\alpha)}{Q_r h\Omega_r} \right] - \tan^{-1} \left[\frac{Q_r}{h\Omega_r} \frac{h^2\Omega_r^2 - 1}{(\alpha-1)(h^2\Omega_r^2 \alpha - 1)} \right], & \text{se } \Omega_r \geq \Omega_s \end{cases} \quad (3.51)$$

$$M_{r,h} = J_{r,h} \times \left[Q_r \frac{jh\Omega_r (1-\alpha)}{Q_r + jh\Omega_r (1-\alpha)} \right] \quad (3.52)$$

$$|M_{r,h}| = \frac{h^2\Omega_r^2 Q_r (1-\alpha)}{\sqrt{h^2\Omega_r^2 (\alpha-1)^2 (h^2\Omega_r^2 \alpha - 1)^2 + Q_r^2 (1-h^2\Omega_r^2)^2}} \quad (3.53)$$

Alguns gráficos de caracterização são dados na Figura 3.33, para fatores de carga variando de 0,2 a 5. Nestes gráficos, usou-se $\alpha = 1/4$, o que significa $L_p = 3.L_s$ e $\Omega_s = 2$.

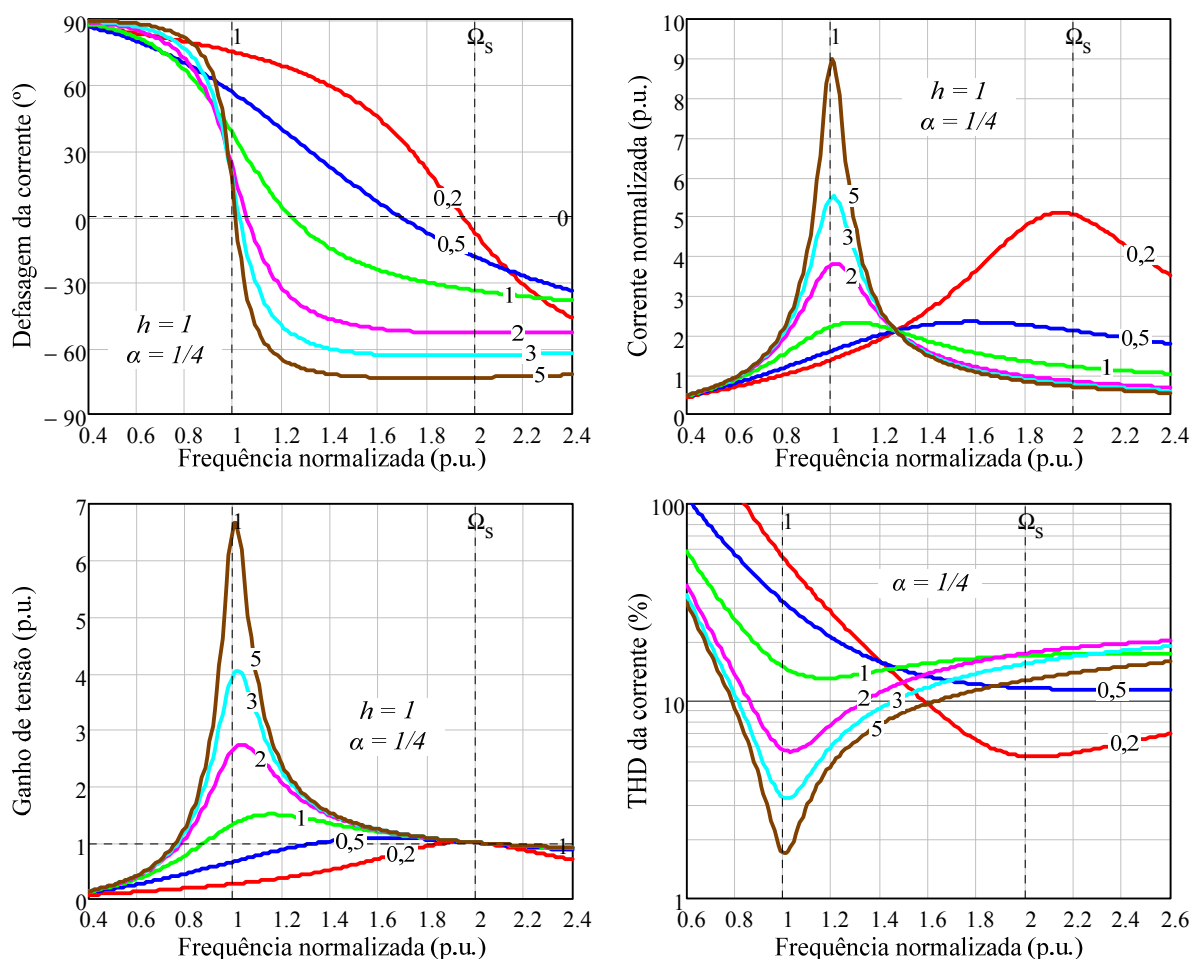


Figura 3.33 – Gráficos de caracterização do filtro ressonante LLC série-paralelo.

O que se percebe a partir das curvas é que:

- Independente do fator de carga, para qualquer frequência acima da de ressonância série ($\Omega_r = \Omega_s$), o filtro tem característica indutiva, enquanto que para qualquer frequência abaixo da frequência de ressonância principal ($\Omega_r = 1$), o filtro tem característica capacitiva. Isto em geral significa que uma condição absoluta de ZVS é $\Omega_r > \Omega_s$ e uma condição absoluta de ZCS é $\Omega_r < 1$.
- Para a região $1 < \Omega_r < \Omega_s$, o conversor pode operar com ZVS ou ZCS (i.e., característica indutiva ou capacitiva), dependendo do fator de carga. Nesta região, com fatores de carga progressivamente mais altos (i.e., maiores resistências de carga), pode-se garantir operação indutiva do filtro para

frequências acima da ressonância principal e abaixo de Ω_s . Isto acontece porque para fatores de carga altos, a impedância do indutor paralelo domina sobre a resistência da carga, o que torna a impedância do circuito vista da entrada essencialmente indutiva.

- c) Existem dois pontos de operação com um pico de corrente para o filtro: um em torno da frequência principal de ressonância, para altos fatores de carga, e outro em torno da frequência de ressonância série, para baixos fatores de carga. Próximo a $\Omega_r = 1$, o comportamento do conversor é de fonte de corrente; próximo a $\Omega_r = \Omega_s$, o comportamento é de fonte de tensão.
- d) O ganho estático de tensão se torna unitário para operação com $\Omega_r = \Omega_s$, para qualquer fator de carga. Neste ponto, o filtro terá característica fortemente indutiva para altos fatores de carga.
- e) A corrente na entrada do filtro é praticamente senoidal para operação em torno da ressonância principal, pois a THD é muito baixa neste ponto, especialmente para valores de fator de carga mais altos. No entanto, em $\Omega_r = \Omega_s$ existe também um mínimo de THD da corrente para operação com fatores de carga muito baixos, quando a impedância LC série domina.
- f) O conversor terá de manejar mais potência reativa quanto mais distante ele operar de uma das frequências de ressonância ($\Omega_r \ll 1$ ou $\Omega_r \gg \Omega_s$). No trecho $1 < \Omega_r < \Omega_s$, a quantidade de reativo circulante no circuito dependerá do fator de carga.
- g) Considerando novamente um critério de THD $< 10\%$, verifica-se que uma aproximação senoidal do circuito pela componente fundamental será fidedigna somente no entorno de alguma das duas frequências de ressonância.

3.3.3. Topologias de retificadores de alta frequência

Para obter-se um conversor CC-CC ressonante a partir de um inversor de alta frequência combinado a um filtro ressonante, é necessário um estágio de saída de retificação que faça a interface entre o filtro ressonante, operando em corrente alternada, e a carga em

corrente contínua. Este estágio de retificação em alta frequência pode assumir diversas formas, sendo três delas mostradas na Figura 3.34.

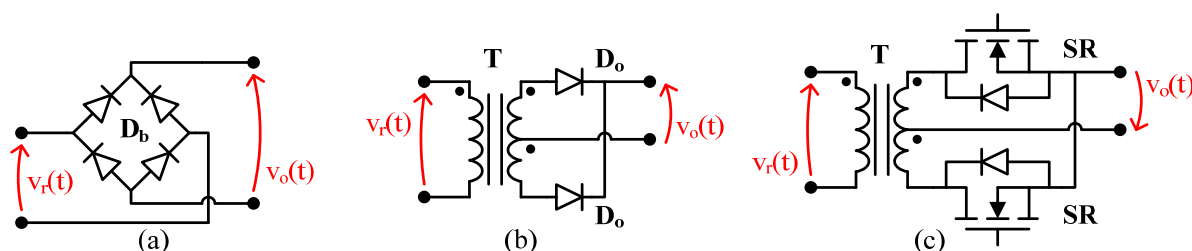


Figura 3.34 – Topologias de retificadores de alta frequência: (a) em ponte, (b) de onda completa com transformador de alta frequência com derivação central, (c) com retificadores síncronos utilizando MOSFETs.

As estruturas em ponte como da Figura 3.34 (a) são as mais comumente empregadas em conversores sem isolamento galvânico, devido à simplicidade; estas, no entanto, implicam em maiores perdas de condução no retificador, pelo fato de haver sempre dois diodos conduzindo em qualquer instante de funcionamento.

Nos conversores com isolamento galvânico, é possível empregar, além da estrutura em ponte, um retificador com dois diodos a partir de um transformador de alta frequência com derivação (*tap*) central, como o da Figura 3.34 (b). Tal estrutura de retificador é utilizada, por exemplo, nos conversores de carga ressonante propostos por CHOI & YOO (2011) e LAI & SHYU (2007), entre outros.

Também empregando o mesmo tipo de transformador com derivação central, é possível utilizar retificadores síncronos (SR) com MOSFETs, como mostrado na Figura 3.34 (c); tal estrutura é comumente empregada para uma corrente de saída elevada, pois as perdas ôhmicas nos retificadores síncronos são menores que nos diodos, uma vez que a resistência do canal dos MOSFETs é muito reduzida quando estes estão comandados e conduzindo corrente em sentido reverso. Por este motivo, aplicações com retificadores síncronos para *drivers* de LEDs de baixa tensão e alta corrente (e.g., acionando LEDs COB) têm ganhado popularidade, principalmente empregando-se os retificadores síncronos auto-comutados (*self-driven*), i.e., que não exigem circuitos dedicados de comando para os MOSFETs e sim empregam a própria tensão de saída do transformador para tal. Aplicações para LEDs de conversores ressonantes com retificadores síncronos auto-comutados podem ser encontradas, por exemplo, em ARIAS et al. (2013a) e ZHANG et al. (2012).

Os filtros passa-baixas que são empregados no lado CC dos retificadores para reduzir a ondulação de alta frequência da corrente fornecida aos LEDs podem também assumir duas

formas básicas: o filtro capacitivo comum de primeira ordem, como na Figura 3.35 (a), e o filtro indutivo de segunda ordem, como o da Figura 3.35 (b). A diferença entre estas duas estruturas está na resistência equivalente R_r que é vista do lado CA do retificador – segundo ERICKSON & MAKSIMOVIC (2004, p. 718-719), a resistência CA equivalente do conjunto retificador-filtro passa-baixas utilizando a rede capacitiva da Figura 3.35 (a) é dada pela expressão (3.54), enquanto que utilizando a rede de segunda ordem da Figura 3.35 (b), a resistência equivalente é dada por (3.55).

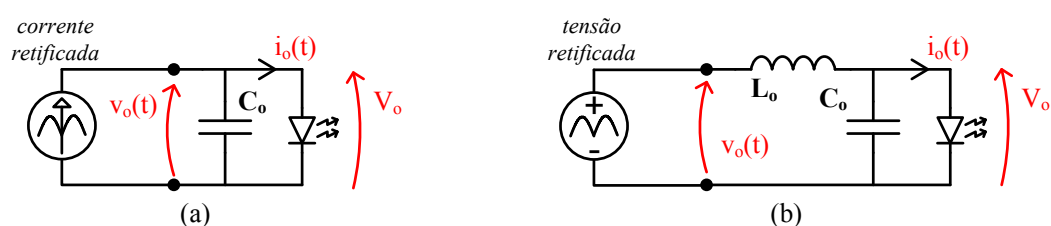


Figura 3.35 – Filtros passa-baixas de saída: (a) de primeira ordem com entrada capacitiva (para retificadores alimentados em corrente) e (b) de segunda ordem com entrada indutiva (para retificadores alimentados em tensão).

$$R_r = \frac{8}{\pi^2} R_o \quad (3.54)$$

$$R_r = \frac{\pi^2}{8} R_o \quad (3.55)$$

R_r é efetivamente a resistência de carga em CA do filtro ressonante do conversor (utilizada para definir, por exemplo, o fator de carga Q_r), enquanto que $R_o = V_o/I_o$ é a resistência equivalente em regime da carga em CC (e.g., o conjunto de LEDs) para uma determinada corrente média de saída I_o .

3.4. ESTUDO DE UM CONVERSOR CC-CC SÉRIE RESSONANTE QUANTO À ATENUAÇÃO DA ONDULAÇÃO DE BAIXA FREQUÊNCIA

Com o objetivo de avaliar experimentalmente algumas características de conversores de carga ressonante que podem ser relevantes ao acionamento de LEDs, foi montado um experimento baseado em um conversor série ressonante (CSR). Um dos objetivos foi verificar a hipótese de que era possível contar com um fator adicional de redução de ondulação de baixa frequência no estágio PC (neste caso, representado pelo conversor série ressonante) para

a implementação de um *driver* de alto fator de potência conectado à rede. Outro objetivo foi verificar o quão alta poderia ser a eficiência do estágio PC neste caso, uma vez que um conversor de dois estágios cascateados envolve, necessariamente, reprocessamento redundante de energia – portanto, quanto mais alta for a eficiência do estágio PC, melhor será a eficiência global do *driver*. Este estudo foi reportado em detalhes em ALMEIDA et al. (2013b), onde é feita a comparação da ondulação na carga com e sem o CSR.

O conversor do experimento em questão é composto por um inversor em meia ponte associado a um filtro ressonante LC série e um retificador de alta frequência em ponte completa. O conversor opera, em malha aberta, a partir de um barramento que possui uma parcela de tensão contínua V_B somada a uma ondulação senoidal ΔV_B de 120 Hz, como mostrado na Figura 3.36 (b). A tensão média do barramento foi determinada *a priori* como sendo $V_B = 250$ V, enquanto que a ondulação de tensão percentual aplicada variou de 0% a 40%. No experimento de controle (i.e., sem o CSR), a conexão consistia em simplesmente acionar os LEDs diretamente a partir da fonte de potência (representando o barramento) e ajustar a tensão média para que $V_B = V_o$, como mostrado na Figura 3.36 (a).

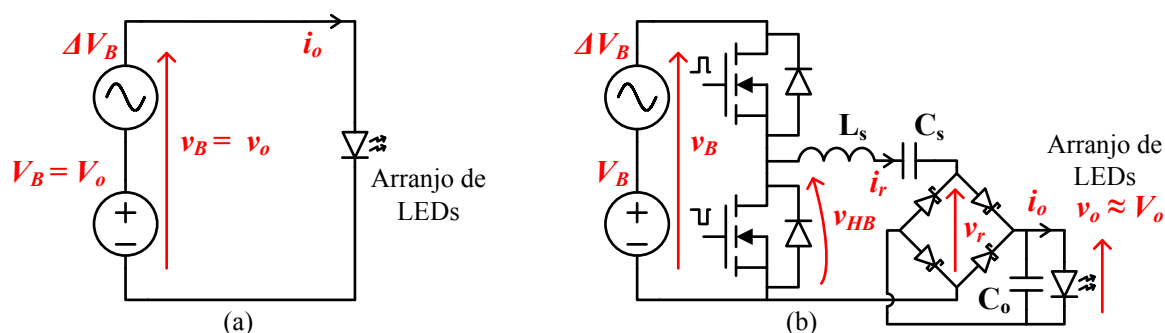


Figura 3.36 – Ensaio de propagação da ondulação de tensão do barramento para os LEDs utilizando (a) nenhum conversor de interface e (b) um conversor série ressonante.

O arranjo de LEDs utilizado neste experimento é composto por 32 LEDs de potência Luxeon K2 brancos (modelo L XK2-PWC4) associados em série e assentados em um mesmo dissipador. O módulo resultante é mostrado na Figura 3.37.

Os parâmetros elétricos deste arranjo foram obtidos a partir de medições realizadas antes do experimento e são: $r_d = 22 \Omega$ e $V_t = 88$ V. A corrente média de projeto é $I_o = 600$ mA, o que implica em uma tensão $V_o = 101$ V para o arranjo inteiro, portanto uma resistência equivalente de carga de $R_o = 168 \Omega$.

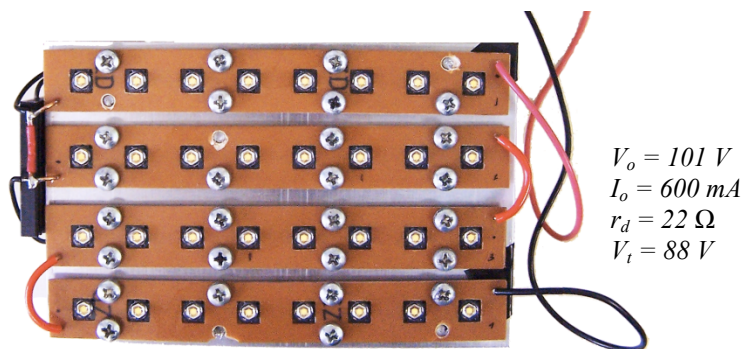


Figura 3.37 – Módulo de LEDs empregado no experimento com o conversor série ressonante.

O CSR foi projetado utilizando uma aproximação senoidal pela componente fundamental, de forma a operar com comutação suave ZVS, portanto acima da frequência de ressonância. A razão cíclica foi fixada em 50%, portanto os interruptores são comandados complementarmente, produzindo uma onda de tensão quadrada que é fornecida ao filtro LC série. A frequência de comutação escolhida foi $f_s = 43,5$ kHz.

Como $V_B = 250$ V e $V_o = 101$ V para $I_o = 600$ mA, os componentes do tanque série ressonante, L_s e C_s , foram escolhidos de forma a apresentar um ganho estático de aproximadamente 0,4 V/V. O capacitor de saída C_o somente filtra a corrente de alta frequência (na frequência de comutação), não impondo nenhuma dinâmica para a frequência de 120 Hz da ondulação em estudo.

Os demais parâmetros de projeto deste conversor de teste são mostrados na Tabela 3.2. Nesta tabela, a ondulação normalizada de tensão de barramento é definida como $k_{vb} = \Delta V_B / V_B$; a ondulação normalizada de corrente de saída é definida como $k_{Io} = \Delta I_o / I_o$. O parâmetro adimensional Γ depende do arranjo de LEDs utilizado, e é definido como $\Gamma = r_d / R_o$, representando efetivamente a razão entre a ondulação percentual de tensão e a ondulação percentual de corrente no arranjo de LEDs.

Tabela 3.2 – Parâmetros do protótipo utilizado para investigar a propagação da ondulação de tensão no conversor série ressonante.

Barramento CC e ondulação de tensão:	$V_B = 250$ V; $k_{vb} = 0-40\%$ (em 120 Hz)
Inversor HF e filtro ressonante:	$f_s = 43,5$ kHz; $L_s = 840$ μ H; $C_s = 22$ nF; $\Omega_r = 1,175$
Saída e arranjo de LEDs:	$M_q = 0,412$; $Q_r = 0,7$; $C_o = 1$ μ F $I_o = M_q \cdot V_B / R_o = 600$ mA; $\Gamma = 0,13$
Semicondutores:	MOSFETs – IRF840; Diodos – MUR160

O conversor montado para realizar o experimento é mostrado na Figura 3.38. O sinal de comando para o inversor do circuito foi gerado por um microcontrolador, enquanto os MOSFETs foram comandados complementarmente por um *driver* integrado IR2111.

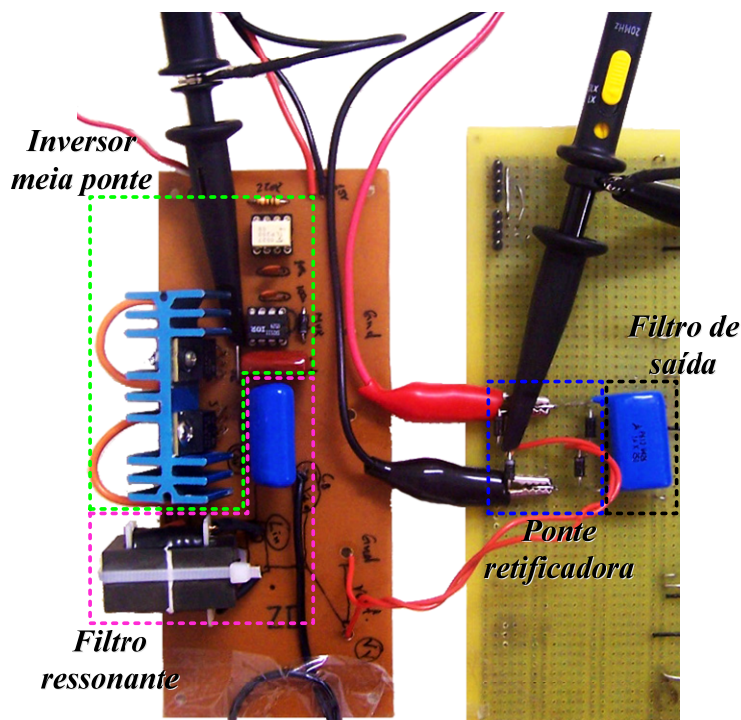


Figura 3.38 – Aparato experimental do conversor série ressonante utilizado para o estudo.

A hipótese levantada é de que, ao se conectar os LEDs diretamente a um barramento de tensão contínua $V_B = V_o$ (como seria o caso de um *driver* de estágio único com PFC) e que contém um determinado nível de ondulação k_{Vb} , a ondulação de corrente nos LEDs será dada por (3.56). Caso seja usado um conversor série ressonante de interface, que permite que V_B seja maior que V_o (e.g., $V_B = 250$ V, como neste caso), a ondulação percentual de corrente será (3.57). Como $M_q < 1$, necessariamente, a ondulação de corrente será menor; a ondulação percentual é reduzida por um fator M_q pelo CSR com relação à conexão direta em um barramento de tensão. Isto significa que ao empregar o CSR como interface entre barramento e carga, a capacitância que geralmente é empregada no barramento pode ser reduzida para que se obtenha, ainda assim, um mesmo nível de ondulação percentual de corrente na carga.

$$k_{I_o_bus} = \frac{1}{\Gamma} k_{Vb} \quad (3.56)$$

$$k_{I_o_CSR} = \frac{M_q}{\Gamma} k_{Vb} \quad (3.57)$$

Segundo ALONSO et al. (2012b), a capacitância necessária no barramento CC para um PFC ideal (i.e., com corrente senoidal na entrada e 100% de eficiência de conversão) em função dos níveis de tensão de barramento V_B e potência de saída P_o é dada por (3.58). A equação mostra que a capacitância C_B será tanto menor quanto: a) maior for a tensão de barramento utilizada V_B e b) menor for a potência de saída do conversor ($P_o = V_o I_o$). Também será menor quanto maior for a frequência da rede elétrica, f_L , mas esta é, na prática, um parâmetro fixo e não acessível ($f_L = 60$ Hz no caso estudado).

$$C_B = \frac{P_o}{4\pi f_L \Delta V_B V_B} = \frac{V_o I_o}{4\pi f_L k_{vb} V_B^2} \quad (3.58)$$

A hipótese de redução na ondulação e na capacitância foi então verificada experimentalmente. Foram aplicadas ondulações de tensão variando de 0% a 40% em passos de 5% em 5%, com e sem o CSR de interface para o módulo de LEDs; sem o conversor, a tensão de barramento utilizada é igual à tensão V_o do módulo; com o conversor, foi empregada a tensão de barramento de 250 V, permitindo reduzir a ondulação por um fator de $M_q = 0,412$. A corrente média nos LEDs foi mantida a mesma (600 mA) para todos os pontos experimentais testados.

Na Figura 3.39 são mostradas algumas formas de onda (vistas em detalhe da operação em alta frequência e da operação do ponto de vista da baixa frequência) obtidas com o protótipo do CSR. Na Figura 3.39 (b) fica claro a atenuação da ondulação de tensão entre a entrada (barramento) e a saída do CSR, o que implica em uma ondulação percentual de corrente reduzida nos LEDs se comparada com a ondulação que resultaria de se conectar o módulo de LEDs diretamente no barramento. Com este conversor foi obtida uma eficiência de conversão de 97% em plena carga.

Os resultados experimentais quanto à propagação da ondulação, comparados aos resultados teóricos previstos pelas equações (3.56) e (3.57), são dados nos gráficos da Figura 3.40. Nesta mesma figura são mostrados os valores de capacitância necessária em função da ondulação de tensão no barramento para ambos os casos ($V_B = V_o$, sem o CSR, e $V_B = 250$ V, com o CSR), calculados a partir da equação (3.58) em cada condição. Fica claro que existe uma redução na capacitância também pelo fato de a tensão de barramento ser mais alta quando se emprega o CSR como conversor de interface entre barramento e carga (i.e., como estágio PC).

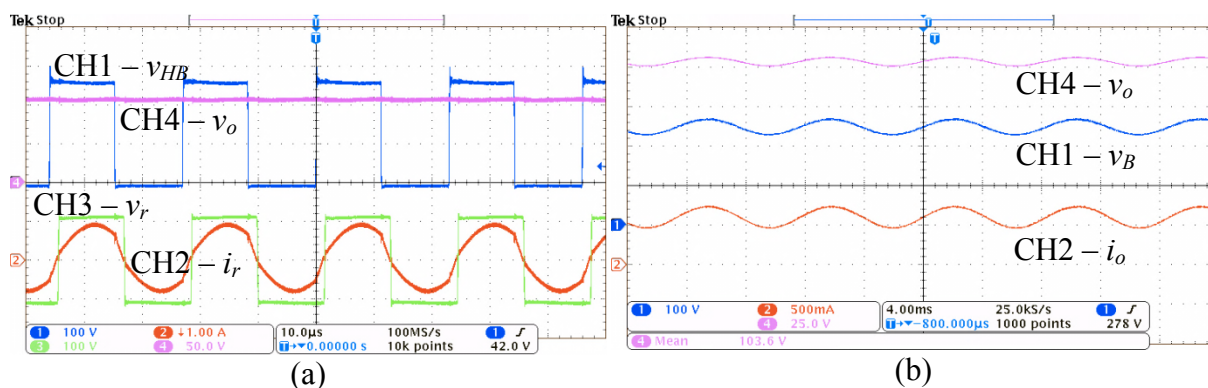


Figura 3.39 – Formas de onda no protótipo: (a) vistas da alta frequência (10 $\mu\text{s}/\text{div}$) – tensão na saída do inversor (CH1, 100 V/div), corrente ressonante (CH2, 1 A/div), tensão na saída do filtro ressonante (CH3, 100 V/div) e tensão de saída (CH4, 50 V/div); (b) vistas da baixa frequência (4 ms/div) – tensão de barramento, (CH1, 100 V/div), corrente de saída (CH2, 500 mA/div) e tensão de saída (CH4, 25 V/div), todas para uma ondulação de tensão de $k_{v_b} = 15\%$ (120 Hz), mostrando a atenuação pelo CSR.

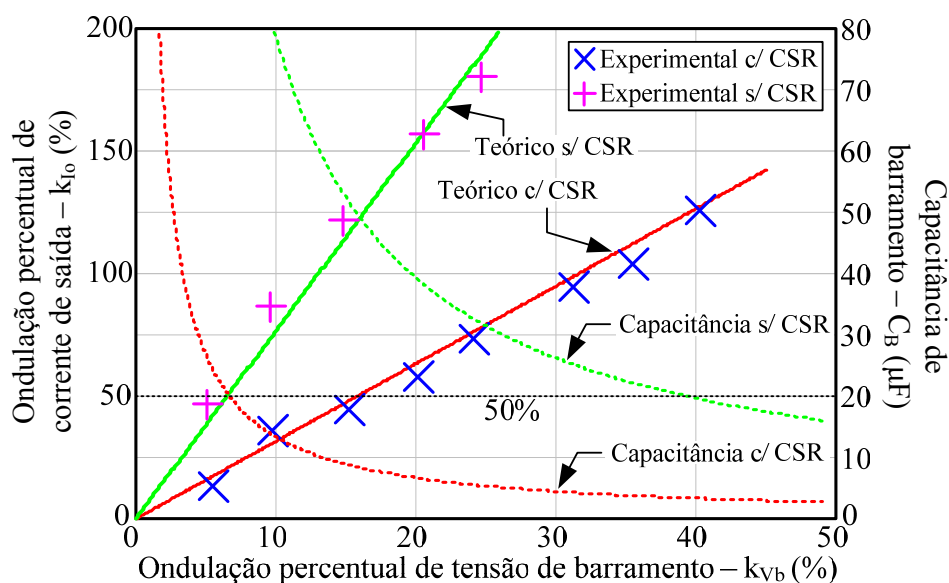


Figura 3.40 – Curvas teóricas e dados experimentais com e sem o conversor série ressonante de interface, mostrando atenuação da ondulação e a conseqüente redução de capacitância de barramento.

O que se observa a partir das curvas na Figura 3.40 é que existe, de fato, uma atenuação de ondulação quando se emprega o CSR. Além disso, com o a tensão de barramento pode ser elevada quando se usa o CSR, a redução da capacitância de barramento é notável – por exemplo, caso seja desejado atender ao critério de 50% de ondulação de corrente nos LEDs, sem o CSR e com $V_B = V_o$, a ondulação de tensão de barramento fica limitada a 6,5%, e o capacitor de barramento necessita ser de 121 μF ; no caso de $V_B = 250\text{ V}$ e empregando o CSR como interface entre barramento e carga, o mesmo critério pode ser atendido com uma

ondulação na tensão de barramento de 15,6%, implicando em um capacitor de barramento de apenas 8,6 μF , ou seja, o CSR permite um aumento de 2,4 vezes ($1/M_q$) na ondulação e uma redução de 14 vezes na capacitância, ao custo de um aumento na tensão de barramento e do aumento de apenas 3% nas perdas associadas com o processamento de energia pelo CSR. Esta figura alta de eficiência só é possível devido à operação com conversão ressonante e a comutação suave do tipo ZVS – ou seja, o CSR permite uma redução drástica na capacitância de barramento sem, no entanto, penalizar a eficiência de conversão do *driver*.

3.5. CONCLUSÕES PARCIAIS

Neste capítulo, foram investigadas em detalhe as estruturas que podem compor os estágios de um *driver* conectado à rede elétrica para LEDs de potência baseado em conversão ressonante e com alto fator de potência. Esta caracterização é útil para a síntese de novas topologias de *drivers* que atendam as peculiaridades de acionamento deste tipo de carga.

Foram traçados estudos acerca de algumas das estruturas mais populares utilizadas para a correção ativa do fator de potência, focando nas topologias convencionais empregando uma ponte retificadora e um conversor CC-CC operando em modo descontínuo e nas topologias *bridgeless*, que permitem a eliminação da ponte retificadora e em geral implicam em maior eficiência neste estágio, apesar de agregarem maior complexidade ao sistema quando comparados às suas contrapartes convencionais.

Também foram estudados os tipos de conversores ressonantes mais simples possíveis, aqueles que empregam somente um inversor de alta frequência associado a um filtro ressonante e um retificador, chamados comumente de conversores de carga ressonante. Foi feita uma compilação das alternativas mais comuns de inversores de alta frequência, dos tipos alimentados em tensão e alimentados em corrente. Também foi feita uma caracterização de quatro topologias de filtros ressonantes (circuitos tanque) comumente empregados em conversores CC-CC com comutação suave, os filtros LC série, LC paralelo, LCC série-paralelo e LLC série-paralelo. Foi enfatizado o estudo da fase da componente fundamental para várias regiões de operação, da amplitude e conteúdo harmônico da corrente ressonante e do ganho estático de tensão de cada filtro na frequência fundamental de comutação.

Por fim foram analisados brevemente os estágios de retificação e filtragem em alta frequência que efetivamente tornam os conversores de carga ressonante conversores CC-CC, com o objetivo de analisar qual a resistência equivalente que a carga em CC apresenta para o circuito tanque operando em CA.

Para concluir o estudo de síntese de *drivers*, foi feita uma análise experimental do comportamento real de um conversor série ressonante quando operando a partir de um barramento de tensão contínua sobreposta com uma ondulação de baixa frequência. O experimento visou analisar a capacidade do CSR em reduzir a ondulação que é transmitida do barramento à carga. Isto pode permitir a redução de capacitância no barramento via o aumento da ondulação de tensão ali presente, ainda que atendendo aos requisitos traçados no Capítulo 2 quanto à depreciação fotométrica do fluxo e eficácia luminosas dos LEDs acionados.

4. CONVERSOR RESSONANTE INTEGRADO DE ALTO FATOR DE POTÊNCIA SEM PONTE RETIFICADORA

4.1. INTRODUÇÃO

Neste capítulo, é proposto um conversor ressonante com alto fator de potência para o acionamento de um conjunto de vários LEDs individuais associados em série. O objetivo é propor uma combinação de determinadas estruturas estudadas no Capítulo 3, culminando em um exemplo de aplicação do estudo desenvolvido sobre a síntese de *drivers*. Neste caso, busca-se uma implementação cujas características sejam mais adequadas para este tipo específico de luminária LED (i.e., um arranjo de alta tensão e baixa corrente).

Um dos objetivos primários é de se obter uma boa eficiência de conversão, portanto optou-se por uma das topologias de PFC sem ponte retificadora estudadas, com o objetivo de reduzir as perdas de condução neste estágio.

Optou-se também pelo uso de um conversor ressonante não isolado (uma vez que a isolamento galvânica não é mandatória para a aplicação) para o estágio PC, operando com comutação suave do tipo ZVS. Serão empregados MOSFETs para os interruptores estáticos do circuito de potência; sabendo-se que os principais mecanismos de perda nestes dispositivos estão associados à entrada em condução dos transistores, a operação com ZVS permite o ligamento suave sob tensão nula dos MOSFETs, retornando a energia armazenada nas capacitâncias parasitas dos interruptores ao circuito tanque antes que a corrente circule pelo seu canal ao invés de dissipá-la durante o intervalo de comutação (ERICKSON; MAKSIMOVIC, 2004, p. 725), o que reduz significativamente as perdas totais no conversor.

Nesta aplicação em específico, procurou-se integrar as duas estruturas mais simples dentre as estudadas nestas categorias: o PFC *bridgeless* boost *totem-pole* e o conversor série ressonante, composto por um inversor em meia ponte alimentado em tensão, um filtro LC série ressonante e um retificador em ponte completa com filtro capacitivo na saída. Esta escolha conveniente dos conversores permite uma integração entre os estágios PC e PFC, uma vez que a célula de comutação em meia ponte do conversor ressonante possui a mesma topologia daquela empregada no conversor PFC *bridgeless* boost *totem-pole*. A operação do PFC em DCM permite que a comutação do tipo ZVS não seja perdida mesmo que os estágios PFC e PC sejam integrados para compartilhar os dois interruptores estáticos.

4.2. DESCRIÇÃO DO CONVERSOR INTEGRADO BRIDGELESS BOOST ASYMMETRICAL HALF-BRIDGE

Tendo em vista que o conversor série ressonante empregando a topologia de inversor em meia ponte é uma alternativa viável na síntese de um *driver* eficiente e com capacitâncias reduzidas no barramento (como constatado no estudo feito ao final do Capítulo 3), propõe-se a sua integração com uma estrutura de PFC sem ponte do tipo boost *totem-pole*, que compartilha da mesma célula de comutação do tipo *half-bridge*, que é bidirecional em corrente e unidirecional em tensão.

Como mostrado na Figura 4.1, as similaridades entre as estruturas é o que permite integrar diretamente os dois estágios em um único conversor cuja célula de comutação é compartilhada para realizar tanto a correção do FP quanto o controle de potência da carga. O capacitor de barramento na saída do PFC BL boost pode ser utilizado para emular a fonte de tensão V_B na entrada do CSR.

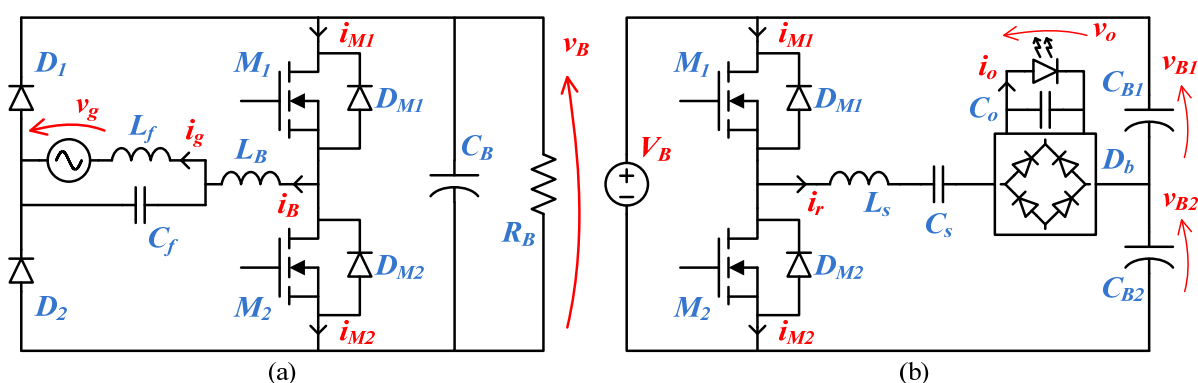


Figura 4.1 – Topologias individuais das estruturas (a) PFC *bridgeless* boost *totem-pole* e (b) conversor *half-bridge* série ressonante com barramento simétrico.

Escolheu-se chamar este conversor integrado de *bridgeless boost asymmetrical half-bridge* (BLAHB), uma vez que se pretende também empregar um esquema de modulação assimétrica que permita o controle em frequência constante do conversor ressonante. A topologia BLAHB resultante da integração é mostrada na Figura 4.2. O conversor BLAHB utiliza de conversão ressonante no estágio PC e de um PFC sem ponte para realizar a correção do FP, ambos com o objetivo de aumentar a eficiência global do *driver* de LEDs: o primeiro por meio de comutação suave dos interruptores e o segundo por meio de redução das perdas por condução no estágio de retificação.

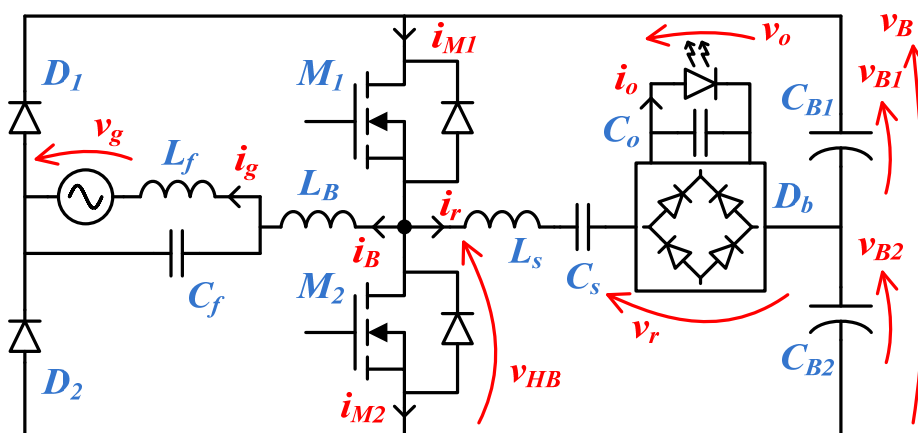


Figura 4.2 – Topologia do conversor ressonante integrado de alto fator de potência *bridgeless* boost *half-bridge* para o acionamento de LEDs de potência. A célula de comutação e os capacitores de barramento são comuns a ambos os estágios PFC e PC.

4.2.1. Técnica de modulação do conversor

Para este conversor, propõe-se utilizar da técnica de correção do fator de potência em DCM, por ser esta a mais simples de se implementar em uma estrutura integrada. Também se propõe utilizar da modulação assimétrica da célula de comutação *half-bridge* (HB) para poder controlar a corrente de carga e a potência de entrada somente pelo uso de PWM sob frequência constante. No entanto, devido à presença do estágio PFC *bridgeless*, é necessário utilizar um esquema de modulação específico, sincronizada com a rede.

Como já citado anteriormente, o PFC *bridgeless* boost se comporta como um PFC boost convencional para cada meio ciclo da rede, podendo também ser projetado de forma similar. Durante o semiciclo positivo ($v_g > 0$), o MOSFET M_1 atua como interruptor controlado e M_2 atua como retificador síncrono; durante o semiciclo negativo ($v_g < 0$), a situação se inverte e o MOSFET M_2 atua como interruptor controlado e M_1 atua como retificador síncrono. Portanto, caso seja projetada uma razão cíclica D para o ponto de trabalho do PFC boost, é necessário que sejam aplicadas as razões cíclicas D em M_1 e $1-D$ (complemento de D) em M_2 durante o semiciclo positivo da rede; reciprocamente, durante o semiciclo negativo da rede, é necessário aplicar $1-D$ em M_1 e D em M_2 . Isto é necessário para que o PFC *bridgeless* boost drene a mesma potência instantânea em ambos os semiciclos da rede, obtendo assim uma forma de onda de corrente simétrica na entrada. Este esquema de modulação é ilustrado na Figura 4.3 (a), e é ele que permite que o PFC *bridgeless* boost seja

tratado como um PFC boost convencional para fins de projeto, análise, modelagem e controle. A Figura 4.3 (b) mostra um possível circuito lógico combinacional utilizado para gerar os pulsos de comando corretos sincronizados com a rede elétrica a partir de um sinal de sincronismo (SYNC) e do sinal PWM vindo do controlador.

É importante salientar que o ganho estático do CSR é o mesmo caso seja aplicada uma razão cíclica D ou $1-D$ em M_1 (ou M_2 , desde que complementar à de M_1), pois a amplitude da componente fundamental da tensão no inversor em meia ponte (em v_{HB}) será a mesma em ambos os casos. Portanto, a técnica de modulação sincronizada se presta a fazer o estágio PFC operar corretamente, ao mesmo tempo em que não afeta a operação do estágio PC.

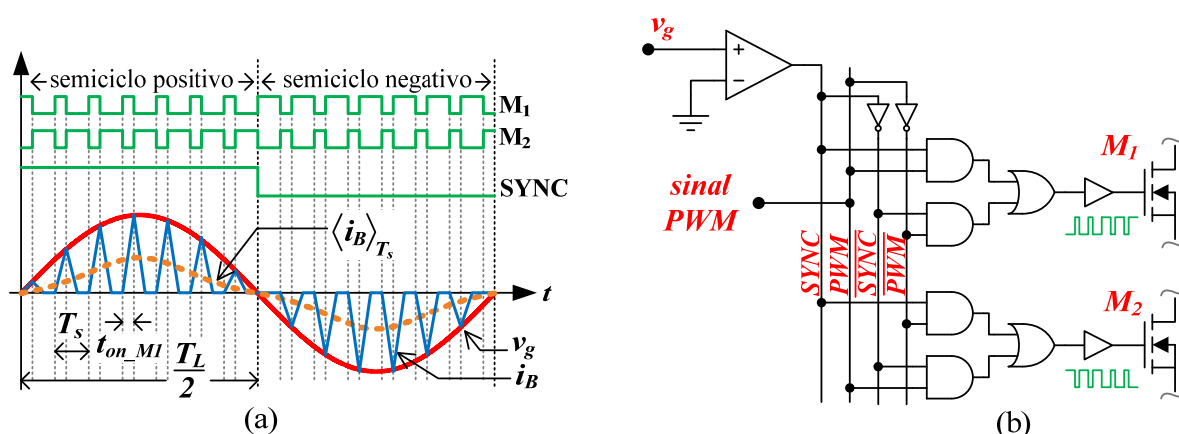


Figura 4.3 – Esquema de modulação assimétrica para o conversor BLAHB: (a) formas de onda de comando, sincronismo e na entrada do conversor e (b) representação via circuitos lógicos de um esquema de geração dos pulsos complementares sincronizados com a rede.

4.2.2. Estágios de funcionamento e operação do circuito

Para uma análise simplificada da operação do conversor, podem-se considerar as seguintes hipóteses: a) o indutor boost L_B é projetado para operar em DCM dentro de todo o semiciclo da rede, portanto a corrente i_B sempre se torna nula antes do término do período de comutação; b) o conversor opera próximo e acima da ressonância, com comutação ZVS e com uma mínima circulação de potência reativa indutiva no filtro, portanto a corrente no tanque ressonante, i_r , é ligeiramente atrasada com relação à tensão no inversor, v_{HB} ; c) as transições de comutação dos MOSFETs e dos diodos são consideradas instantâneas para análise, apesar de, na prática, ser utilizado um pequeno tempo morto (*dead-time*) que permite a descarga das

capacitâncias parasitas dos MOSFETs para assegurar ligamento sob tensão nula; d) a carga do circuito ressonante pode ser vista como a tensão de saída refletida ao lado CA do retificador de saída (portanto $v_r = V_o \cdot \text{sgn}(i_r)$); e) o filtro EMI de entrada pode ser omitido, pois somente filtra as componentes da frequência de comutação na corrente de entrada; f) a tensão nos capacitores do barramento simétrico é constante dentro de um período de comutação e igual a $V_B/2$ para ambos.

Desta forma, existem cinco etapas que descrevem o funcionamento dentro de meio período da rede. Para o semiciclo positivo da rede, as etapas são as mostradas na Figura 4.4.

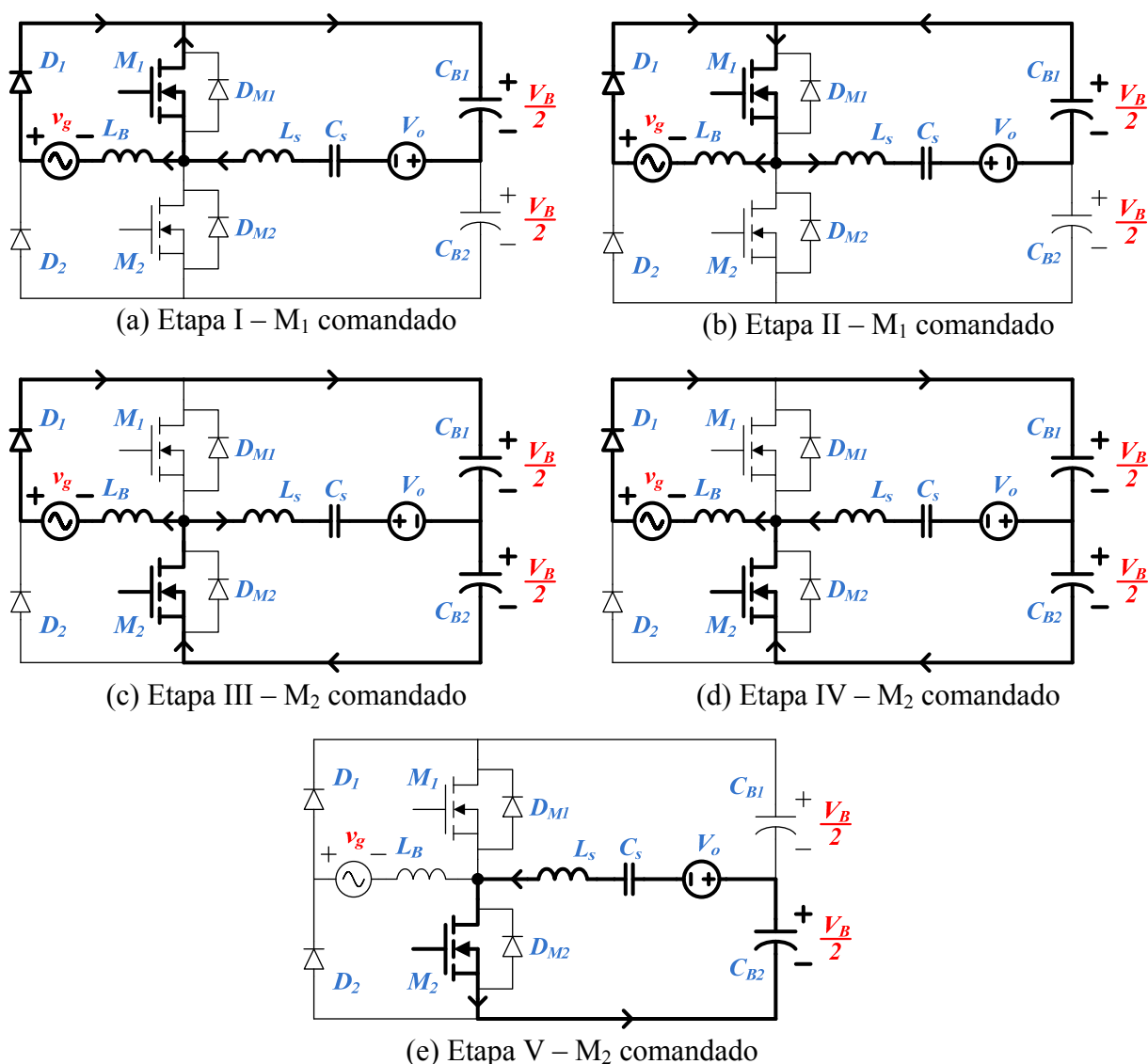


Figura 4.4 – Etapas de funcionamento do conversor BLAHB para o semiciclo positivo da rede ($v_g > 0$) dentro de um ciclo completo de comutação.

As etapas descritas a seguir são válidas para o semiciclo positivo da rede ($v_g > 0$).

Durante a Etapa I, no início de um período de comutação, M_1 é comandado a conduzir (i.e., entra em condução) e M_2 é comandado a bloquear (i.e., entra em corte). O indutor L_B começa a armazenar energia em rampa de corrente, drenando corrente da rede (i_g). A corrente no tanque ressonante (i_r) está ligeiramente atrasada com relação à tensão no inversor (v_{HB}), portanto circula através do canal de M_1 em sentido reverso.

A Etapa II começa quando a corrente ressonante cruza o zero. Então a corrente ressonante inverte de sentido e passa a circular pelo canal de M_1 no sentido convencional, com o capacitor C_{B1} agora alimentando o tanque ressonante e a carga (V_o). Nesta etapa, o indutor L_B ainda está armazenando energia e ambas as correntes i_B e i_r circulam diretamente pelo canal de M_1 . Quando M_1 é comandado a bloquear e M_2 a conduzir, inicia-se a Etapa III.

Na Etapa III, a corrente do indutor boost i_B circula no canal de M_2 em sentido reverso, enquanto L_B transfere sua energia armazenada durante os ciclos anteriores (i.e., quando M_2 estava bloqueado) para os capacitores de barramento (C_{B1} e C_{B2}). A corrente ressonante i_r também circula pelo canal de M_2 em sentido reverso durante esta etapa, devido à operação com característica indutiva do filtro ressonante. Durante esta etapa, o MOSFET M_2 opera de forma similar a um retificador síncrono para o conversor boost, oferecendo um caminho de circulação para i_B . Com M_1 bloqueado, a corrente ressonante i_r tende anular-se e inverter-se, iniciando a Etapa IV.

Na Etapa IV, L_B ainda está transferindo energia para o barramento através de M_2 e agora C_{B2} alimenta o tanque ressonante e carga; a corrente i_r circula pelo canal de M_2 no sentido convencional (i.e., sentido dreno-fonte). Então L_B transfere toda sua energia e sua corrente anula-se, permanecendo nula durante toda a Etapa V, caracterizando a operação em DCM.

Na Etapa V, só existe circulação de corrente no conversor pelo tanque ressonante, uma vez que L_B está completamente depletado de energia e D_1 e M_1 estão em corte (bloqueados). A Etapa V acaba quando M_1 é novamente comandado a conduzir e M_2 é comandado a bloquear, iniciando o próximo ciclo de comutação.

Para o semiciclo negativo da rede ($v_g < 0$), as etapas de funcionamento são aquelas mostradas na Figura 4.5, e podem ser descritas de forma similar ao que foi descrito para o semiciclo positivo, no entanto a corrente em L_B (i_B) terá sentido inverso e terá um caminho de circulação através de M_2 e D_2 (invés de M_1 e D_1) durante o período de armazenamento de energia de L_B , em seguida transferindo essa energia armazenada através do canal de M_1 em sentido reverso, quando M_2 cessa de conduzir.

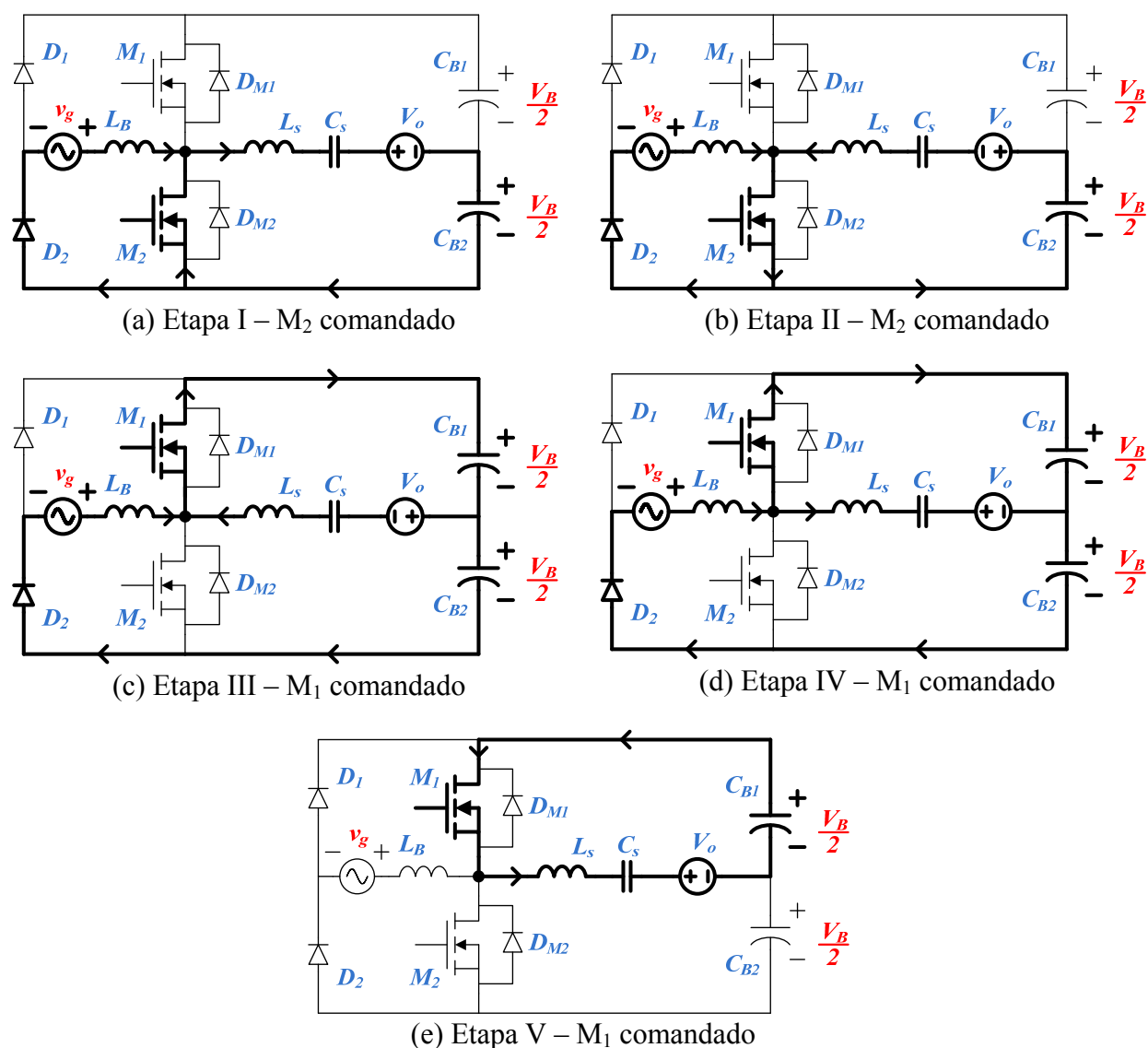


Figura 4.5 – Etapas de funcionamento do conversor BLAHB para o semiciclo negativo da rede ($v_g < 0$) dentro de um ciclo completo de comutação.

Como a estrutura do PFC é sem ponte retificadora, é interessante notar que, em qualquer instante, somente ficam no caminho de circulação da corrente de entrada o diodo D_1 e um dos dois MOSFETs, para o semiciclo positivo da rede (no semiciclo negativo, fica D_2 e um dos dois MOSFETs). Esta redução no número de semicondutores no caminho da corrente é o que permite reduzir as perdas por condução no PFC.

A operação durante o semiciclo positivo da rede, descrita anteriormente, vai implicar nas formas de onda teóricas mostradas na Figura 4.6, vistas em detalhe para o pico da tensão da rede ($v_g = V_G$). Novamente, estas formas de onda assumem uma transição instantânea na comutação dos interruptores e diodos, o que não ocorre na prática; em uma implementação

real, é necessário introduzir um tempo morto (*dead-time*) entre as comutações, para garantir o total bloqueio de um dos MOSFETs antes do início da condução do MOSFET complementar, evitando assim um possível curto-circuito transitório no barramento. Além disto, com a operação do conversor bem próxima da ressonância, a duração da Etapa I tende a ser bastante pequena em comparação com o período de comutação.

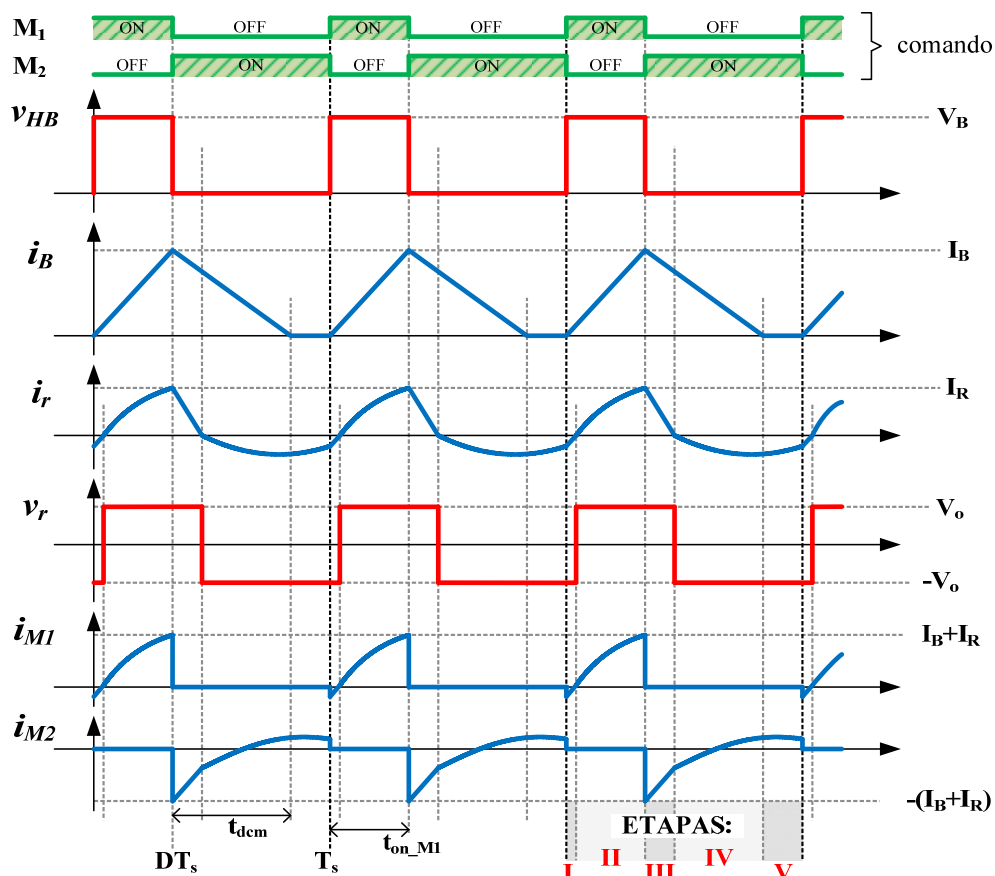


Figura 4.6 – Formas de onda teóricas para a operação do conversor BLAHB no pico de tensão do semiciclo positivo da rede ($v_g = V_G$).

Conveniente, quando a operação do filtro é com característica indutiva, o tempo morto introduzido também serve para permitir descarregar a capacitância parasita do MOSFET que será comandado a conduzir, garantindo definitivamente durante o processo de comutação o ligamento sob tensão nula (ZVS) e evitando que a capacitância do MOSFET seja descarregado pelo canal, o que criaria um pico de corrente e implicaria em perdas, durante a entrada em condução, pela dissipação da energia armazenada nesta capacitância. Neste processo de comutação real, a energia armazenada na capacitância parasita do MOSFET é recuperada (i.e., retorna ao tanque ressonante) durante o intervalo entre as etapas II e III (ou V

e I). A corrente ressonante não circula pelo diodo intrínseco enquanto a capacitância parasita do MOSFET é descarregada (i.e., o diodo permanece bloqueado). O diodo só entra em condução quando a capacitância do MOSFET estiver plenamente descarregada. O bloqueio do diodo antiparalelo acontece naturalmente quando a corrente ressonante tem uma passagem por zero, o que é outra vantagem do processo de comutação suave do tipo ZVS, pois reduz perdas associadas com a corrente de recuperação reversa dos diodos intrínsecos. Este processo real de comutação é ilustrado na Figura 4.7, supondo a saída de condução do MOSFET M_2 e entrada em condução do MOSFET M_1 . A corrente no ponto central é ilustrada como uma fonte de corrente conectada à célula de comutação em meia ponte.

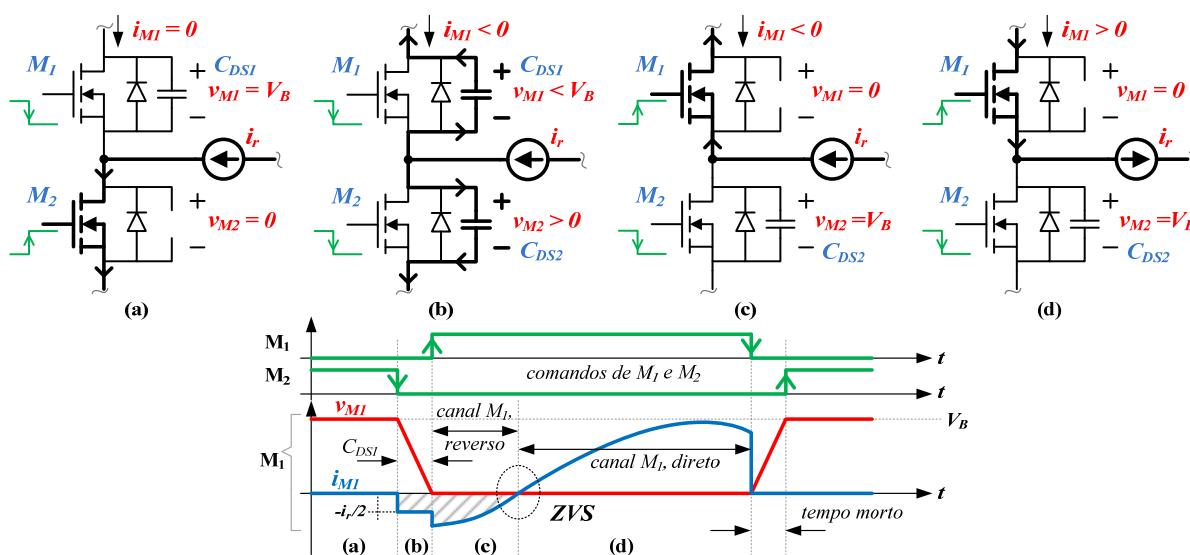


Figura 4.7 – Detalhe do processo real de comutação ZVS considerando as capacitâncias parasitas dos interruptores e a existência de um tempo morto: (a) condução de M_2 , bloqueio de M_1 , (b) bloqueio de ambos MOSFETs e descarga de C_{DS1} , (c) comando de condução para M_1 e circulação da corrente por seu canal no sentido reverso, (d) inversão da corrente ressonante e condução em sentido convencional (direto) pelo canal de M_1 .

Pode-se notar pelas formas de onda Figura 4.6 que a operação com comutação suave do tipo ZVS de ambos MOSFETs é mantida mesmo que o estágio PFC esteja compartilhando a célula de comutação com o estágio PC ressonante; isto ocorre porque o PFC é operado em DCM, portanto ao fim e ao início do período de comutação, a corrente circulante nos MOSFETs é somente a corrente do tanque ressonante, o que mantém as características necessárias para garantir a comutação suave (i.e., a passagem por zero da corrente somada $i_B + i_r$ durante algum instante dentro do período em que cada MOSFET se encontra em corte).

4.2.3. Descrição matemática e equações de projeto

Com o fim de atender às normas de emissão harmônica, é necessário projetar o PFC *bridgeless* boost seguindo os mesmos critérios de mínimo ganho e, portanto, mínima tensão do barramento já traçados para o PFC boost convencional operando em DCM, de forma que a distorção da corrente drenada seja baixa o suficiente e o conteúdo harmônico esteja dentro dos limites impostos pela IEC 61000-3-2. Como visto no Capítulo 3, a mínima tensão de barramento deverá ser $V_B = 395$ V para garantir observância à norma caso o conversor seja conectado a uma rede elétrica de 220 V eficazes ($V_G = 311$ V). Além disto, é necessário garantir a operação em DCM, o que se faz respeitando o limite máximo de razão cíclica imposto para um determinado ganho M_b do conversor boost, onde $M_b = V_B/V_G$. Esta razão cíclica crítica (D_{crit}), como já apresentada no Capítulo 3, é a razão cíclica na fronteira entre DCM e CCM, que para o conversor boost é dada por:

$$D_{crit} = 1 - \frac{V_G}{V_B} = 1 - \frac{1}{M_b} \quad (4.1)$$

É interessante que a tensão V_B , portanto o ganho M_b , sejam tão altos quanto possível de forma a reduzir a capacitância necessária no barramento e também para garantir um fator de potência ainda mais alto; no entanto, isto aumentaria os esforços de tensão nos semicondutores, requerendo tensões de bloqueio maiores para os dispositivos. O uso de MOSFETs com maior tensão de bloqueio implicaria em dispositivos com maior resistência de canal, o que agravaria as perdas por condução. Apesar disto, devido à operação em ZVS, mesmo que existam maiores esforços de tensão, as perdas por comutação não serão tão altas.

O ganho estático do estágio PC, composto pelo conversor série ressonante, pode ser calculado utilizando uma aproximação pela fundamental e a partir das análises já feitas para o filtro LC série, para a forma de onda de tensão do inversor em meia ponte com modulação assimétrica e para o retificador em ponte com filtro capacitivo na saída.

Como já visto, a relação entre a resistência de carga vista pelo filtro ressonante e a resistência da carga do lado CC do retificador é dada por (4.2). O ganho estático de tensão do filtro LC série para a fundamental ($h = 1$) é dado por (4.3). Daí é possível calcular a amplitude da componente fundamental da corrente na saída do filtro (lado CA do retificador), que é (4.4). A amplitude da componente fundamental da tensão fornecida ao filtro ressonante

quando o inversor em meia ponte é modulado com determinada razão cíclica D já foi demonstrada como sendo dada por (4.5). A relação entre a corrente média de saída (do lado CC do retificador) e a amplitude da corrente na entrada do retificador de alta frequência (lado CA) é (4.6). Combinando estas equações, é possível, então, chegar ao ganho estático do conversor série ressonante modulado assimetricamente, dado simplificando-se (4.7), chegando, portanto, à expressão do ganho global M_q , (4.8).

$$R_r = \frac{8}{\pi^2} R_o \quad (4.2)$$

$$|M_{r,1}| = \frac{1}{\sqrt{1 + \frac{1}{Q_r^2} \left(\Omega_r - \frac{1}{\Omega_r} \right)^2}} \quad (4.3)$$

$$|I_{r,1}| = \frac{|V_{r,1}|}{R_r} = \frac{|M_{r,1}| \cdot |V_{s,1}|}{R_r} = \frac{\pi^2}{8R_o} \frac{|V_{s,1}|}{\sqrt{1 + \frac{1}{Q_r^2} \left(\Omega_r - \frac{1}{\Omega_r} \right)^2}} \quad (4.4)$$

$$|V_{s,1}| = \frac{2V_B}{\pi} \text{sen}(\pi D) \quad (4.5)$$

$$I_o = \frac{1}{\pi} \int_0^\pi |I_{r,1}| \text{sen} \theta d\theta = \frac{2}{\pi} |I_{r,1}| \quad (4.6)$$

$$M_q = \frac{V_o}{V_B} = \frac{R_o I_o}{V_B} = \frac{R_o}{V_B} \left[\frac{2}{\pi} \left(\frac{\pi^2}{8R_o} \frac{2V_B}{\pi} \frac{\text{sen}(\pi D)}{\sqrt{1 + \frac{1}{Q_r^2} \left(\Omega_r - \frac{1}{\Omega_r} \right)^2}} \right) \right] \quad (4.7)$$

$$\therefore M_q = \frac{\text{sen}(\pi D)}{2 \sqrt{1 + \frac{1}{Q_r^2} \left(\Omega_r - \frac{1}{\Omega_r} \right)^2}} \quad (4.8)$$

A expressão do ganho é função da frequência normalizada, da razão cíclica e do fator de carga do filtro; portanto, uma combinação de f_s , D , L_s e C_s pode ser escolhida de modo a fornecer corrente nominal aos LEDs, e também de modo a obter outras características desejáveis como baixa circulação de potência reativa no filtro e operação com comutação do tipo ZVS (operação próxima e acima da ressonância).

Como o capacitor na saída do retificador de alta frequência é projetado somente para filtrar as componentes de alta frequência, ele pode ser dimensionado respeitando a expressão (4.9), que envolve a resistência dinâmica do arranjo de LEDs. A ondulação percentual de baixa frequência na corrente de saída vai ser obtida desenvolvendo-se a expressão que foi obtida durante a análise de propagação de ondulação no CSR, resultando em (4.10) para um determinado nível absoluto de ondulação no barramento (ΔV_B).

$$f_L \ll \frac{1}{r_d C_o} \ll f_s \quad (4.9)$$

$$k_{I_o} = M_q \frac{V_o}{I_o} \frac{1}{r_d} \frac{\Delta V_B}{V_B} = \frac{M_q^2}{I_o r_d} \Delta V_B \quad (4.10)$$

O estágio PFC pode ser projetado de forma que a potência ativa drenada da rede seja igual à potência fornecida à carga considerando alguma eficiência estimada de conversão. Como visto, a corrente de entrada pode ser descrita pela equação (4.11) em função do ganho $M_b = V_B/V_G$ do estágio PFC. Como a tensão da rede é considerada senoidal, do tipo $v_g(t) = V_G \sin(2\pi f_L t)$, pode-se calcular a potência média de entrada pela integral em um período da rede de (4.11), multiplicá-la pela eficiência estimada, $\eta < 1$, e igualar à potência média de saída do conversor, $V_o I_o$, como mostrado na expressão (4.12). A variável de integração θ é equivalente a $2\pi f_L t$. A expressão (4.12) pode ser empregada no projeto do indutor do PFC *bridgeless* boost, L_B , para determinada razão cíclica D e frequência de comutação f_s ; rearranjando esta expressão, chega-se à equação de projeto do indutor do PFC, (4.13).

$$i_g(t) = \langle i_B(t) \rangle_{T_s} = \frac{V_G D^2}{2 f_s L_B} \left(\frac{M_b \sin(2\pi f_L t)}{M_b - \sin(2\pi f_L t)} \right) \quad (4.11)$$

$$V_o I_o = \frac{\eta V_G^2 D^2}{\pi 2 f_s L_B} \int_0^\pi \frac{M_b \sin^2(\theta)}{M_b - \sin(\theta)} d\theta \quad (4.12)$$

$$L_B = \frac{\eta V_G^2 D^2}{\pi 2 f_s V_o I_o} \int_0^\pi \frac{M_b \sin^2(\theta)}{M_b - \sin(\theta)} d\theta \quad (4.13)$$

Para dimensionar os capacitores de barramento de forma a obter uma amplitude qualquer de ondulação de tensão ΔV_B , pode-se assumir que C_{B1} e C_{B2} estão associados em série, o que resulta em uma capacitância equivalente $C_B = C_{B1}/2 = C_{B2}/2$. Este capacitor

equivalente se apresenta com uma componente contínua de tensão V_B sobreposta a uma ondulação senoidal de amplitude pico-a-pico ΔV_B , cuja frequência é 120 Hz (para a rede de frequência $f_L = 60$ Hz). Para relacionar a ondulação ΔV_B à capacitância de barramento do PFC *bridgeless* boost, a quantidade de carga que é injetada (ou extraída) do capacitor equivalente C_B dentro de cada quarto de período da rede (i.e., cada meio ciclo da oscilação de 120 Hz) precisa ser calculada. Graficamente, esta carga (ΔQ_{CB}) pode ser representada como a área hachurada mostrada na Figura 4.8 sob a curva da componente alternada de corrente de baixa frequência que circula no capacitor de barramento, \widetilde{i}_{CB} . Assumindo que C_B absorve toda a energia de L_B durante seu intervalo de transferência de energia armazenada (intervalo t_{dc} mostrado na Figura 4.6), esta componente de baixa frequência pode ser calculada como sendo (4.14). Portanto a quantidade carga injetada ou extraída de C_B será dada por (4.15), de forma que a amplitude pico-a-pico da ondulação de tensão no barramento pode ser calculada por meio de (4.16).

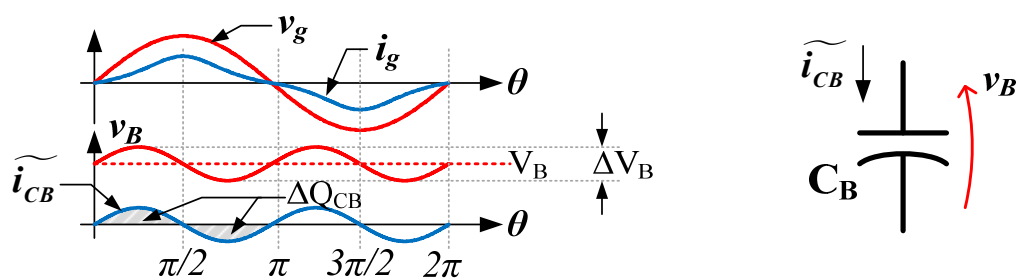


Figura 4.8 – Formas de onda utilizadas para relacionar o capacitor de barramento equivalente do PFC à ondulação de tensão.

$$\widetilde{i}_{CB}(t) = \frac{D^2 V_G}{2 f_s L_b} \frac{1}{\eta} \left(\frac{\sin^2(2\pi f_L t)}{M_b - \sin(2\pi f_L t)} - \frac{1}{\pi} \int_0^\pi \frac{\sin^2(\theta)}{M_b - \sin(\theta)} d\theta \right) \quad (4.14)$$

$$\Delta Q_{CB} = \int_0^{1/4f_L} |\widetilde{i}_{CB}(t)| dt \quad (4.15)$$

$$\Delta V_B = \Delta Q_{CB} / C_B \quad (4.16)$$

4.3. PROTÓTIPO E RESULTADOS EXPERIMENTAIS

Utilizando as equações de projeto e as análises feitas para o conversor BLAHB, pode-se propor um protótipo para acionar uma carga de LEDs com uma potência aproximada

de 100 W. Foi utilizada uma luminária que possui um arranjo de 72 LEDs Luxeon Rebel associados em série e cuja corrente nominal é 500 mA. Este arranjo corresponde à metade dos LEDs de uma luminária de 200 W projetada para aplicações em iluminação pública, e é mostrado destacado na Figura 4.9. Os parâmetros elétricos do módulo foram obtidos experimentalmente, sendo $r_d = 21,96 \Omega$ e $V_t = 189,24 \text{ V}$. Em $I_o = 500 \text{ mA}$, a tensão do módulo é aproximadamente $V_o = 200,22 \text{ V}$.

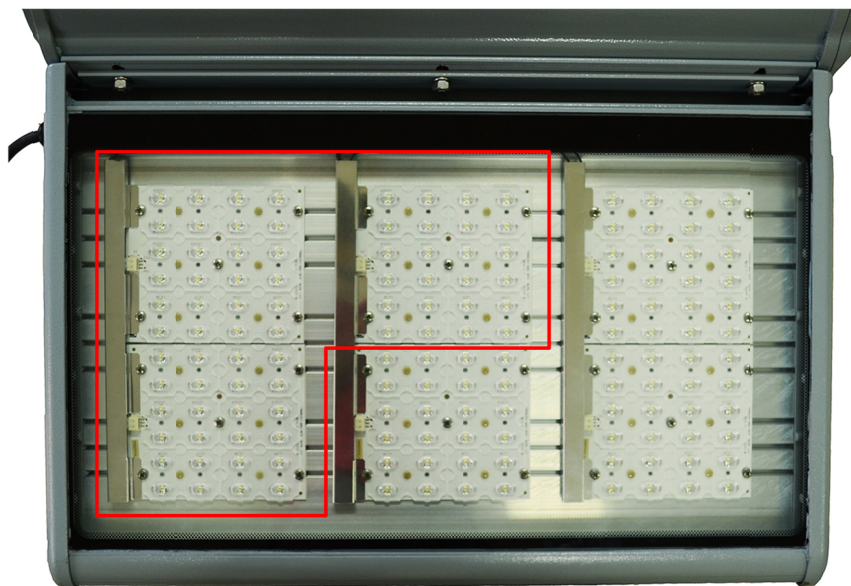


Figura 4.9 – Luminária com o módulo de 72 LEDs utilizado como carga.

A tensão de entrada utilizada é de 220 V (tensão eficaz), cuja frequência é $f_L = 60 \text{ Hz}$ ($V_G = 311,1 \text{ V}$). A tensão de barramento escolhida foi de 500 V, de forma a minimizar o capacitor de barramento ao máximo ainda que permitindo empregar o MOSFET IRFP460 para os interruptores principais do conversor. Neste nível de tensão, o ganho do conversor PFC *bridgeless* boost deverá ser $M_b = 1,607$, o que implica teoricamente em um fator de potência de 0,984, com 18% de THD da corrente de entrada. Como $M_b > 1,27$, todos os harmônicos presentes na corrente de entrada estarão dentro dos limites impostos pela IEC 61000-3-2.

A razão cíclica crítica para $M_b = 1,607$, de acordo com (4.1), será $D_{\text{crit}} = 0,378$ para assegurar a operação em DCM do PFC. Para fins de projeto do estágio PFC, foi utilizada uma eficiência estimada de $\eta = 95\%$. Foi escolhida uma frequência de 47 kHz para a operação do conversor. A razão cíclica nominal de operação foi escolhida como sendo $D = 0,32$.

O filtro EMI de entrada (modo diferencial, de segunda ordem) foi projetado para uma frequência de corte cerca de 6 vezes abaixo da frequência de comutação, de forma a

filtrar o ruído de modo diferencial de alta frequência provocado na corrente de entrada pela operação comutada do conversor.

O projeto resultante do conversor é mostrado na Tabela 4.1. Deve ser salientado que para C_f , C_o , C_{B1} e C_{B2} foi possível empregar capacitores de filme metalizado de polipropileno, enquanto que C_s é um capacitor de filme metalizado de poliéster. Todos estes componentes possuem uma longa vida útil, compatibilizando a vida útil do *driver* com a dos LEDs. Mesmo com valores de capacitância baixos o suficiente para poder empregar a tecnologia de capacitores de filme metalizado, foi possível atender no projeto a restrição fotométrica de ondulação máxima de corrente na carga de 50%.

Tabela 4.1 – Parâmetros do protótipo do conversor BLAHB.

Tensão da rede elétrica:	$V_G = 311,1 \text{ V}$; $f_L = 60 \text{ Hz}$
Tensão de barramento, ganho do PFC:	$V_B = 500 \text{ V}$; $M_b = 1,607$
Módulo de LEDs (luminária):	$r_d = 21,96 \Omega$; $V_t = 189,24 \text{ V}$; $I_o = 500 \text{ mA}$, $V_o = 200,22 \text{ V}$; $R_o = 400,44 \Omega$
Ponto de operação para potência nominal de carga:	$D = 0,32$; $f_s = 47 \text{ kHz}$, $\Omega_r = 1,234$; $Q_r = 1,709$
Estágio PC (conversor série ressonante):	$M_q = 0,41$; $L_s = 794 \mu\text{H}$; $C_s = 22 \text{ nF} / 250 \text{ V}$; $C_o = 6,2 \mu\text{F} / 300 \text{ V}$ (EPCOS B32676T3625)
Estágio PFC (conversor <i>bridgeless</i> boost):	$L_B = 1,1 \text{ mH}$
Filtro EMI de entrada:	$L_f = 2 \text{ mH}$; $C_f = 220 \text{ nF} / 275 \text{ V}$
Capacitores de barramento, ondulação da tensão de barramento, ondulação da corrente de saída:	$C_{B1} = C_{B2} = 50 \mu\text{F} / 450 \text{ V}$ (EPCOS B32776G4506) – equivalente: $C_B = 25 \mu\text{F}$; $\Delta V_B = 30 \text{ V}$ (6%); $\Delta I_o = 230 \text{ mA}$ (46%)
Semicondutores de potência:	M_1, M_2 : IRFP460; D_1, D_2 : RS1K; D_b : $4 \times \text{RS1K}$
Circuito de controle:	Tiva™ C Series TM4C123G Microcontroller (32 bits, 80 MHz)
<i>Drivers</i> dos MOSFETs:	$2 \times \text{HCPL3120}$ (utilizando um tempo morto de 450 ns)

Algumas formas de onda experimentais obtidas com o protótipo em regime estacionário e em plena carga são dadas nas figuras a seguir. O conversor foi conectado a uma fonte eletrônica de tensão alternada com baixa distorção (TENMA 72-7675, de 500 VA).

Na Figura 4.10 são mostradas as formas de onda de tensão e de corrente na entrada do conversor BLAHB. Como pode ser visto, a corrente drenada da rede pelo *driver* não é perfeitamente senoidal, mas levemente distorcida, como já era esperado para o desempenho de um PFC *boost* em DCM. Também existe, naturalmente, uma pequena quantidade de conteúdo harmônico na frequência de comutação que não foi removido completamente pelo filtro EMI de modo diferencial da entrada e algumas distorções em harmônicos de maior ordem (de 9 a 39) que ocorrem em virtude da própria operação em DCM causar algumas ressonâncias entre magnéticos e capacitâncias parasitas dos semicondutores (GUSSEMÉ et al., 2007). Apesar disto, o fator de potência medido com o protótipo foi de 0,977 e a distorção harmônica total da corrente de entrada foi de 20,4%. A potência de entrada foi medida em 108,9 W. A potência de saída na prática foi de 100,6 W, portanto a eficiência global de conversão do *driver* foi de 92,4%. Utilizou-se um analisador de potência digital (Yokogawa WT230) para medir a potência real, a distorção harmônica e o fator de potência.

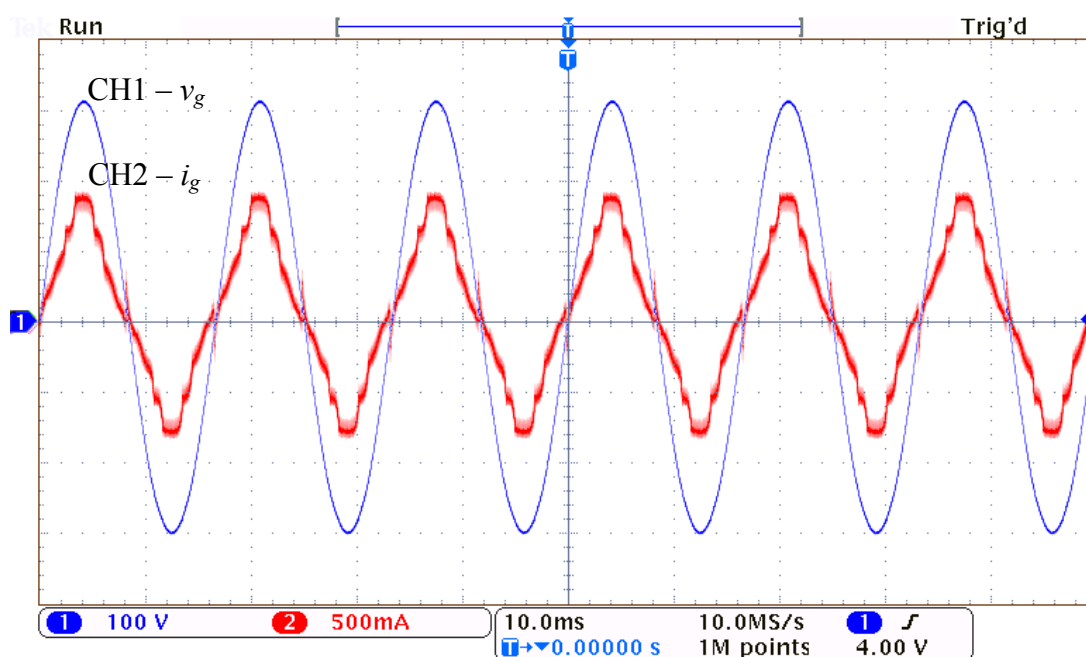


Figura 4.10 – Tensão da rede (CH1, 100 V/div) e corrente de entrada do conversor BLAHB (CH2, 500 mA/div). Escala de tempo: 10 ms/div.

A Figura 4.11 mostra a corrente e a tensão na saída do *driver*, incluindo a ondulação de baixa frequência (120 Hz) que aparece no arranjo de LEDs. A amplitude da ondulação de corrente encontrada foi de $\Delta I_o = 260$ mA (52%), ligeiramente acima do esperado, no entanto ainda assim suficientemente perto da restrição de 50% estabelecida. Na Figura 4.11 também é mostrada a tensão no barramento CC entre os estágios PFC e o PC, cuja ondulação de tensão

tem uma amplitude pico-a-pico de aproximadamente 35 V (7%). É interessante comparar nas formas de onda da Figura 4.11 a ondulação do barramento (7%) com a ondulação da tensão de saída, que é de somente 5,6 V (2,8%), indicando novamente a ação atenuadora de ondulação do conversor série ressonante que compõe o estágio PC – fato este que permitiu reduzir as capacitâncias de barramento no projeto do *driver*, sem que isto implicasse, no entanto, ondulação excessiva de corrente nos LEDs.

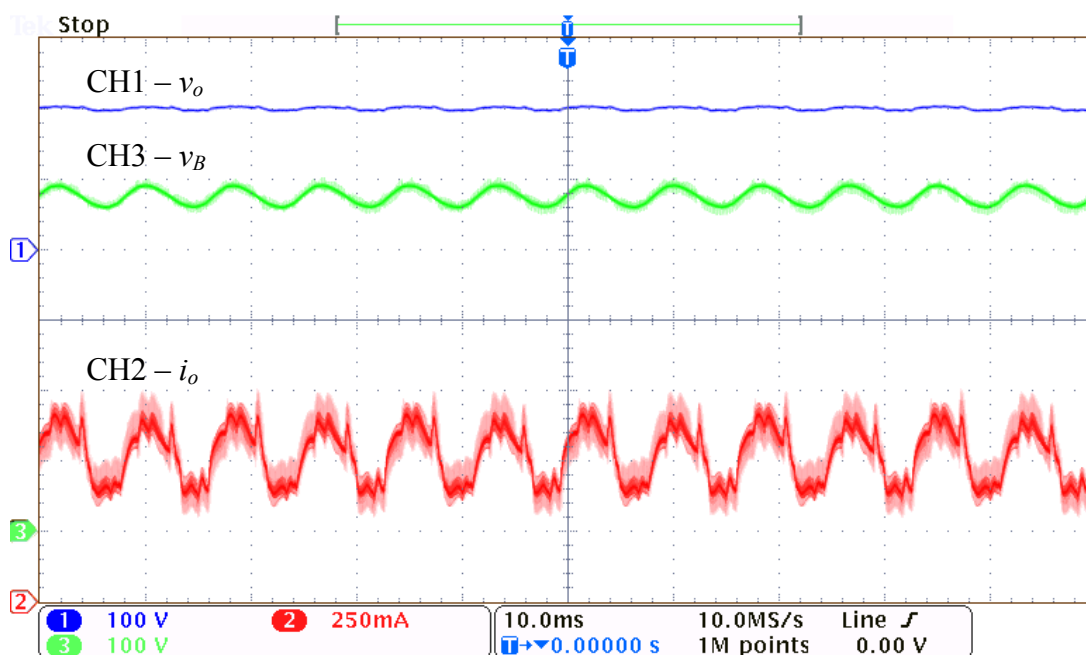


Figura 4.11 – Tensão de saída (CH1, 100 V/div), corrente de saída (CH2, 250 mA/div) e tensão de barramento (CH3, 100 V/div), mostrando a propagação da ondulação de tensão no conversor e a ação atenuadora do CSR. Escala de tempo: 10 ms/div.

Na Figura 4.12 são mostradas ambas as vistas de baixa e de alta frequência da tensão no ponto central da meia ponte e da corrente no indutor boost. Fica claro que o retificador *bridgeless boost* está operando em DCM para todo o ciclo da rede, como um PFC seguidor de tensão. Também como esperado para uma topologia *bridgeless*, a corrente de L_B é bidirecional, sendo negativa durante o semiciclo negativo da rede.

A Figura 4.13, similarmente, mostra ambas as vistas de baixa e alta frequência da tensão no ponto central da meia ponte e da corrente do tanque ressonante. Pode-se notar que a componente fundamental da corrente ressonante está atrasada com relação à componente fundamental da tensão aplicada ao filtro LC série, o que mostra que o CSR está operando acima da frequência de ressonância e, portanto, permitindo comutação do tipo ZVS.

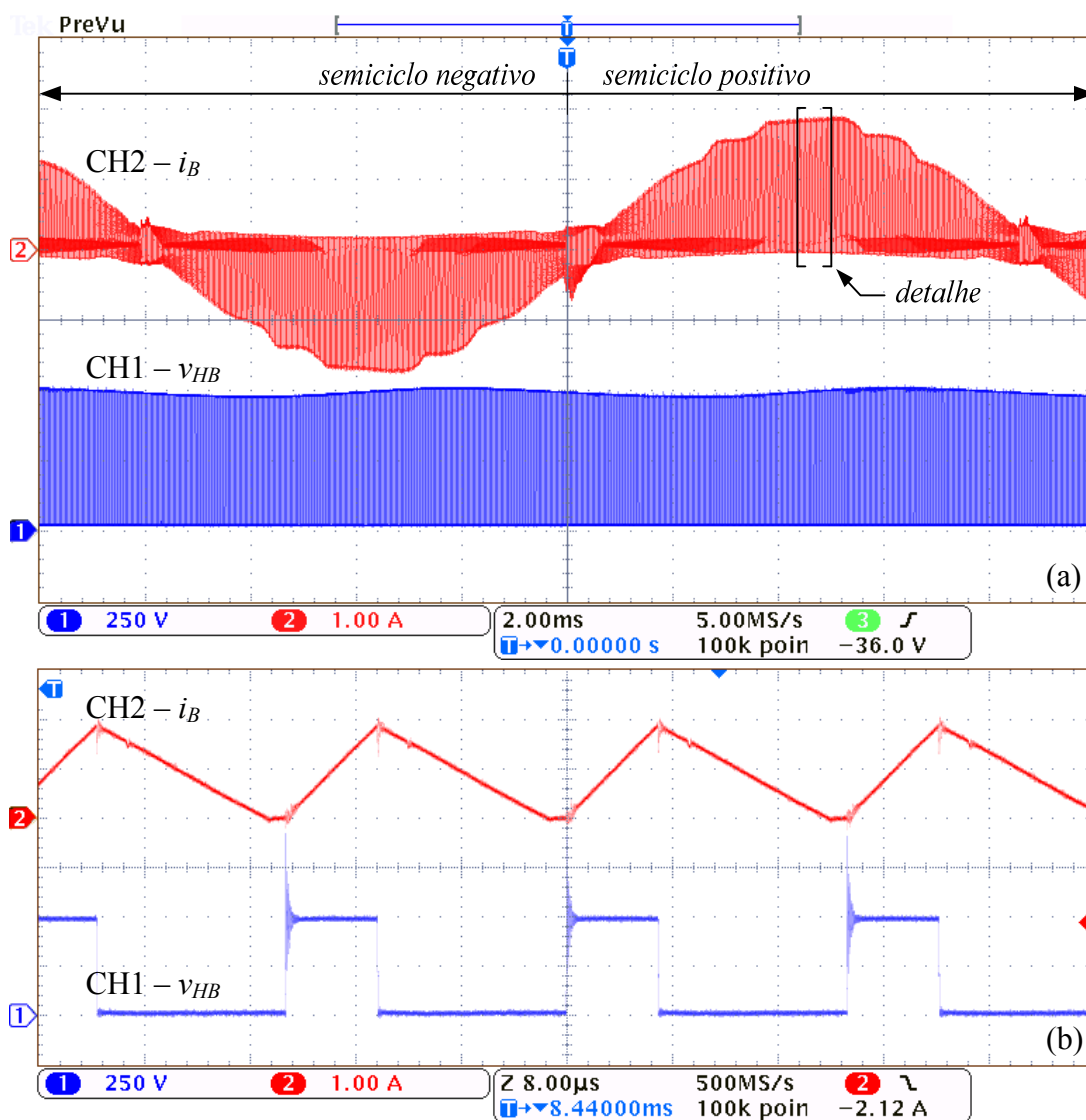


Figura 4.12 – Formas de onda do ponto de vista da baixa frequência (a – 2 ms/div) e detalhe de alta frequência no pico do semiciclo positivo da rede (b – 8 μ s/div): tensão no ponto central da ponte inversora (CH1, 250 V/div) e corrente no indutor boost (CH2, 1 A/div).

Na Figura 4.14 e Figura 4.15 são mostradas as vistas de alta frequência das tensões e correntes nos dois MOSFETs do circuito – a Figura 4.14 mostra uma vista em detalhe para o pico do semiciclo positivo da rede, enquanto que a Figura 4.15 mostra o detalhe para o vale do semiciclo negativo da rede. Ambas as figuras podem ser utilizadas para constatar que há comutação suave dos interruptores principais, reduzindo as perdas por comutação deste conversor integrado e elevando a eficiência ao patamar desejado (acima de 90%).

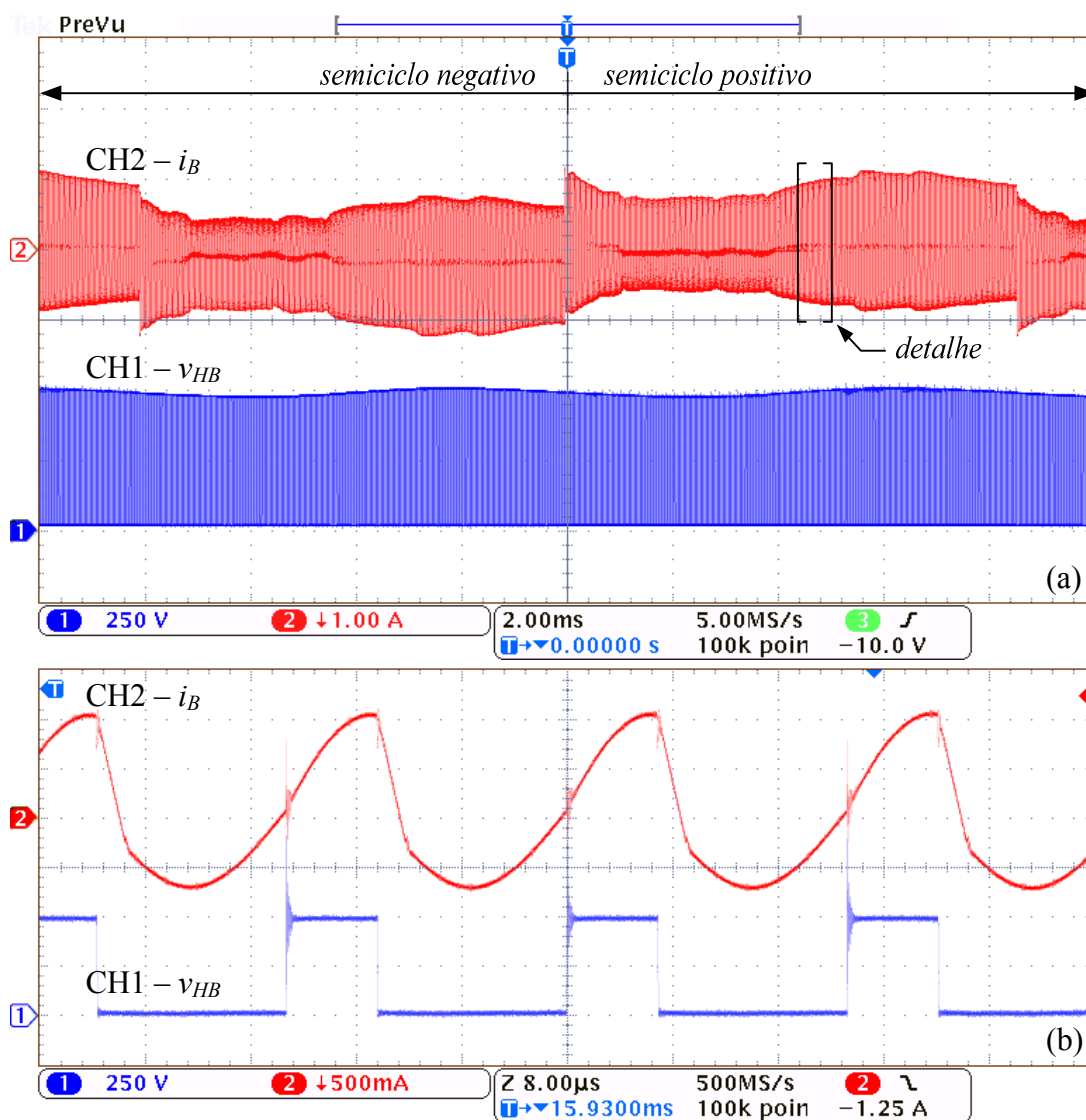


Figura 4.13 – Formas de onda do ponto de vista da baixa frequência (a – 2 ms/div) e detalhe de alta frequência no pico do semiciclo positivo da rede (b – 8 μ s/div): tensão no ponto central da ponte inversora (CH1, 250 V/div) e corrente no tanque ressonante (CH2, 500 mA/div).

Comutação do tipo ZVS é obtida para M_2 durante todo o semiciclo positivo da rede, enquanto que M_1 entra em condução com corrente praticamente nula, como indicado nas formas de onda da Figura 4.14.

Reciprocamente, o MOSFET M_1 opera com ZVS para todo o semiciclo negativo da rede, enquanto que M_2 é entra em condução com corrente também praticamente nula, como visto na Figura 4.15.

O tempo morto aplicado entre os intervalos de comutação ajudou a recuperar a maior parte da energia armazenada nas capacitâncias parasitas de M_1 e M_2 , restando, assim, pouca energia para ser dissipada durante início da condução de cada um destes transistores.

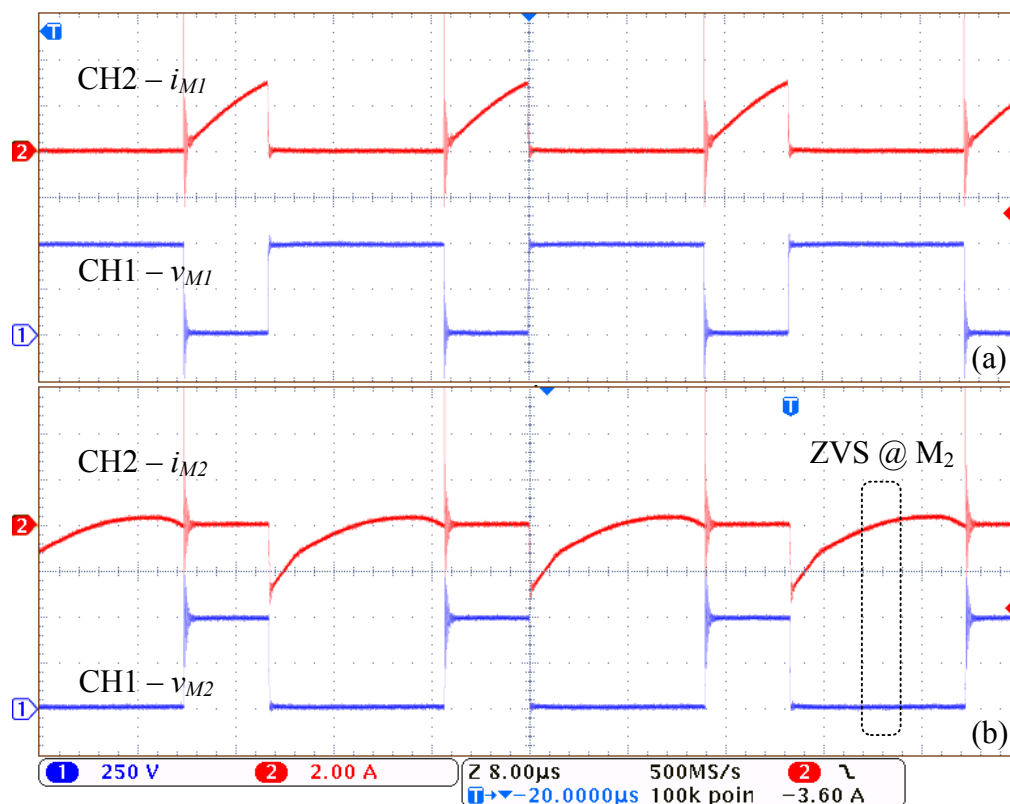


Figura 4.14 – Tensão (CH1, 250 V/div) e corrente (CH2, 2 A/div) em ambos os MOSFETs – M_1 (a) e M_2 (b) – no pico do semiciclo positivo da rede. Escala de tempo: 8 $\mu\text{s}/\text{div}$.

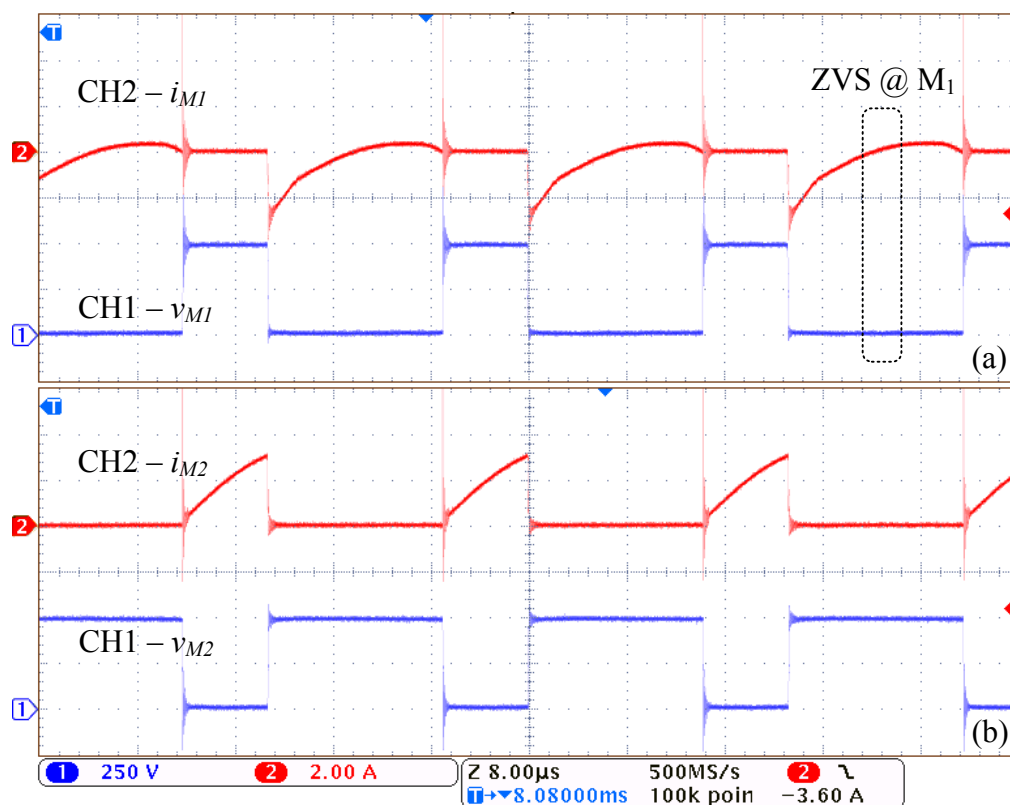


Figura 4.15 – Tensão (CH1, 250 V/div) e corrente (CH2, 2 A/div) em ambos os MOSFETs – M_1 (a) e M_2 (b) – no vale do semiciclo negativo da rede. Escala de tempo: 8 $\mu\text{s}/\text{div}$.

Na Figura 4.16 é dado o conteúdo harmônico da corrente de entrada em plena carga, na região de interesse dos limites normalizados pela IEC 61000-3-2 Classe C. Estes limites estão estabelecidos para todos harmônicos ímpares até a ordem 39, incluindo também uma limitação para o 2º harmônico (o único par descrito pela normativa). A figura mostra total observância da norma nos harmônicos mostrados.

O fator de potência do *driver* (0,977) se encontra acima do que estabelece a norma brasileira NBR 16026 ($FP > 0,92$ – uma vez que a potência nominal do *driver* está acima de 25 W). Os valores de FP e THD do *driver* também estão dentro do que é estabelecido nos critérios de elegibilidade do programa ENERGY STAR® para luminárias comerciais de iluminação de estado sólido (ENERGY STAR, 2008) e das limitações norte-americanas da ANSI C82.77-2002 para equipamentos de iluminação de uso externo (NEMA, 2002) – estas limitações são FP maior que 0,9 e THD menor que 32%.

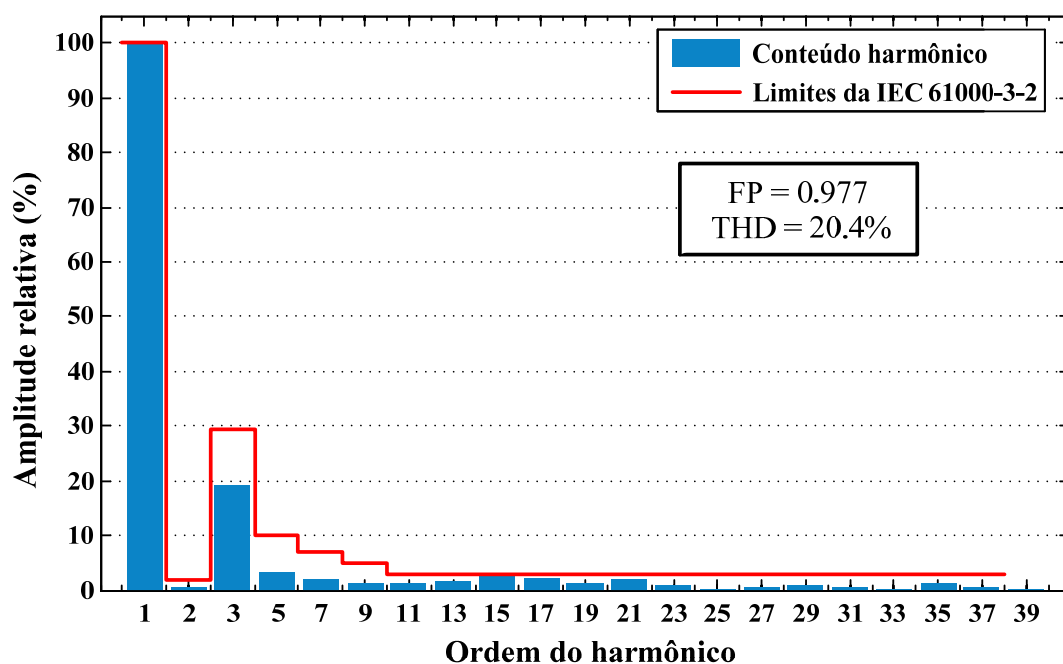


Figura 4.16 – Conteúdo harmônico da corrente de entrada confrontado com os limites da normatização da IEC 61000-3-2, classe C.

Na Figura 4.17 é mostrada uma foto do protótipo montado. Deve ser salientado que, como este é um protótipo somente para fins de teste e validação da topologia integrada, o *layout* da placa não foi otimizado e os componentes foram assentados de forma espaçada. Algumas indutâncias parasitas são introduzidas devido ao extenso laço entre os capacitores de barramento e os MOSFETs, contribuindo para as ressonâncias observadas em algumas

comutações (formas de onda da Figura 4.14 e da Figura 4.15); em um *layout* mais cuidadoso, estes elementos deveriam estar mais próximos entre si de forma a minimizar este laço.

Foram utilizados no barramento CC capacitores de tensão nominal bem acima da necessária (450 V), uma vez que estes se encontravam prontamente disponíveis no laboratório⁴. Com isto, o protótipo ficou mais volumoso do que poderia ter ficado caso componentes mais bem dimensionados tivessem sido empregados e um projeto mais cuidadoso da placa tivesse sido feito.

Para o comando dos MOSFETs, foram utilizados *drivers* isolados por questões de segurança, uma vez que foi empregado um microcontrolador que se conectava à interface de depuração (*debugger*) em um computador. O sensoriamento da corrente de saída foi feito com um sensor de efeito Hall enquanto que o sincronismo com a rede foi feito através de um circuito empregando optoacopladores. Ambos os sensoriamentos são, portanto, também isolados, pelos mesmos motivos delineados.

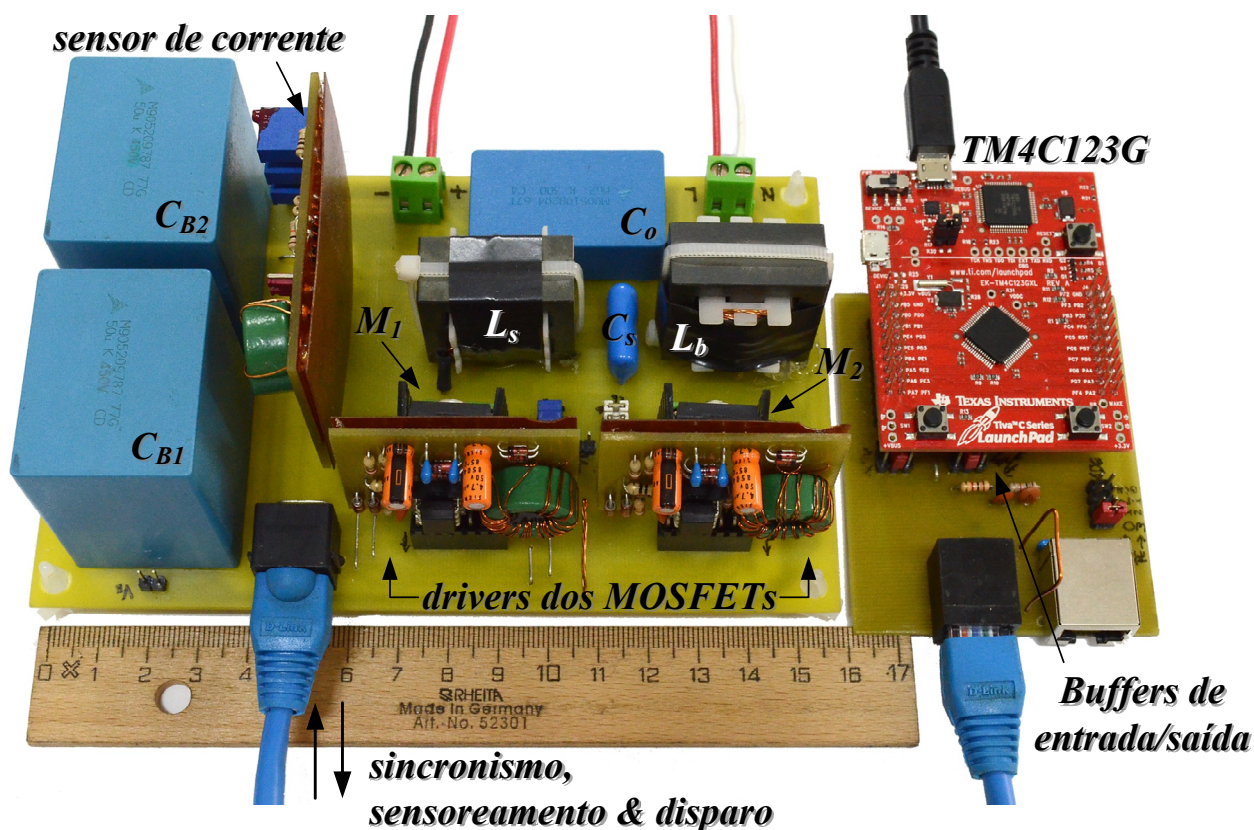


Figura 4.17 – Foto do protótipo do *driver* de LEDs de 100 W baseado no conversor BLAHLB.

⁴ Capacitores doados pelo fabricante EPCOS a título de amostra.

O esquema de medição das potências reais de entrada e de saída do conversor para serem utilizadas no cálculo da eficiência é mostrado na Figura 4.18. Esta conexão com dois dos três canais do medidor de potência digital WT230 permite uma medição simultânea de ambas as grandezas e uma menor influência do próprio equipamento na medida – a conexão é feita de modo que o canal A (CH A) meça efetivamente o potencial da rede ($\pm v_g$) e a corrente que entra no protótipo, enquanto que o canal B (CH B) mede efetivamente o potencial da carga ($\pm v_o$) e a corrente que sai do protótipo (i_o). É possível, desta forma, medir especificamente a potência drenada da rede elétrica e a potência que é entregue à carga.

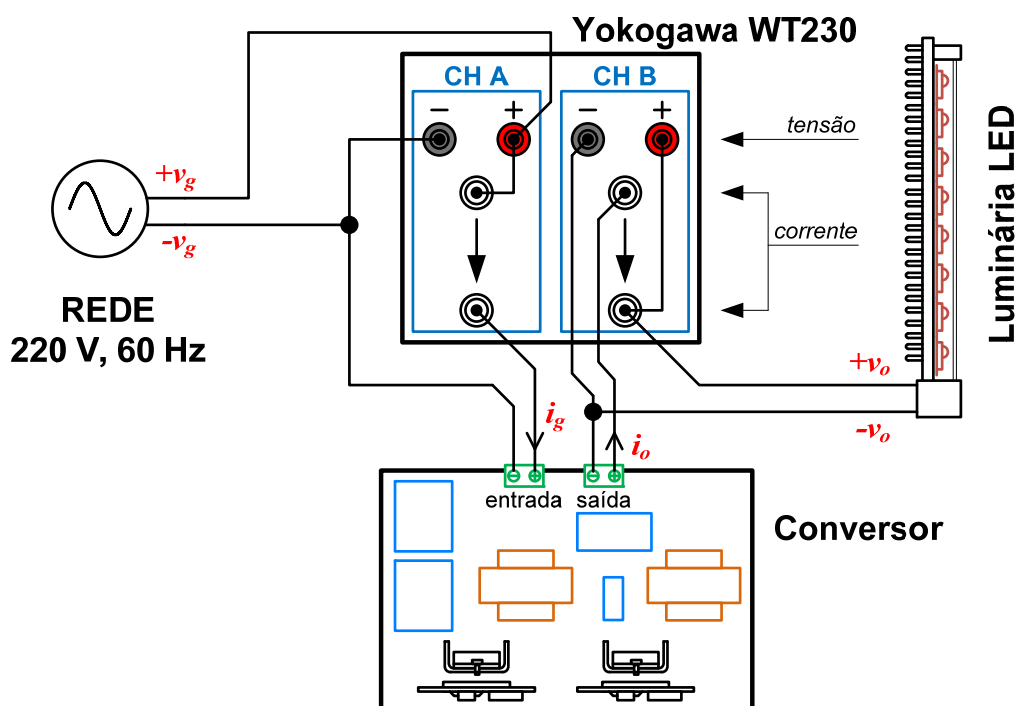


Figura 4.18 – Esquema de medição das potências reais de entrada e saída utilizando medidor de potência digital WT230.

Maiores detalhes na implementação prática do protótipo e do controle digital microcontrolado do conversor serão dados no capítulo seguinte.

4.4. CONCLUSÕES PARCIAIS

Neste capítulo, foi proposto um *driver* para acionar um arranjo de vários LEDs associados em série baseado em uma integração entre um estágio PFC sem ponte retificadora

do tipo boost e um estágio PC com um conversor série ressonante. O projeto visou reduzir as capacitâncias necessárias no barramento intermediário e aumentar a eficiência global de conversão do *driver*. Por meio da topologia proposta, foi possível atingir ambos os objetivos.

Foi realizada a descrição matemática do conversor proposto e montado um protótipo funcional acionando uma carga de aproximadamente 100 W, composta por 72 LEDs alimentados em 500 mA. Alto fator de potência e baixa distorção harmônica da corrente de entrada foram obtidos com este protótipo, com uma eficiência de conversão global superior a 92%. O conversor também atende às restrições de harmônicos de corrente impostas pela norma internacional IEC 61000-3-2 e está em observância com normativas brasileiras e internacionais quanto à qualidade de energia.

5. MODELAGEM E CONTROLE DO CONVERSOR COM IMPLEMENTAÇÃO DIGITAL MICROCONTROLADA

5.1. INTRODUÇÃO

Este capítulo trata dos detalhes de implementação prática do conversor quanto à modelagem em pequenos sinais, projeto de controladores e prototipagem utilizando uma plataforma microcontroladora para controle digital da corrente de saída.

É descrito o processo de modelagem utilizado para se obter uma função de transferência saída-controle, possibilitando a sintonização de um controlador integrativo que mantenha a corrente média de saída ajustada no valor de referência selecionado.

O microcontrolador empregado também é utilizado no algoritmo de sincronismo em conjunto com um simples circuito analógico de detecção de passagem por zero. Isto permite o funcionamento adequado do retificador *bridgeless* em DCM, mantendo um alto fator de potência no *driver* e evitando que o conversor drene harmônicos pares de corrente da rede (o que pode ocorrer caso a forma de onda da corrente de entrada no semiciclo negativo difira em relação ao semiciclo positivo).

Além disto, utilizando do periférico de comunicação serial do microcontrolador, foi possível implementar uma forma remota de variar o valor da referência de corrente do controlador, possibilitando uma maneira rudimentar de ajuste de intensidade luminosa (ou *dimming*) na luminária por meio de modulação da amplitude (AM) da corrente média.

5.2. MODELAGEM DE PEQUENOS SINAIS DO CONVERSOR INTEGRADO

Com o fim de permitir o projeto de um controlador de corrente para o conversor integrado BLAHB proposto, uma modelagem simplificada em pequenos sinais baseada em circuitos equivalentes é feita visando obter funções de transferência que traduzam a dinâmica de baixa frequência do *driver*. Esta modelagem leva em conta que o parâmetro de controle é a razão cíclica utilizada para a modulação assimétrica do inversor em meia ponte dentro de cada meio ciclo da rede elétrica, pois se pretende utilizar um controle com frequência constante do

conversor ressonante. A integração entre os estágios PFC *bridgeless* e PC ressonante também impõe a restrição de que a modelagem leve em conta as interações dinâmicas entre ambas as estruturas, uma vez que a célula de comutação empregada é compartilhada, portanto perturbações de pequenos sinais na razão cíclica do conversor implicam em perturbações nas variáveis de interesse tanto do estágio PFC quanto do estágio PC.

O conversor pode ser visto como dois estágios cascadeados independentes (um PFC *bridgeless* boost e um PC série ressonante), mas que operam com uma mesma razão cíclica e frequência de comutação. Como visto, devido à técnica empregada de modulação e sincronismo, o estágio PFC utilizado opera de forma idêntica a um PFC boost convencional em DCM dentro de cada meio ciclo da rede. Um circuito equivalente para fins de análise pode ser, portanto, derivado. Este circuito é dado na Figura 5.1.

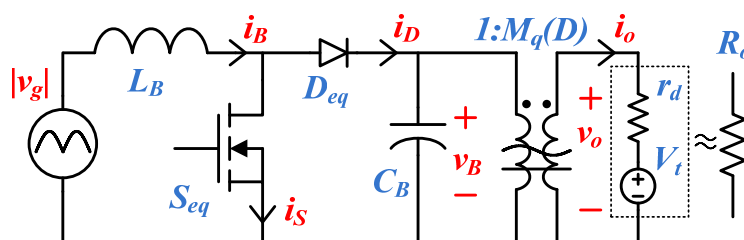


Figura 5.1 – Circuito equivalente do conversor BLAHB alimentando uma carga de LEDs para fins de modelagem média.

Na obtenção deste circuito e para a subsequente análise em pequenos sinais, algumas considerações razoáveis podem ser feitas, com o fim de se simplificar a modelagem:

- a) A modelagem visa obter uma função de transferência que seja válida para frequências de perturbação na razão cíclica de até 60 Hz, i.e., até uma oitava abaixo da frequência da ondulação de tensão do barramento e da corrente de saída, 120 Hz. Isto é válido porque a ação de controle deve ser limitada em frequência para não afetar a capacidade de correção do fator de potência do conversor, uma vez que mudanças rápidas da razão cíclica dentro de um ciclo da rede alteram o valor instantâneo da potência drenada e, portanto, inserem distorção na corrente de entrada do conversor, reduzindo o fator de potência (ALMEIDA, 2012b; SOARES et al., 2012; ALONSO et al., 2013). Isto aconteceria, por exemplo, se o controlador atuasse tentando compensar a ondulação de 120 Hz.

- b) O PFC pode ser visto e modelado como um boost operado em DCM alimentado pela rede elétrica retificada. O modelo médio é obtido pelas variáveis médias dentro de meio ciclo da rede.
- c) A capacitância equivalente de barramento na saída do estágio PFC, C_B , é novamente equivalente à associação de C_{B1} em série com C_{B2} .
- d) O capacitor de saída, C_o , tendo sido projetado para uma frequência de corte bem acima da frequência de 60 Hz, impõe dinâmica desprezível no sistema para uma modelagem em baixa frequência – portando a dinâmica muito rápida do estágio PC pode ser desprezada, sendo a dinâmica lenta do PFC dominante no sistema.
- e) O estágio PC série ressonante pode ser visto como um ganho de tensão $M_q(D)$, representado no circuito por um transformador com acoplamento CC.
- f) O modelo elétrico do LED utilizado é o mesmo já apresentado, com uma resistência dinâmica r_d em série com a tensão de limiar V_t ; sua utilização visa trazer as peculiaridades deste tipo de carga para dentro do modelo de pequenos sinais do conversor.
- g) Todos os componentes utilizados no circuito modelado são considerados ideais e sem elementos parasitas.

Supondo que as variáveis para perturbações de pequenos sinais sejam representadas no domínio da frequência complexa (domínio s), para cada estágio de conversão é possível encontrar uma função de transferência de pequenos sinais do tipo saída-controle e também uma função de transferência do tipo saída-entrada (audiossusceptibilidade). Estas funções serão definidas da seguinte forma:

$$F_d(s) = \left[\frac{v_B(s)}{d(s)} \right]_{\substack{v_g(s)=0 \\ i_o(s)=0}} \quad (5.1)$$

$$H_d(s) = \left[\frac{i_o(s)}{d(s)} \right]_{\substack{v_g(s)=0 \\ v_B(s)=0}} \quad (5.2)$$

$$G(s) = \left[\frac{v_B(s)}{v_g(s)} \right]_{\substack{d(s)=0 \\ i_o(s)=0}} \quad (5.3)$$

$$M(s) = \left[\frac{i_o(s)}{v_B(s)} \right]_{\substack{d(s)=0 \\ v_g(s)=0}} \quad (5.4)$$

Nestas equações, $d(s)$ representa as perturbações de pequenos sinais na razão cíclica, sendo esta a variável de controle de ambos os estágios. A variável de saída do conversor integrado é a perturbação na corrente na carga, $i_o(s)$, sendo esta também a variável de saída do estágio PC. As perturbações na tensão de barramento, $v_B(s)$, representam a saída do estágio PFC e a entrada do estágio PC. A perturbação no pico da tensão da rede elétrica, $v_g(s)$, é efetivamente a variável de entrada do estágio PFC. Desta forma, a função de transferência $F_d(s)$ representa a relação saída-controle do estágio PFC enquanto que $H_d(s)$ representa a relação saída-controle do estágio PC. A relação saída-controle do estágio PFC é dada por $G(s)$, e a relação saída-entrada do estágio PC é dada por $M(s)$. Utilizando estas quatro funções de transferência, é possível representar o conversor integrado pelo diagrama de blocos dado na Figura 5.2.

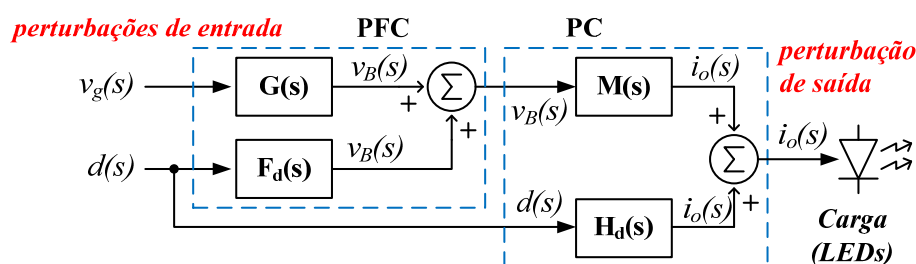


Figura 5.2 – Diagrama de blocos representando o conversor BLAHB integrado para perturbações de pequenos sinais em torno do ponto de operação.

A manipulação deste diagrama possibilita encontrar as funções de transferência globais de saída-controle e audiossusceptibilidade do conversor integrado, dadas em (5.5) e (5.6), respectivamente, como combinações das funções de transferência individuais de cada bloco. O trabalho de modelagem a ser realizado, portanto, se resume a encontrar as funções individuais $G(s)$ e $F_d(s)$, do estágio PFC, e $M(s)$ e $H_d(s)$, do estágio PC.

$$T_d(s) = \left[\frac{i_o(s)}{d(s)} \right]_{v_g(s)=0} = M(s)F_d(s) + H_d(s) \quad (5.5)$$

$$T_g(s) = \left[\frac{i_o(s)}{v_g(s)} \right]_{d(s)=0} = M(s)G(s) \quad (5.6)$$

5.2.1. Modelagem do estágio PFC

Uma vez que a dinâmica de baixa frequência não só é dominante como também é de maior interesse (uma vez que o conversor deve operar com uma ação de controle limitada em frequência para preservar o alto fator de potência), uma forma de modelagem útil e direta de ser empregada para o estágio PFC é a técnica de análise média dentro de meio período da rede, proposta por ALONSO et al. (2013) para a modelagem em baixa frequência de conversores PFC operando em DCM. Esta técnica envolve substituir os elementos comutados (diodo e MOSFET) por fontes de corrente controladas que representam as perturbações de pequenos sinais na corrente média destes mesmos elementos. O modelo obtido será válido para frequências de perturbação de até $f_L = 60$ Hz (frequência da rede, período $T_L = 1/f_L$).

Para obter o modelo, os valores médios dentro de um período de comutação (T_s) das correntes do MOSFET (S_{eq}) e diodo (D_{eq}) do PFC boost equivalente são primeiramente equacionadas. Estas correntes representam os valores médios instantâneos, podendo ser obtidas a partir das formas de onda de alta frequência mostradas na Figura 5.3, resultando nas expressões (5.7) e (5.8).

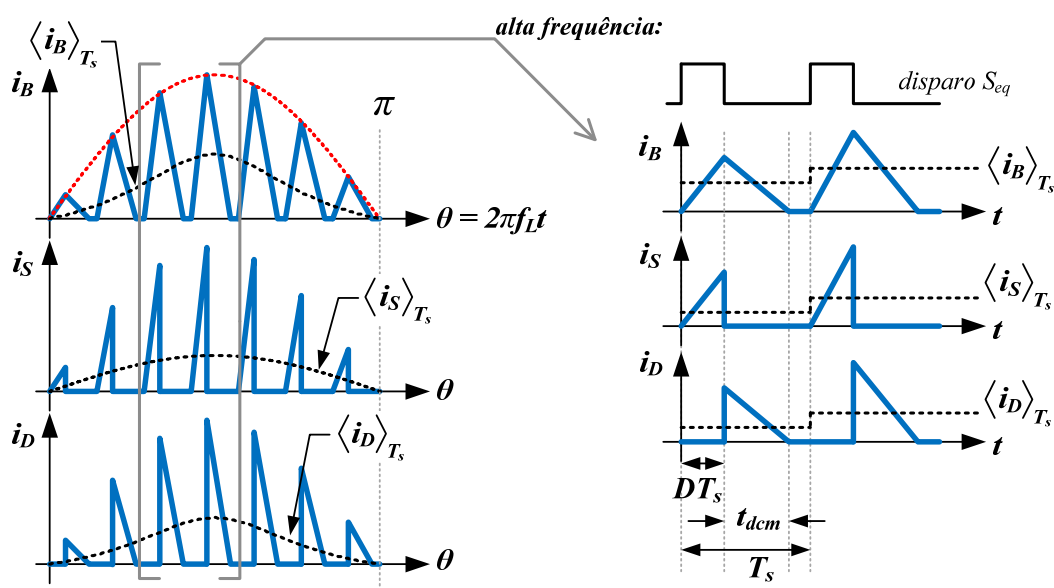


Figura 5.3 – Formas de onda para obtenção do modelo médio do estágio PFC.

$$\langle i_S \rangle_{T_s}(\theta) = \frac{1}{T_s} \int_0^{T_s} i_S(t) dt = \frac{D^2}{2L_B f_s} V_G \text{sen}(\theta) \quad (5.7)$$

$$\langle i_D \rangle_{T_s}(\theta) = \frac{1}{T_s} \int_0^{T_s} i_D(t) dt = \frac{\sin(\theta)}{V_B/V_G - \sin(\theta)} \frac{D^2}{2L_B f_s} V_G \sin(\theta) \quad (5.8)$$

Pode-se integrar novamente estas expressões de forma a obter os valores médios dentro de meio período da rede ($T_L/2$, ou seja, θ de 0 a π), I_S e I_D , das variáveis i_s e i_D , respectivamente, que são dados nas expressões (5.9) e (5.10).

$$I_S = \left\langle \langle i_s \rangle_{T_s} \right\rangle_{T_L/2} = \frac{1}{\pi} \int_0^\pi \langle i_s \rangle_{T_s}(\theta) d\theta = \frac{D^2}{L_B f_s} \frac{V_G}{\pi} \quad (5.9)$$

$$\begin{aligned} I_D &= \left\langle \langle i_D \rangle_{T_s} \right\rangle_{T_L/2} = \frac{1}{\pi} \int_0^\pi \langle i_D \rangle_{T_s}(\theta) d\theta = \\ &= \frac{D^2}{2\pi L_B f_s} \left\{ \frac{V_B^2}{\sqrt{V_B^2 - V_G^2}} \left[\pi + 2 \tan^{-1} \left(\frac{V_G}{\sqrt{V_B^2 - V_G^2}} \right) \right] - \right. \\ &\quad \left. - \pi V_B - 2V_G \right\} \quad (5.10) \end{aligned}$$

A representação em pequenos sinais válida para baixas frequências das variáveis i_s e i_D no domínio da frequência complexa pode ser encontrada linearizando-se as expressões das correntes médias I_S e I_D e escrevendo as perturbações $i_s(s)$ e $i_D(s)$ como as combinações lineares (5.11) e (5.12), feitas em função das variáveis de interesse – $d(s)$, $v_g(s)$ e $v_B(s)$:

$$i_s(s) = J_{SD} d(s) + G_{SG} v_g(s) \quad (5.11)$$

$$i_D(s) = J_{DD} d(s) + G_{DG} v_g(s) + G_{DB} v_B(s) \quad (5.12)$$

Os coeficientes que aparecem nas linearizações vêm das derivadas:

$$J_{SD} = \frac{\partial}{\partial D} I_S(D, V_G) = \frac{2D}{L_B f_s} \frac{V_G}{\pi} \quad (5.13)$$

$$G_{SG} = \frac{\partial}{\partial V_G} I_S(D, V_G) = \frac{D^2}{\pi L_B f_s} \quad (5.14)$$

$$J_{DD} = \frac{\partial}{\partial D} I_D(D, V_G, V_B) \quad (5.15)$$

$$G_{DG} = \frac{\partial}{\partial V_G} I_D(D, V_G, V_B) \quad (5.16)$$

$$G_{DB} = \frac{\partial}{\partial V_B} I_D(D, V_G, V_B) \quad (5.17)$$

As expressões analíticas de J_{DD} , G_{DG} e G_{DB} são demasiado extensas, tendo sido estes coeficientes deixados implícitos. Seus valores, entretanto, podem ser facilmente encontrados utilizando métodos numéricos de diferenciação.

Uma vez que as representações de $i_S(s)$ e $i_D(s)$ foram encontradas, é possível obter o circuito equivalente médio de pequenos sinais do conversor mostrado na Figura 5.4. Este circuito pode, então, ser resolvido para se encontrar as funções de transferência.

Supondo M_q constante (a princípio), pode-se escrever (5.18) equacionando o nó de saída do estágio PFC. A partir de (5.18), ambas as funções de transferência do estágio PFC podem ser obtidas – primeiramente, fazendo $v_g(s) \equiv 0$, a função de transferência saída-entrada do PFC é encontrada como sendo (5.19); em seguida, fazendo $d(s) \equiv 0$, a função de transferência saída-entrada do PFC, (5.20), pode ser obtida.

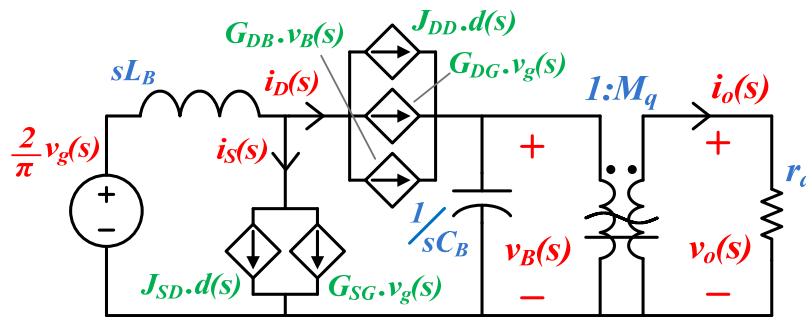


Figura 5.4 – Circuito equivalente para análise de pequenos sinais do conversor.

$$J_{DD}d(s) + G_{DG}v_g(s) + G_{DB}v_B(s) = \left(sC_B + \frac{M_q^2}{r_d} \right) v_B(s) \quad (5.18)$$

$$F_d(s) = \frac{v_B(s)}{d(s)} = \frac{r_d J_{DD}}{sr_d C_B + M_q^2 - G_{DB}r_d} \quad (5.19)$$

$$G(s) = \frac{v_B(s)}{v_g(s)} = \frac{r_d G_{DG}}{sr_d C_B + M_q^2 - G_{DB}r_d} \quad (5.20)$$

5.2.2. Modelagem do estágio PC

A hipótese de pequenas ondulações comumente empregada na obtenção de modelos médios de conversores comutados não é válida para conversores de carga ressonante, pois estes apresentam correntes e tensões praticamente senoidais e com grandes amplitudes. Nestes casos, as variáveis de estado também possuem valor médio instantâneo nulo, o que impossibilita a obtenção de uma representação matemática do conversor pelo método tradicional do modelo médio no espaço de estados.

A obtenção de um modelo preciso do conversor ressonante poderia ser feita, entretanto, através do método generalizado de modelagem média no espaço de estados descrito por SANDERS et al., (1991), que propõe uma expansão em série de Fourier exponencial das variáveis de estado e o uso de funções descritivas. Esta técnica retorna um modelo com estados expandidos que representam a evolução temporal das amplitudes das componentes harmônicas das variáveis de estado do conversor (o modelo clássico leva em conta unicamente o valor médio das variáveis, ou seja, o harmônico de ordem zero; a modelagem generalizada aproxima as variáveis de estado através de harmônicos de ordem superior, adicionando dois estados – um real e um imaginário – para cada ordem de harmônico de cada variável de estado original). No caso do conversor série ressonante, não só esta representação resulta em um modelo não linear, como também aparecem termos na matriz dinâmica do sistema que dependem de algumas variáveis de estado; ou seja, a representação exata do conversor série ressonante no espaço de estados seria não linear e variante no tempo (ao contrário das abordagens tradicionais, que assumem sistemas lineares invariantes no tempo – LTI).

A representação obtida através da modelagem média generalizada no espaço de estados tem a capacidade de prever a dinâmica do conversor para frequências até mesmo próximas da frequência de comutação. No caso estudado, esta abordagem pode ser desnecessária, uma vez que existe a suposição de que a dinâmica de baixa frequência (i.e., do estágio PFC) é dominante no conversor integrado BLAHB. Esta hipótese é extremamente útil para simplificar a análise do estágio PC, usando ainda da representação do conversor série ressonante através do transformador com acoplamento CC mostrado na Figura 5.1.

Com um procedimento de linearização similar ao descrito por VORPÉRIAN (1990) para a obtenção de um circuito equivalente para uma célula de comutação modulada por

largura de pulso, um modelo de pequenos sinais para pequenas variações no ganho M_q do CSR pode ser obtido.

Na Figura 5.5 (a) é mostrado o modelo estático. A relação de transformação M_q é efetivamente o ganho estático do CSR modulado assimetricamente, cuja expressão já foi mostrada anteriormente na equação (4.8) como sendo uma função da razão cíclica, $M_q(D)$. A partir do modelo estático, é possível escrever as seguintes relações clássicas de transformação:

$$\begin{cases} v_o = M_q v_B \\ i_1 = M_q i_o \end{cases} \quad (5.21)$$

Todavia, para encontrar uma função de transferência de pequenos sinais para perturbações na razão cíclica ($d(s)$), é preciso encontrar uma expressão para as perturbações no ganho ($m_q(s)$), que são em função de $d(s)$. Isto pode ser feito linearizando as relações de transformação (5.21) em torno do ponto de operação (denotado PO) da seguinte forma:

$$\begin{cases} v_o(s) = \left[\frac{\partial v_o}{\partial M_q} \right]_{PO} m_q(s) + \left[\frac{\partial v_o}{\partial v_B} \right]_{PO} v_B(s) \\ i_1(s) = \left[\frac{\partial i_1}{\partial M_q} \right]_{PO} m_q(s) + \left[\frac{\partial i_1}{\partial i_o} \right]_{PO} i_o(s) \end{cases} \Rightarrow \begin{cases} v_o(s) = V_B m_q(s) + M_q v_B(s) \\ i_1(s) = I_o m_q(s) + M_q i_o(s) \end{cases} \quad (5.22)$$

Esta linearização é necessária porque o ganho M_q é uma função não linear da razão cíclica, que é a variável de interesse.

O esquema da Figura 5.5 (b) é a representação em forma de circuito do modelo linearizado de pequenos sinais equacionado pelas expressões (5.22).

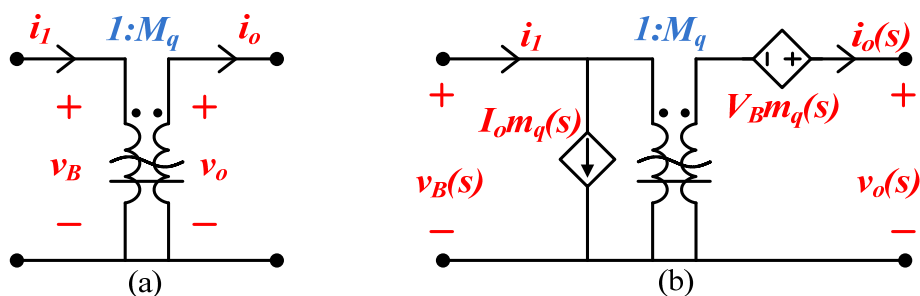


Figura 5.5 – Circuitos para análise do estágio PC série ressonante através de um transformador com acoplamento CC: (a) modelo estático e (b) modelo linearizado de pequenos sinais.

Tomando a expressão do ganho estático de tensão $M_q(D)$ do CSR modulado assimetricamente (equação (4.8)) e relacionando as pequenas perturbações no ganho $m_q(s)$ com pequenas perturbações na razão cíclica $d(s)$ em torno do ponto de trabalho através de uma linearização de (4.8), obtém-se a expressão (5.23).

$$m_q(s) = \left[\frac{\partial}{\partial D} M_q \right]_{SS} \cdot d(s) = \frac{\pi \cos(\pi D)}{2 \sqrt{1 + \frac{1}{Q_r^2} \left(\Omega_r - \frac{1}{\Omega_r} \right)^2}} d(s) \quad (5.23)$$

A função de transferência saída-contrôle pode, então, ser encontrada analisando o circuito da Figura 5.6 (a), o qual assume que as perturbações na tensão de barramento são nulas ($v_B(s) \equiv 0$); então a relação (5.23) pode ser aplicada para substituir $m_q(s)$ no equacionamento do circuito da Figura 5.6 (a), fazendo-o depender do parâmetro de controle de interesse, $d(s)$.

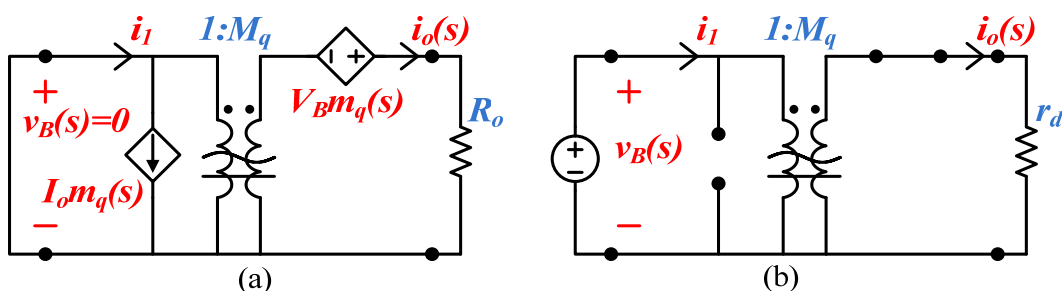


Figura 5.6 – Circuitos para análise de pequenos sinais do estágio PC: (a) considerando perturbações na razão cíclica somente e (b) considerando perturbações na tensão de barramento somente.

Porque o circuito da Figura 5.6 (a) prediz variações no ganho estático do conversor, a resistência equivalente da carga R_o deve ser considerada para se encontrar a perturbação na corrente de saída. Daí a função de transferência saída-contrôle pode ser obtida por análise do circuito, que retorna a expressão (5.24).

$$H_d(s) = \frac{i_o(s)}{d(s)} = \frac{\pi V_B}{2R_o} \frac{\cos(\pi D)}{\sqrt{1 + \frac{1}{Q_r^2} \left(\Omega_r - \frac{1}{\Omega_r} \right)^2}} = H_d \quad (5.24)$$

Se a razão cíclica não varia, o ganho estático do conversor também não varia (i.e., $d(s) \equiv 0 \Rightarrow m_q(s) \equiv 0$), podendo a análise ser feita através do circuito da Figura 5.6 (b). Resolvendo este circuito, encontra-se a função de transferência saída-entrada do estágio PC série ressonante, que é simplesmente dada por (5.25).

$$M(s) = \frac{i_o(s)}{v_B(s)} = \frac{M_q}{r_d} = M \quad (5.25)$$

Ambas as expressões (5.24) e (5.25) para o estágio PC não impõem nenhum comportamento dinâmico no sistema (i.e., não dependem da variável da frequência complexa, s); esta era, de fato, uma das premissas da análise. Todo o comportamento dinâmico do conversor nas funções de transferência globais vem do modelo de pequenos sinais do estágio PFC.

5.2.3. Funções de transferência globais do conversor integrado

Dado que as funções de transferência individuais de cada estágio foram já encontradas, aplicando as relações (5.5) e (5.6) obtidas a partir da simplificação do diagrama de blocos do conversor é possível derivar as funções de transferência globais saída-entrada e saída-entrada, dadas nas expressões (5.26) e (5.27), respectivamente. Nestas funções, o parâmetro $\tau = r_d C_B$ é uma constante de tempo e $k = G_{DB} r_d$ é um parâmetro adimensional.

$$T_d(s) = \frac{i_o(s)}{d(s)} = \frac{sH_d\tau + H_d[M_q^2 - k] + M_q J_{DD}}{s\tau + [M_q^2 - k]} \quad (5.26)$$

$$T_g(s) = \frac{i_o(s)}{v_g(s)} = \frac{M_q G_{DG}}{s\tau + [M_q^2 - k]} \quad (5.27)$$

As expressões (5.26) e (5.27) são as funções de transferência de pequenos sinais que prevêm o comportamento dinâmico do *driver* de LEDs baseado no conversor integrado BLAHB como um todo, incluindo os efeitos devido ao modelo elétrico do arranjo de LEDs.

A função de transferência saída-entrada $T_g(s)$ possui somente um polo situado em $s_p = (k-M_q^2)/\tau$. Este polo tem parte real negativa, pois G_{DB} e, portanto k , são constantes negativas, como será mostrado. A função de transferência saída-controle $T_d(s)$ também possui um polo situado em $s_p = (k-M_q^2)/\tau$, apresentando, além disto, um zero em $s_z = [(k-M_q^2) - M_q J_{DD}/H_d]/\tau$, que também é negativo. Portanto, $T_d(s)$ é uma função de transferência de fase mínima, o que torna mais fácil o projeto da malha fechada para se obter uma resposta dinâmica satisfatória.

5.3. VALIDAÇÃO DO MODELO E PROJETO DO CONTROLADOR DE CORRENTE

Baseado no conversor já projetado e no protótipo construído é possível encontrar os parâmetros do modelo de pequenos sinais, dados na Tabela 5.1.

Tabela 5.1 – Parâmetros do modelo de pequenos sinais.

Parâmetro	Valor	Unidade
J_{SD}	1,226	A
G_{SG}	$630,463 \times 10^{-6}$	S
J_{DD}	1,314	A
G_{DG}	$2,211 \times 10^{-3}$	S
G_{DB}	$-925,5 \times 10^{-6}$	S
M_q	0,41	-
H_d	1,023	A
M	$18,66 \times 10^{-3}$	S
τ	549×10^{-6}	s
k	$-20,917 \times 10^{-3}$	-

Com isto, as funções de transferência globais $T_d(s)$ e $T_g(s)$ foram simuladas via Simulink e os resultados foram comparados com o que foi obtido a partir de uma simulação via PSIM do conversor comutado. As perturbações na corrente de saída, $i_o(s)$, foram somadas ao valor em regime, I_o , para obter-se o real valor de i_o no tempo. Os resultados são mostrados na Figura 5.7, comparando simulação e modelo médio.

As perturbações introduzidas na simulação foram a aplicação de um afundamento de 10% na tensão da rede entre 200 ms e 300 ms de simulação e, em seguida, um degrau de +3% na razão cíclica aos 400 ms, retornando ao valor nominal aos 450 ms. Os resultados previstos

pelo modelo diante destas perturbações foram traçados junto às formas de onda de simulação do modelo comutado no PSIM, mostrando uma concordância razoável entre ambos, suficiente para os fins aqui desejados. A dinâmica de baixa frequência do conversor parece ser bem representada pelo modelo de pequenos sinais obtido e as simplificações feitas durante o processo de modelagem parecem ter sido válidas.

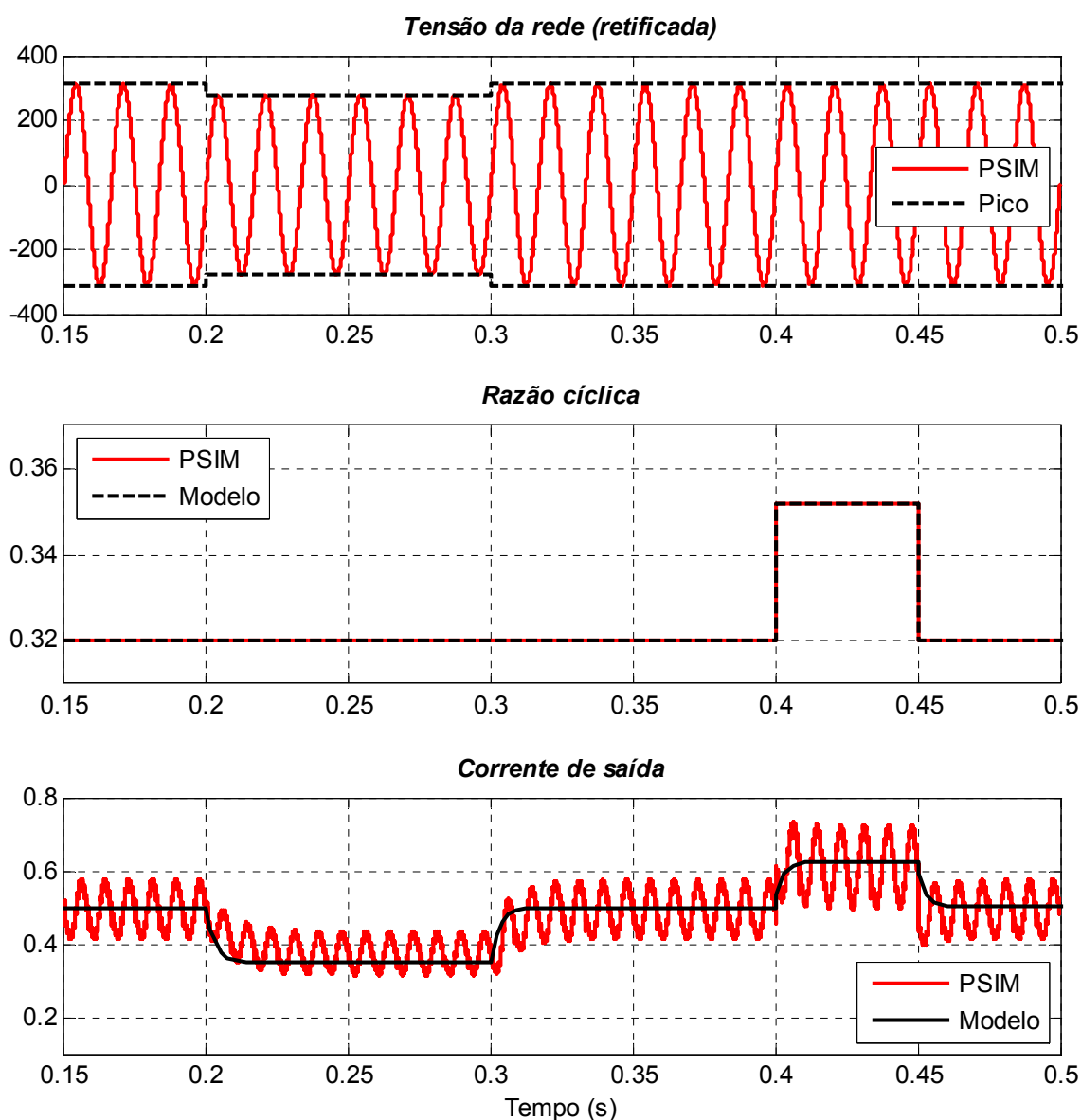


Figura 5.7 – Resultados de simulação em malha aberta do conversor integrado BLAHB comparados ao que pode ser obtido a partir do modelo médio de pequenos sinais respondendo a perturbações na tensão de pico da rede e na razão cíclica.

Para a operação em malha fechada do conversor, pretende-se usar a estrutura clássica de controle com realimentação negativa e com uma única malha de compensação do sinal de erro da variável controlada (neste caso, a corrente de saída, i_o), como na Figura 5.8.

Na Figura 5.9 são dados a resposta em frequência e o gráfico de lugar das raízes (*root locus*) da função de transferência saída-controlada. Esta é a função de interesse para fins de projeto do controlador de corrente, $C_d(s)$.

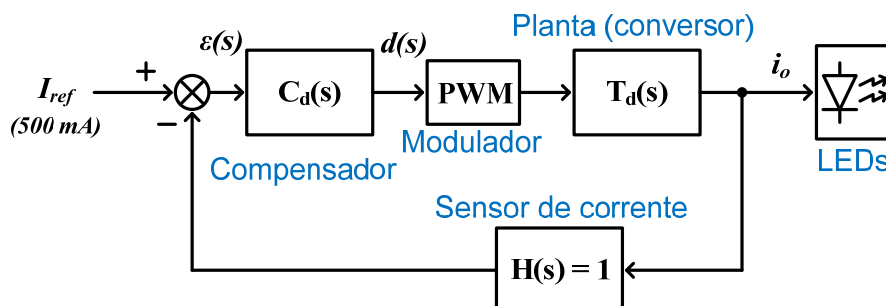


Figura 5.8 – Topologia proposta para o controle em malha fechada do conversor BLAHB.

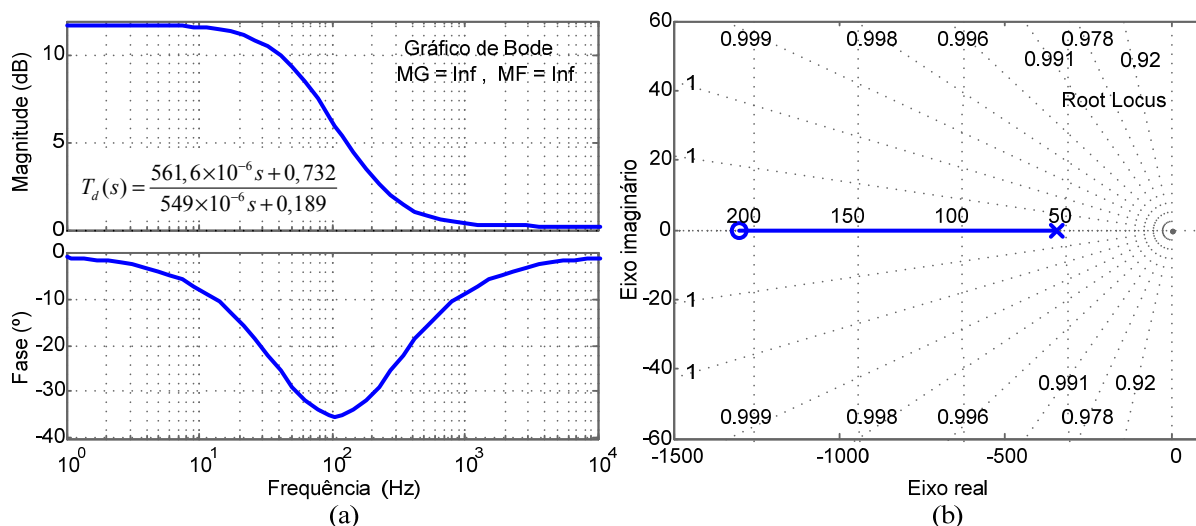


Figura 5.9 – Gráficos de (a) resposta em frequência e (b) lugar das raízes da função de transferência saída-controlada, $T_d(s)$.

Deseja-se que o projeto do controlador de corrente siga as seguintes restrições:

- Uma frequência de cruzamento de ganho em malha aberta perto de 30 Hz, de forma a atingir uma banda de passagem grande o suficiente sem, no entanto, prejudicar a operação do estágio PFC.
- Uma margem de fase em malha aberta maior que 60° , de forma a obter uma resposta dinâmica rápida sem, no entanto, causar um sobressinal na corrente de saída, o que poderia danificar o arranjo de LEDs.
- Uma margem de ganho em malha aberta tão grande quanto possível, de forma a atingir uma boa estabilidade e rejeição de distúrbios.

- d) Erro de estado estacionário nulo ao seguir uma referência de corrente constante, portanto deve-se incluir uma ação integral no controlador para garantir um alto ganho em malha aberta para as baixas frequências.
- e) Atingir todos os critérios de desempenho dinâmico supracitados com um controlador de ordem mais baixa possível.

Seguindo estas restrições, foi constatado, com a ajuda de uma ferramenta de sintonia de controladores (SISO Design Tool do MATLAB), que é possível alcançar as características desejadas de desempenho dinâmico no sistema com uma simples ação integral com um ganho de 38, como dado pela função de transferência do controlador $C_d(s)$ em (5.28).

$$C_d(s) = \frac{38}{s} \quad (5.28)$$

O controlador de corrente pode, portanto, ser composto por este simples integrador cujo ganho é 31,6 dB. Se visto como um filtro, este integrador possui uma frequência de corte de aproximadamente 6 Hz, ou seja, uma década abaixo da frequência da rede elétrica. Isto significa que a malha de controle será insensível a perturbações periódicas que poderiam prejudicar o fator de potência do conversor, como por exemplo, a ondulação de 120 Hz que é realimentada a partir da saída. Com o corte em 6 Hz, assegura-se que a amplitude de variação da razão cíclica dentro de um ciclo da rede será suficientemente pequena.

Com este simples controlador, a frequência de cruzamento de ganho da função de transferência de malha aberta será de 21,9 Hz, com uma margem de fase de 74,2° e uma margem de ganho infinita. O tempo de acomodação do sistema na resposta a um degrau unitário na corrente de referência será de aproximadamente 18 ms.

Os gráficos de lugar das raízes e de resposta em frequência da função de transferência em malha aberta (incluindo o controlador proposto) são dados na Figura 5.10, mostrando o polo do integrador (na origem) e os polos em malha fechada resultantes para uma realimentação unitária.

A insensibilidade do sistema às variações que poderiam ser prejudiciais à ação de correção do fator de potência pode ser verificada no gráfico de sensibilidade a ruído do sistema, dado na Figura 5.11. O sistema mostra uma sensibilidade de -20 dB à ondulação de baixa frequência (120 Hz) da corrente de saída.

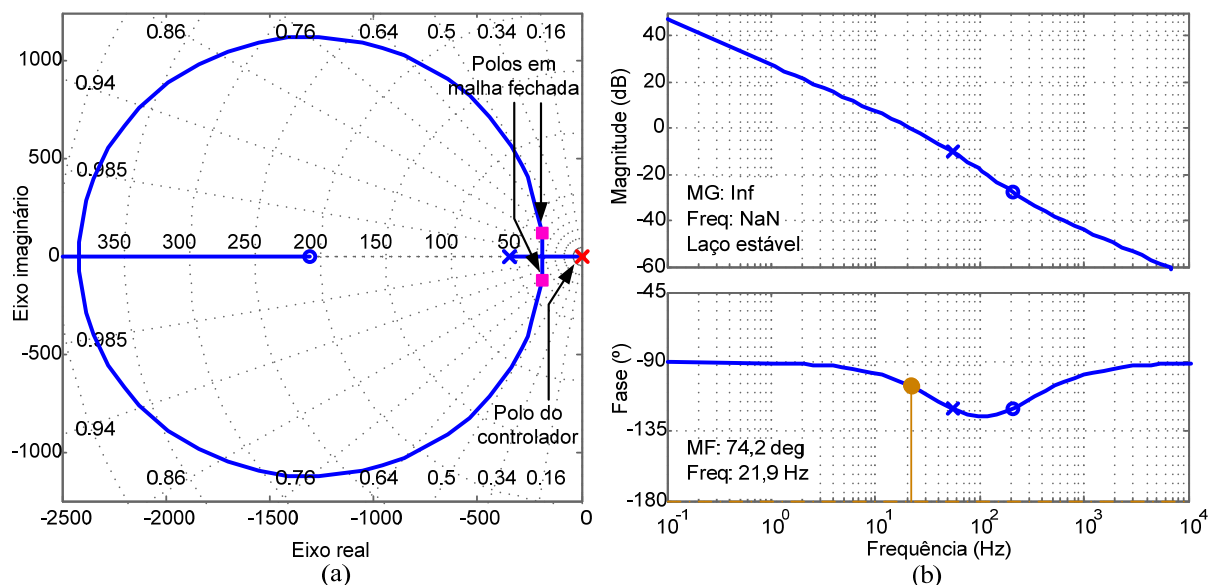


Figura 5.10 – Gráficos de (a) lugar das raízes e (b) resposta em frequência, ambos da função de transferência de malha aberta (FTMA) com o controlador integral.

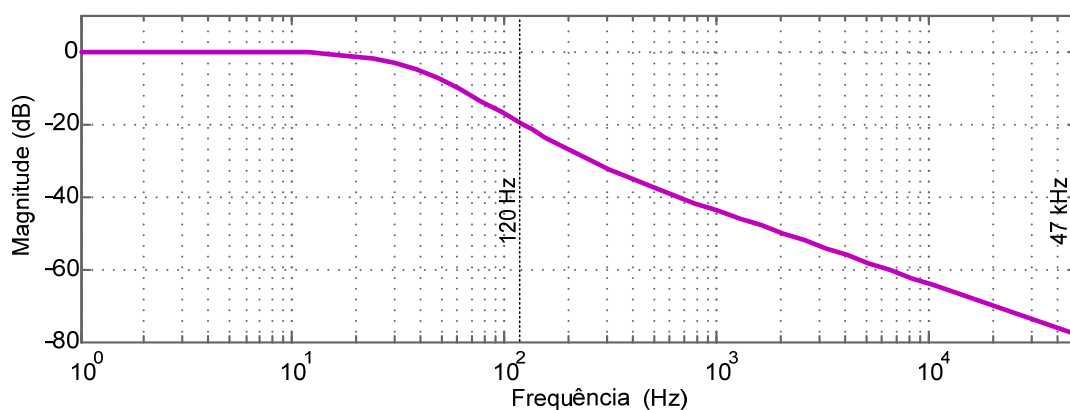


Figura 5.11 – Resposta em frequência da sensibilidade a ruído do controle.

Na Figura 5.12 é mostrada a resposta em frequência do sistema em malha fechada (i.e., a resposta saída-referência) comparada à resposta em frequência da planta, sem o controlador, mostrando que o sistema terá uma boa capacidade de seguir uma referência constante (0 dB em baixas frequências, i.e., ganho unitário) e rejeitará distúrbios de referência com frequências acima de aproximadamente 30 Hz (frequência de corte do sistema em malha fechada).

Uma vez sintonizado o controlador segundo os critérios que foram estabelecidos, foi analisado seu desempenho controlando o conversor BLAHB via simulação. Os resultados do conversor operando em malha fechada com o controlador projetado são dados na Figura 5.13 e na Figura 5.14.

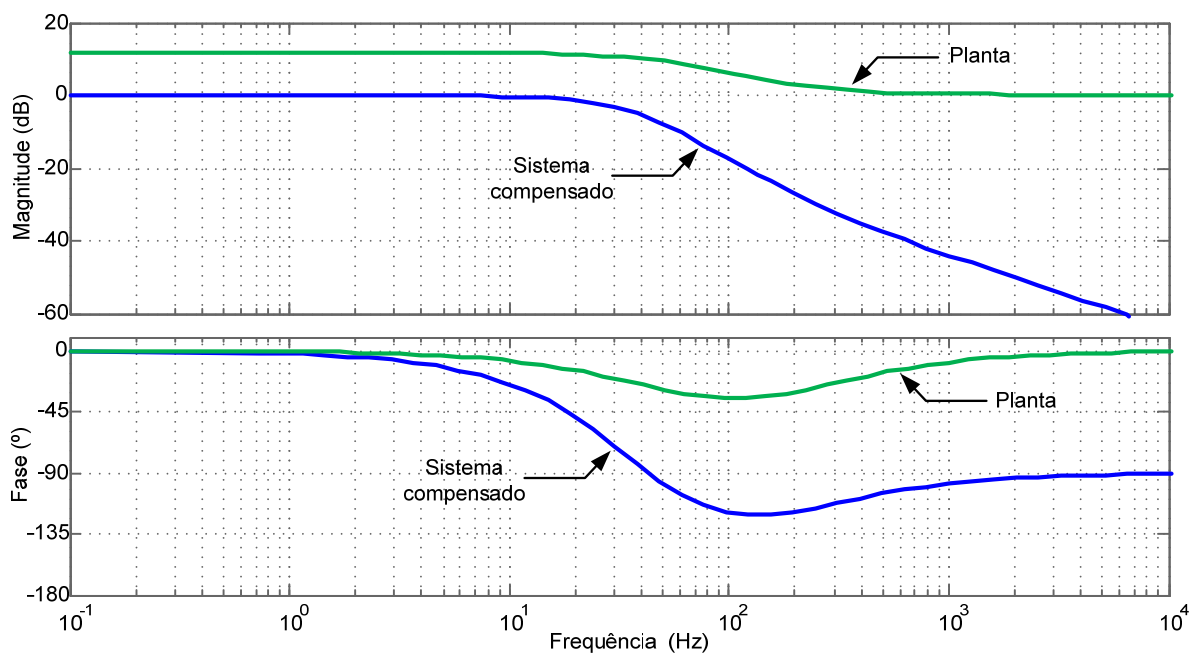


Figura 5.12 – Gráficos de resposta em frequência do conversor compensado (i.e., em malha fechada) e não compensado (i.e., somente a planta).

As formas de onda da Figura 5.13 mostram o controlador atuando para rejeitar um distúrbio transitório de afundamento de 10% da tensão da rede elétrica. A corrente média nos LEDs mantém conservado seu valor em torno de 500 mA; mesmo com o distúrbio e o retorno à tensão nominal, os transitórios de afundamento e a elevação da corrente de saída são curtos, retornando-se rapidamente ao valor estipulado como referência média. A resposta dinâmica do sistema é bastante rápida comparada ao período da rede elétrica, ainda que o sobressinal de corrente na saída seja pequeno. Estas são duas características desejáveis para um *driver*.

Durante o afundamento da tensão da rede, a corrente drenada na entrada pelo conversor tem seu valor eficaz aumentado pelo controlador de forma a manter a potência na carga constante.

Como a ação de controle foi projetada para ser limitada em frequência, o fator de potência do conversor se mantém próximo de 0,97 para todas as condições. O controlador não atua para compensar a ondulação de corrente na carga, como desejado.

Na Figura 5.14, é mostrado o seguimento de referência em degrau pela malha de controle. A referência de corrente é variada de 500 mA (nominal) para 375 mA (75% carga da nominal) e em seguida para 250 mA (50% da carga nominal), aos 200 ms e 300 ms, respectivamente. Esta variação da amplitude da referência de corrente média pode ser empregada, por exemplo, em um sistema de ajuste de intensidade luminosa. Apesar da variação cromática da dimerização AM ser maior que da dimerização PWM (DYBLE et al.,

2005; ALMEIDA et al., 2011), considera-se que este parâmetro é menos crítico para aplicações em iluminação pública do que em iluminação interna; portanto a maior variabilidade cromática que pode advir deste esquema de dimerização é aceitável, tendo-se em vista que a dimerização é uma condição atípica (i.e., usualmente empregada em ocasiões especiais, por exemplo, de madrugada ou horários noturnos de pouco fluxo na via urbana).

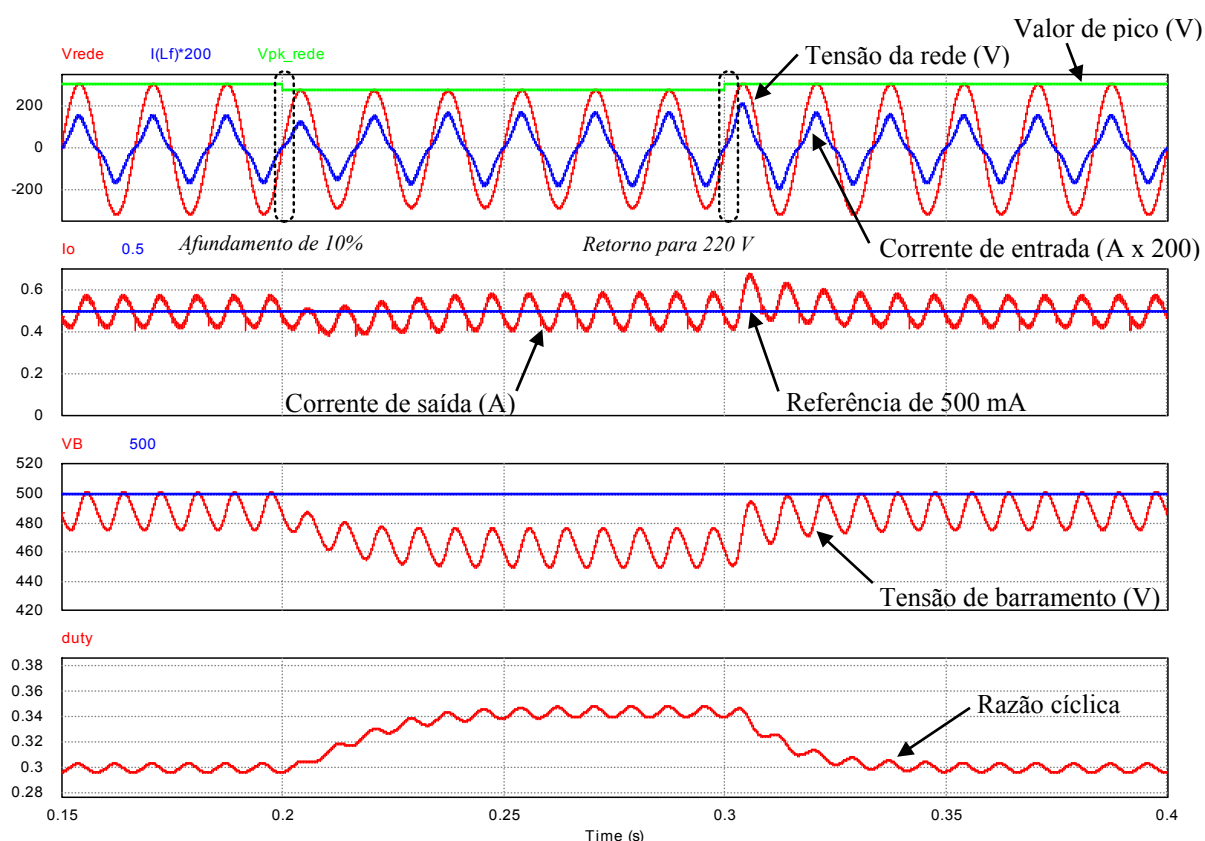


Figura 5.13 – Simulação em malha fechada do conversor, com o controlador integral implementado rejeitando distúrbios da rede elétrica.

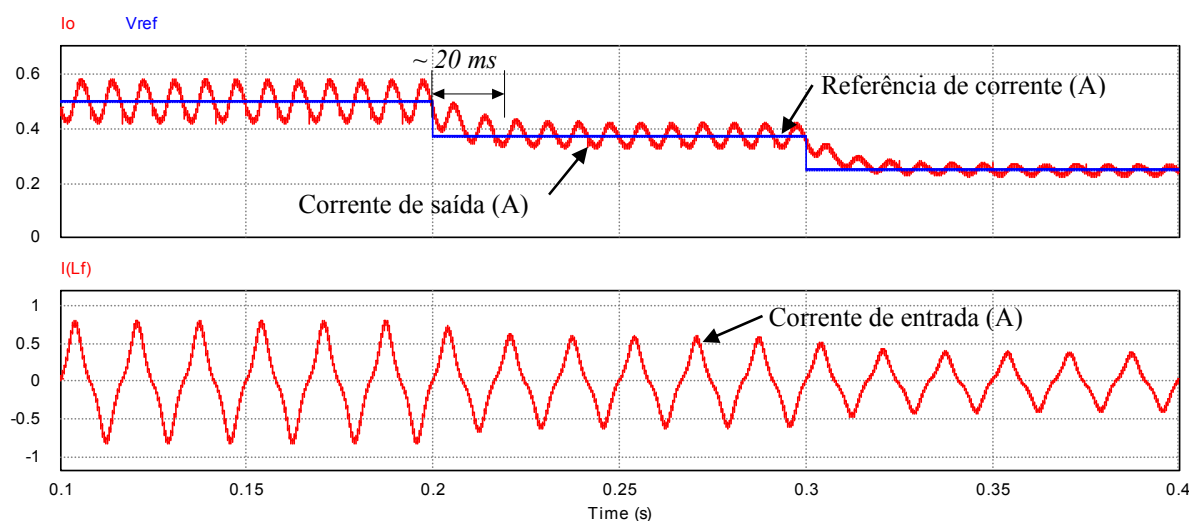


Figura 5.14 – Simulação em malha fechada do conversor, mostrando o seguimento da referência de corrente pela malha de controle.

5.4. IMPLEMENTAÇÃO MICROCONTROLADA DO CONTROLE DO CONVERSOR

Para implementar o controle digital utilizando-se de um microcontrolador é necessário fazer a discretização do integrador projetado. Para tal, escolheu-se utilizar a transformação bilinear (método de Tustin, ou trapezoidal) para transformar a função de transferência do controlador do domínio s (contínuo) para o domínio z (discreto).

A transformação bilinear, por derivar de um método numérico de integração trapezoidal, é bastante precisa em representar o controlador para baixas frequências (abaixo de um décimo da frequência de amostragem) (BUSO; MATTAVELLI, 2006). Além disto, ela preserva a estabilidade e a característica de fase mínima dos sistemas, uma vez que mapeia os polos e zeros que estão no semiplano esquerdo do plano s para dentro do círculo unitário do plano z . A forma discreta pode ser encontrada pela substituição (5.29) na função de transferência do controlador, onde f_a é a frequência de amostragem utilizada na discretização da malha de controle.

$$s \leftarrow 2f_a \frac{z-1}{z+1} \quad (5.29)$$

Escolheu-se implementar a malha de controle discreta em uma frequência igual à de comutação ($f_a = f_s = 47$ kHz), de forma a utilizar as próprias interrupções do módulo PWM do microcontrolador para disparar cada conversão analógico-digital (ADC). Como será mostrado mais adiante, este método de amostragem síncrona também tem vantagens com relação a evitar a medição e conversão de ruído de comutação, além de implicar em uma frequência de amostragem bastante elevada, reduzindo assim os erros de discretização para baixas frequências. Portanto, na frequência selecionada para amostragem, a forma discreta da função de transferência do controlador será (5.30). Partindo de (5.30), é possível chegar ao diagrama de blocos da Figura 5.15. Desconsiderando os atrasos modelados (por simplicidade), é possível extrair do diagrama a equação de diferenças que implementa o controlador em tempo discreto para $f_a = 47$ kHz, dada em (5.31).

$$C_d(z) = \frac{d(z)}{\varepsilon(z)} = K_{dz} \frac{z+1}{z-1} = K_{dz} \frac{1+z^{-1}}{1-z^{-1}} \Bigg|_{K_{dz}=38/2f_a} \quad (5.30)$$

$$C_d(z) = 0,0004043 \frac{1+z^{-1}}{1-z^{-1}}$$

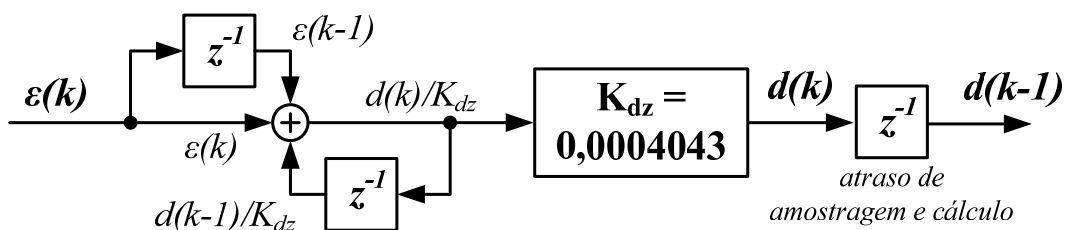


Figura 5.15 – Representação em diagrama de blocos do controlador discreto e modelo simplificado do atraso de cálculo e amostragem.

$$d(k) = d(k-1) + 0,0004043[\varepsilon(k-1) + \varepsilon(k)] \quad (5.31)$$

A implementação digital foi feita com o microcontrolador da Texas Instruments TM4C123GH6PM. Este microcontrolador, apesar de ser de relativo baixo custo, possui um poderoso núcleo ARM Cortex-M4F de 32 bits, funcionando a 80 MHz e com um desempenho de 100 DMIPS, contendo uma unidade de ponto flutuante de precisão simples (compatível com IEEE 754), 32 KB de SRAM, 256 KB de memória Flash e periféricos que incluem, entre outros: 8 geradores de PWM com 2 saídas cada (16 saídas no total), 2 conversores A/D de 12 bits e 1 MS/s ⁵ (com 12 canais analógicos de entrada), 8 módulos de comunicação serial assíncrona (UART) e 2 comparadores analógicos com capacidade de gerar interrupções externas para o processador. Pelo fato deste microcontrolador realizar cálculos diretamente em aritmética de ponto flutuante, não é necessário converter a equação de diferenças (5.31) em uma representação em ponto fixo (utilizando, por exemplo, a notação no formato numérico inteiro-quociente – IQ), facilitando em muito a implementação digital do controle.

A placa de desenvolvimento EK-TM4C123GXL contendo o processador citado é mostrada na Figura 5.16, em conjunto a uma placa de interface especificamente projetada para o controle do conversor. Nesta placa, baseiam-se os *buffers* analógicos necessários para tratar os sinais de sincronismo e de medição da corrente de saída, assim como os *buffers* digitais que enviam os pulsos do PWM para os *drivers* de MOSFET encaixados à placa do conversor. Esta placa também é responsável por distribuir a alimentação necessária aos circuitos auxiliares do conversor (sensores, *drivers*). A conexão entre o conversor e a placa de interface é feita com um cabo UTP (*unshielded twisted pair*, com 4 pares trançados), através de um conector RJ-45, no qual trafegam os sinais analógicos, digitais e a alimentação, permitindo assim uma conexão robusta e flexível, ainda que compacta, entre controlador e conversor.

⁵ Mega-samples por segundo, ou seja, 1 milhão de amostras por segundo ou 1 amostra a cada 1 μ s.

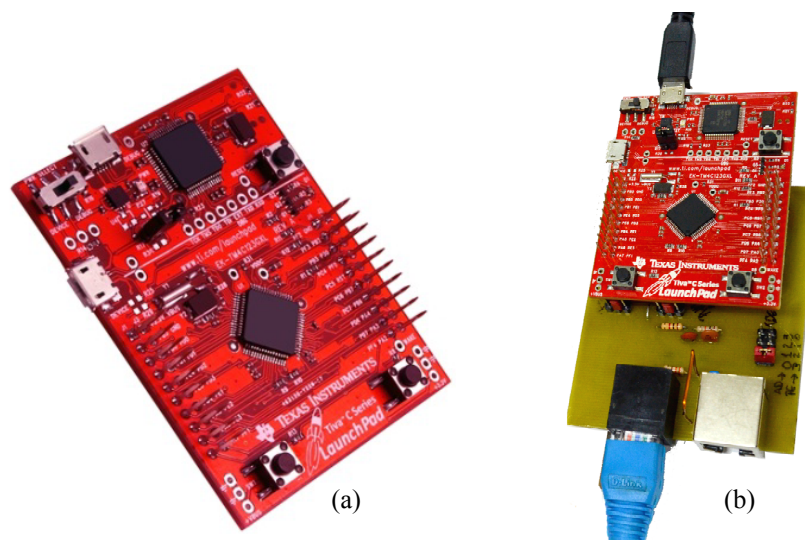


Figura 5.16 – Fotos da (a) placa de desenvolvimento do microcontrolador TIVA TM4C123G e (b) placa de interface confeccionada para compatibilizar o microcontrolador ao protótipo.

O esquema completo do protótipo é mostrado na Figura 5.17. A seguir são detalhados alguns circuitos auxiliares.

O filtro EMI empregado, composto por um filtro de modo comum de primeira ordem (2 indutores de 16 mH acoplados magneticamente em um núcleo toroidal) e um filtro de modo diferencial de segunda ordem (2 bobinas de 1 mH e 2 capacitores de 220 nF), é mostrado na Figura 5.18.

A Figura 5.19 mostra o esquema e a placa do *driver* de MOSFET isolado empregado para comandar os interruptores principais do conversor, baseados no optoacoplador de alta velocidade HCPL-3120. As fontes de +15 V e -15 V isoladas são derivadas de um pequeno transformador toroidal de alta frequência, que é alimentado a partir de uma onda quadrada de 500 kHz e 7,5 V eficazes (enviada pela placa de interface), obtendo, assim, isolamento galvânico de forma fácil e com um volume reduzido.

O sensor de corrente utilizado, baseado no sensor de efeito Hall ACS-712-05B, é mostrado na Figura 5.20. O circuito é alimentado de forma similar ao circuito do *driver*, também através de um pequeno transformador toroidal. Este circuito inclui também um amplificador diferencial para remover o *offset* do sensor e uma fonte de corrente controlada por tensão (*voltage controlled current source*, VCCS) que serve para enviar o sinal medido para a placa de interface em forma de corrente, através de um dos pares trançados do cabo. Isto permite uma melhor imunidade a ruídos de modo comum no sinal medido, uma vez que a placa do microcontrolador fica relativamente distante do conversor.

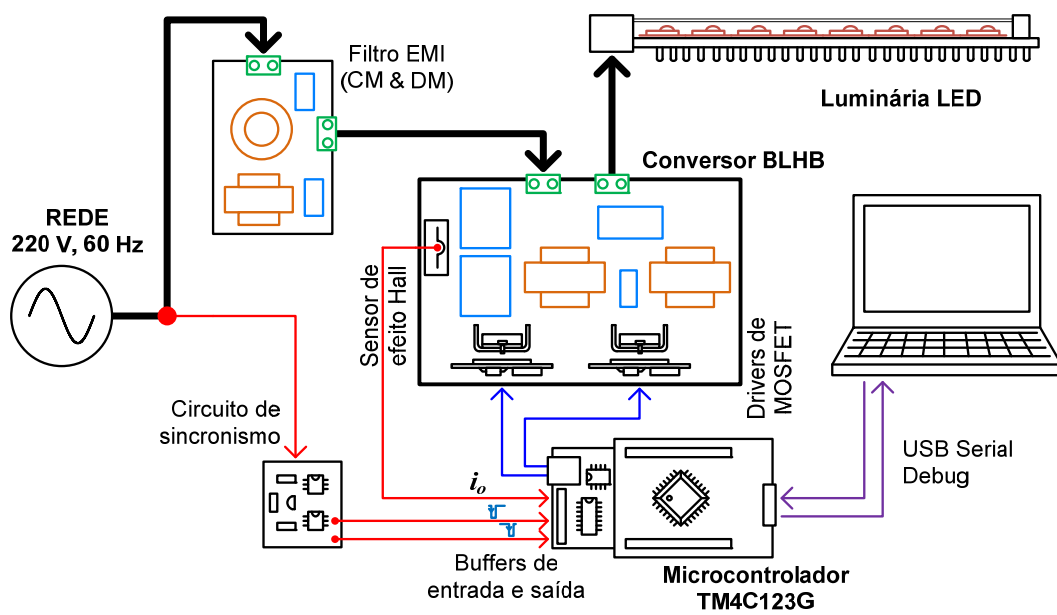


Figura 5.17 – Esquema completo do protótipo, com o filtro EMI, microcontrolador, circuitos auxiliares e comunicação serial.

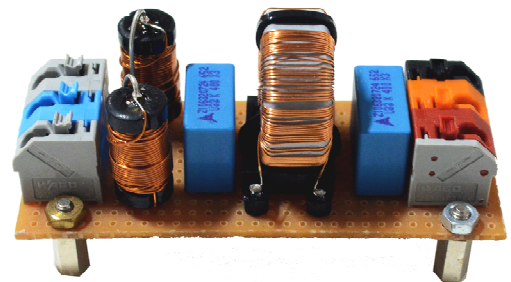
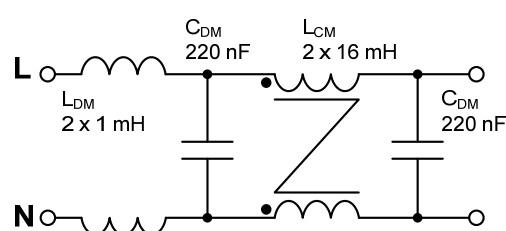


Figura 5.18 – Filtro EMI de modo diferencial e modo comum e a respectiva placa.

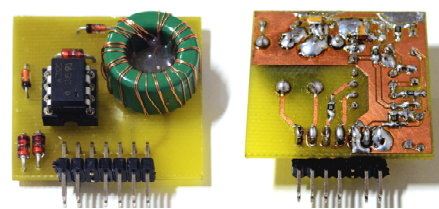
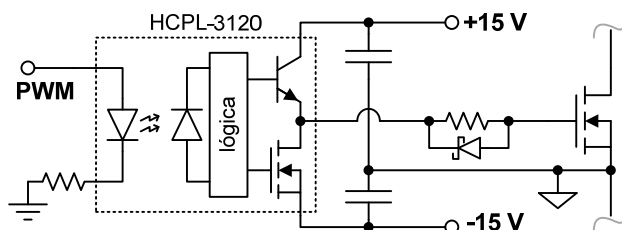


Figura 5.19 – Driver de MOSFET isolado e respectiva placa.

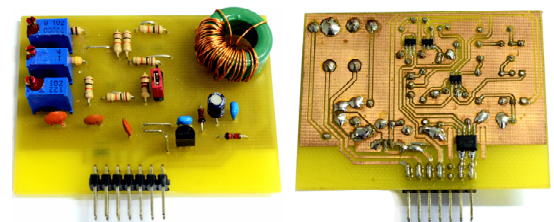
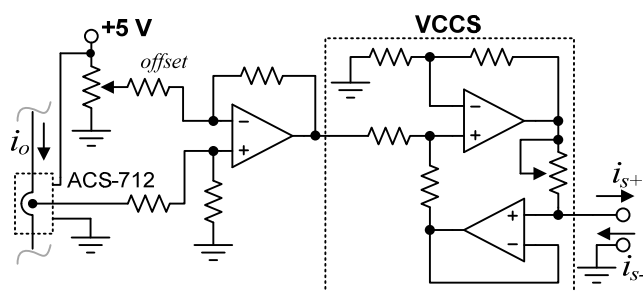


Figura 5.20 – Sensor de corrente isolado e respectiva placa.

O sinal de corrente enviado pelo sensor isolado é convertido de volta em um sinal de tensão e filtrado assim que chega à placa de interface, como mostrado na Figura 5.21. O filtro ativo empregado é do tipo Sallen-Key, com uma frequência de corte de 4,5 kHz, ou seja, cerca de uma década abaixo da frequência de amostragem do ADC. Com isto, obtém-se uma atenuação de -40 dB na frequência de amostragem ($f_a = 47$ kHz) e de -28 dB na frequência de Nyquist ($f_a/2 = 23,5$ kHz), o que limita a banda do sinal medido e, portanto, funciona como um filtro *anti-aliasing*. Desta forma, garante-se que o sinal satisfaça o Teorema de Amostragem de Nyquist-Shannon. O ganho do filtro para frequências abaixo da frequência de interesse do controle (< 120 Hz) é, no entanto, unitário (0 dB), e a defasagem é menor que 1° .

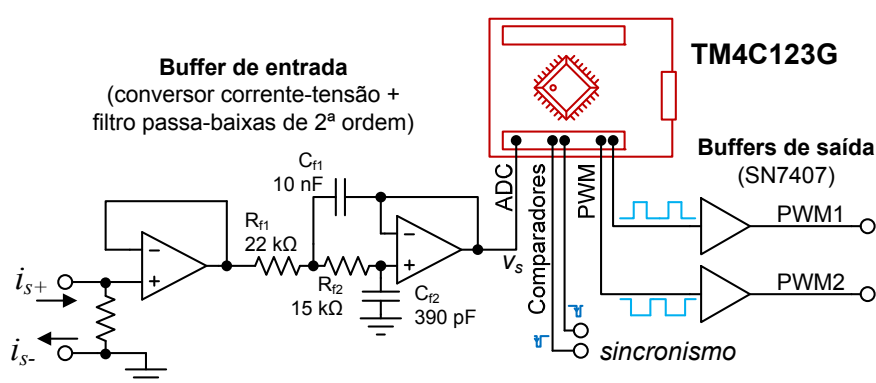


Figura 5.21 – Esquema detalhado dos buffers de entrada e saída da placa de interface.

O esquema de sincronismo com a rede implementado no microcontrolador faz uso de dois pulsos, os quais são gerados pelo circuito da Figura 5.22. Estes pulsos indicam o início de cada semiciclo da rede. Uma das vantagens deste circuito é a simplicidade, uma vez que ele não necessita de nenhuma alimentação dedicada, já que a própria rede elétrica fornece a corrente necessária para gerar os pulsos nos LEDs dos optoacopladores. Além disto, os resistores de *pull-up* R_p indicados na Figura 5.22 são internos ao microcontrolador, portanto não é necessária de fato alimentação dedicada a nenhum dos dois lados do circuito.

Este circuito, baseado naquele apresentado por PONIKVAR (2013), se mostrou bastante preciso e robusto em detectar o cruzamento por zero da rede, gerando pulsos do tipo borda de descida (*falling-edge*), os quais foram utilizados junto aos comparadores analógicos do microcontrolador para fazer o sincronismo. O algoritmo de sincronismo atua da seguinte forma: quando é detectado o início de um semiciclo positivo da rede, o algoritmo envia ao módulo PWM a razão cíclica calculada pela malha de controle naquele ciclo de amostragem

(d(z)). Caso seja detectado o início de um semiciclo negativo da rede, o algoritmo envia ao módulo PWM, invés disto, o complemento da razão cíclica calculada ($\overline{d(z)}$).

No módulo dos comparadores analógicos, o sinal enviado pelo circuito de sincronismo da Figura 5.22 é comparado com um valor de referência (V_{REF}), também interno ao microcontrolador e comum a ambos comparadores. Quando o sinal de sincronismo cai abaixo do valor de referência, dispara-se uma interrupção para o processador que faz o ajuste da razão cíclica de acordo com o esquema descrito. Este valor V_{REF} é utilizado para evitar que qualquer ruído de comutação seja interpretado como uma falsa passagem por zero da rede, o que poderia disparar uma interrupção e aplicar a razão cíclica incorreta aos interruptores.

Este esquema de sincronismo utilizando os comparadores analógicos é representado esquematicamente na Figura 5.23, com respectivas formas de onda teóricas.

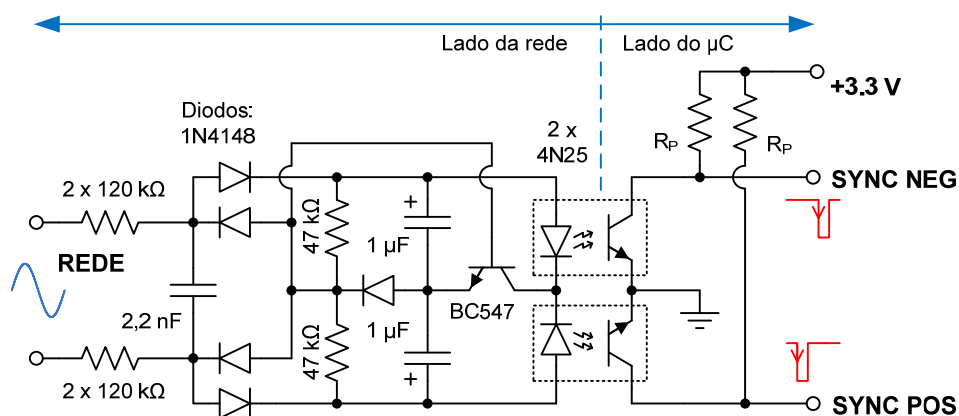


Figura 5.22 – Circuito isolado utilizado para gerar os pulsos de sincronismo que sinalizam o início dos semiciclos positivo (SYNC POS) e negativo (SYNC NEG) da rede.

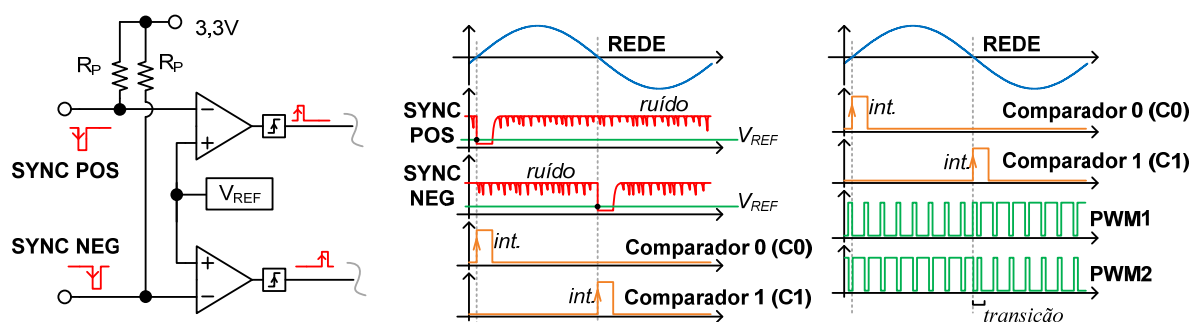


Figura 5.23 – Esquema de sincronização utilizando os comparadores analógicos do microcontrolador e os pulsos do circuito de sincronismo.

A razão cíclica escolhida pelo algoritmo de sincronismo é então enviada ao módulo PWM. O módulo produz, a partir do seu comparador digital e contador interno, os dois pulsos que são enviados aos *drivers* de MOSFET. Estes pulsos são complementares e possuem um

pequeno tempo morto de 450 ns entre eles. Todo este processo de geração de pulsos é implementado pelo próprio *hardware* do módulo PWM que, uma vez configurado, age sem a necessidade de nenhum ajuste no nível do *software* em tempo real.

O módulo PWM também gera uma interrupção quando o contador atinge o pico da contagem ($COUNT = LOAD$). Esta interrupção dispara automaticamente a amostragem e conversão do ADC, fazendo com que a amostra seja tomada sempre fora de qualquer intervalo de comutação dos interruptores (o que poderia ocasionar alteração no valor convertido devido à amostragem com ruído de comutação). Após a amostragem e conversão, é feito o cálculo do valor atual de erro atuante e utilizada a equação de diferenças do controlador para calcular a razão cíclica (i.e., a ação de controle propriamente dita).

O esquema todo é ilustrado pelas formas de onda teóricas da Figura 5.24. Como o ADC é operado em 1 MS/s, cada ciclo de amostragem e conversão toma pouco mais de 1 μ s para ser feito. Os cálculos do controle tomam cerca de 2 μ s do tempo de processamento.

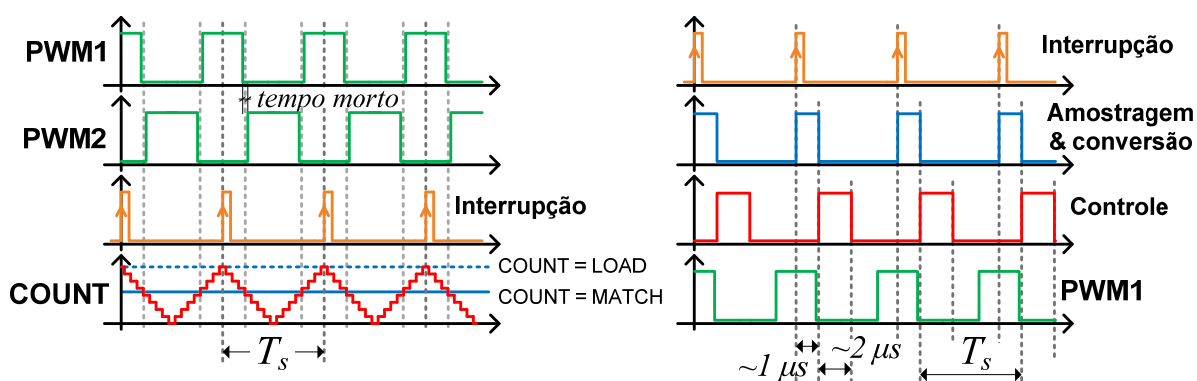


Figura 5.24 – Esquema de geração dos pulsos do PWM, da interrupção de amostragem e do cálculo da razão cíclica na malha de controle.

A Figura 5.25 mostra o diagrama de blocos interno de toda a implementação microcontrolada utilizando o *hardware* disponível no TM4C123G. Neste diagrama, também é mostrado o módulo de comunicação serial (UART), que foi utilizado para estabelecer uma forma remota de variar a referência de corrente a partir de um computador (via USB ou Bluetooth). Desta forma, foi possível alterar em tempo real o fluxo luminoso emitido pela luminária, implementando assim uma forma de ajuste de intensidade luminosa.

Diversas formas de onda experimentais da operação do sistema microcontrolado são apresentadas a seguir. Na Figura 5.26, são apresentados os pulsos gerados na saída do circuito de sincronismo da Figura 5.22, do tipo borda de descida sincronizada com o cruzamento por zero da rede, e os *flags* que sinalizam as interrupções geradas pelos comparadores analógicos.

Em cada cruzamento por zero da rede, é gerada uma interrupção indicando qual semiciclo se inicia a partir daquele instante, permitindo que o algoritmo de sincronismo ajuste a razão cíclica dos interruptores principais adequadamente. As formas de onda experimentais da Figura 5.26 podem ser comparadas com as teóricas da Figura 5.23.

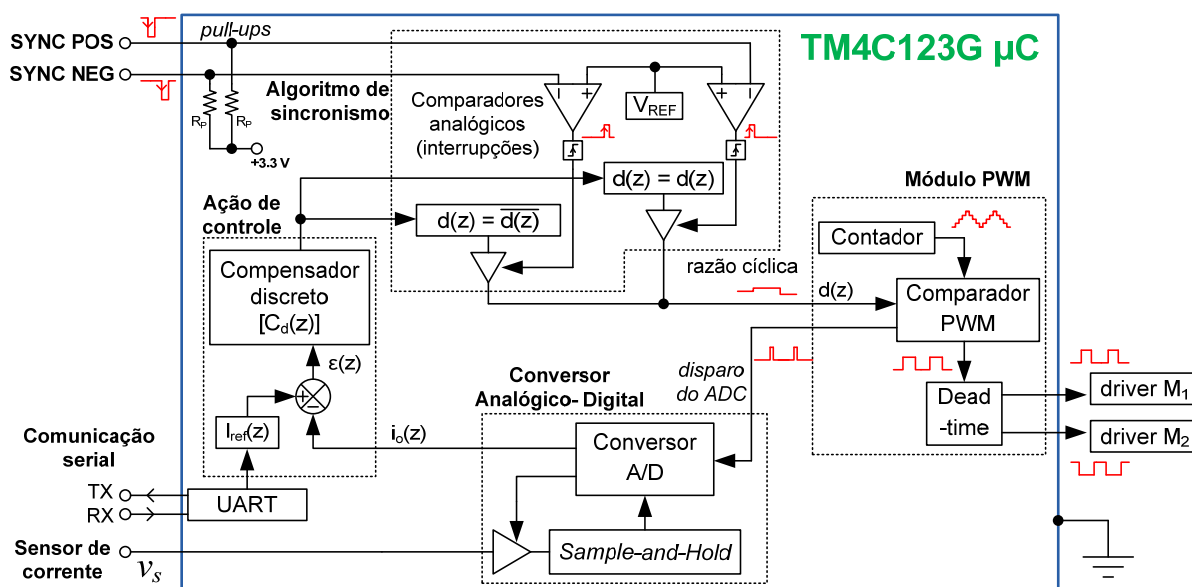


Figura 5.25 – Esquema completo da implementação microcontrolada do controle do conversor BLAHB.

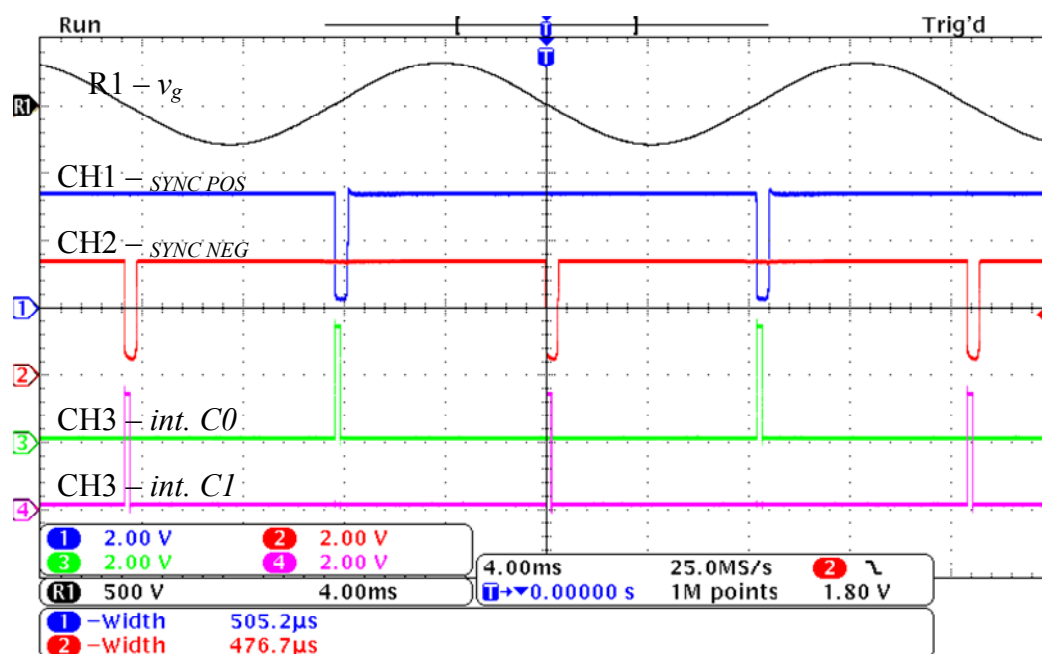


Figura 5.26 – Pulsos gerados pelo circuito de sincronismo e *flags* sinalizando a interrupção gerada no início de cada semiciclo da rede: tensão da rede (R1, 500 V/div), pulsos de saída do circuito de sincronismo SYNC POS (CH1, 2 V/div), pulsos de saída do circuito de sincronismo SYNC NEG (CH2, 2 V/div), *flag* de interrupção do comparador que detecta o semiciclo positivo (CH3, 2 V/div) e *flag* de interrupção do comparador que detecta o semiciclo negativo (CH4, 2 V/div). Escala de tempo: 4 ms/div.

As formas de onda da Figura 5.27 foram obtidas para analisar os estados internos do microcontrolador enquanto operava controlando o conversor. É mostrado no canal 1 o *flag* de interrupção do contador do módulo PWM (COUNT = LOAD), que dispara a amostragem e conversão do ADC (cuja duração pode ser observada no canal 2). Ao fim da conversão, inicia-se o algoritmo que implementa o controle propriamente dito (cuja duração pode ser vista no canal 3), calculando a nova razão cíclica a partir do sinal de erro atual, saturando a ação integral para evitar razões cíclicas elevadas (*anti-windup*) e, em seguida, verificando qual semiciclo indica o algoritmo de sincronismo para enviar a correta razão cíclica (o valor calculado ou seu complemento) ao módulo PWM.

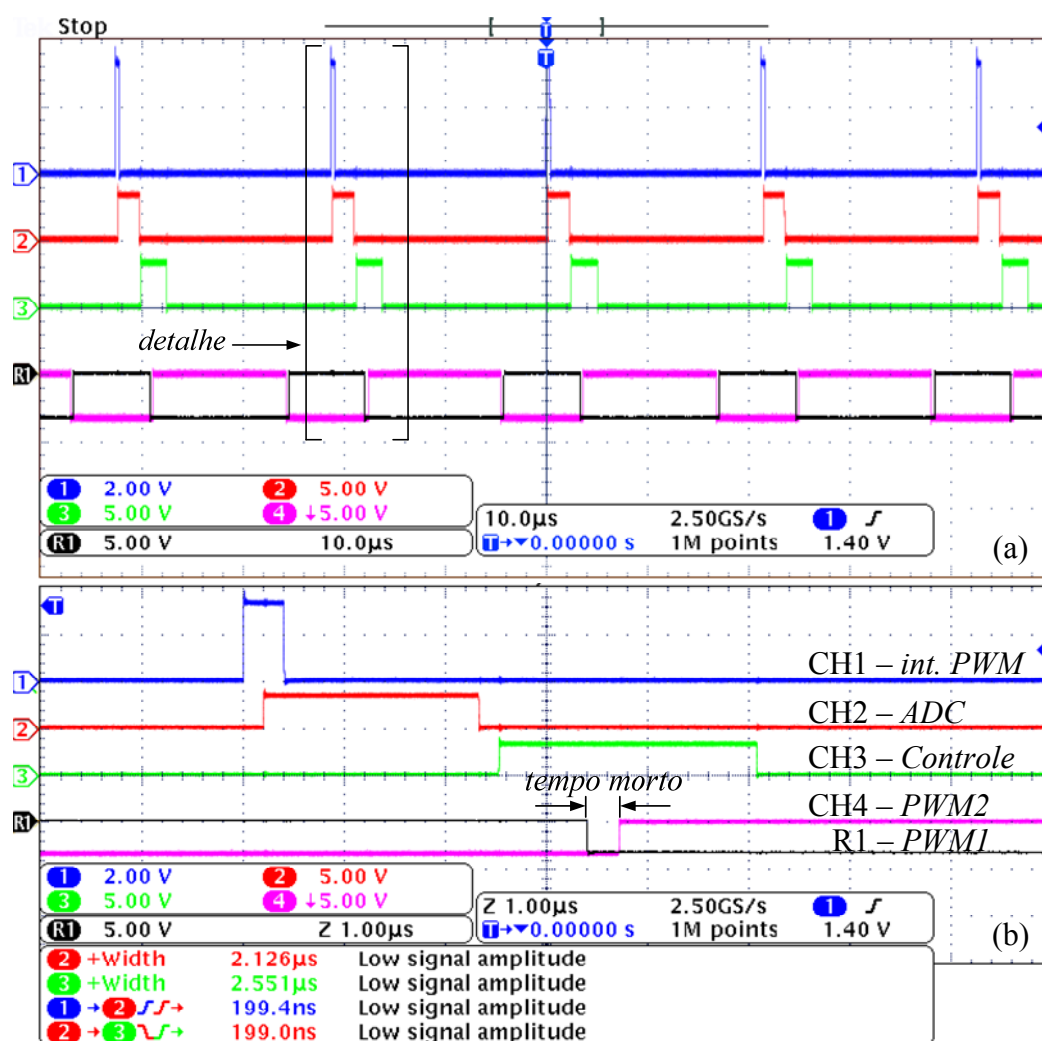


Figura 5.27 – Formas de onda da amostragem e cálculos da malha de controle: em (a), *flag* de interrupção no pico da contagem do módulo PWM (CH1, 2 V/div), *flag* do tempo de amostragem e conversão do ADC (CH2, 5 V/div), *flag* do tempo de cálculo da razão cíclica (CH3, 5 V/div) e os pulsos complementares quem são gerados pelo módulo PWM (CH4 e R1, 5 V/div), em escala de tempo de 10 µs/div. Em (b), as mesmas formas de onda mostradas em (a), porém em detalhe (escala de 1 µs/div).

Todo o processo de interrupção, amostragem, conversão e controle ocorre dentro de menos de meio ciclo de comutação, como visto no detalhe (Figura 5.27 (b)). A partir daí, o *hardware* do módulo PWM gera os sinais PWM1 e PWM2, complementares e com tempo morto entre eles, a serem enviados aos *drivers* de M_1 e M_2 , respectivamente. As formas de onda experimentais da Figura 5.27 (b) podem ser comparadas com as teóricas da Figura 5.24.

Um detalhe da ação de sincronismo é dado nas formas de onda da Figura 5.28. No oscilograma da Figura 5.28 (a), é possível verificar que o microcontrolador muda a razão cíclica de $(1-D)$ para D durante uma transição da rede do semiciclo negativo para o semiciclo positivo (sinalizado pelo *flag* de interrupção do comparador C0, no canal 3). Já na Figura 5.28 (b), o oposto ocorre – o microcontrolador muda a razão cíclica de D para $(1-D)$ durante uma transição da rede do semiciclo positivo para o semiciclo negativo (sinalizado pelo *flag* de interrupção do comparador C1, no canal 4). Os sinais de comando gerados para os interruptores são, evidentemente, sempre complementares e com tempo morto (canais 1 e 2).

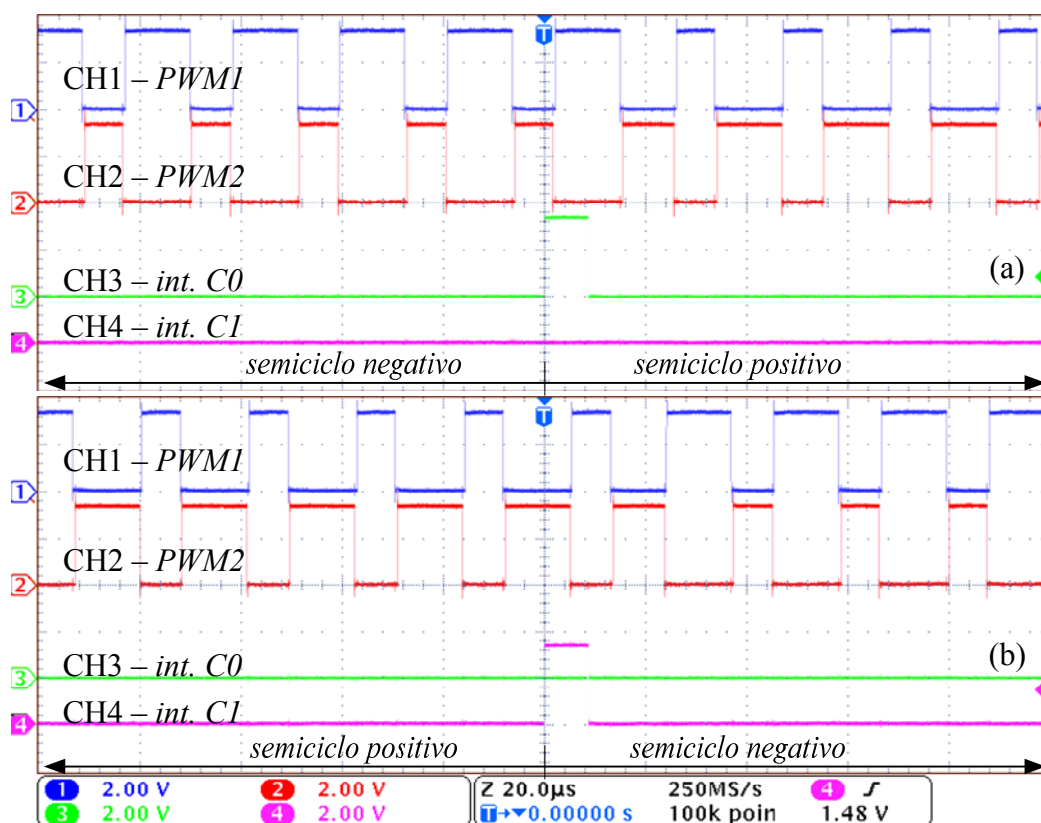


Figura 5.28 – Detalhe do esquema de sincronismo: (a) mostra uma transição do semiciclo negativo para o semiciclo positivo da rede; (b) mostra uma transição do semiciclo positivo para o semiciclo negativo da rede. CH1 e CH2 (2 V/div) são os sinais de comando dos MOSFETs M_1 e M_2 , respectivamente. CH3 e CH4 (2 V/div) são os *flags* indicando as interrupções dos comparadores analógicos (C0 e C1) durante o processo de sincronismo.

Escala de tempo: 20 μ s/div.

Por fim, mostra-se na Figura 5.29 a atuação do controlador integral digital no seguimento de dois degraus de referência de corrente – o primeiro faz um ajuste da intensidade luminosa de 100% (500 mA) para 75% (375 mA), e o segundo de 75% para 50% (250 mA). Foi, desta forma, implementado um método simples de ajuste de intensidade luminosa, com dois níveis “dimerizados” – 75% e 50% da intensidade nominal.

A referência de corrente foi variada remotamente utilizando comunicação serial, ou seja, através de um comando enviado por uma porta de comunicação virtual de um computador (conectado via USB à placa de desenvolvimento) e interpretado pelo módulo UART do microcontrolador, configurado para uma taxa de transmissão de 115.200 baud. Os degraus de referência foram gerados e enviados por um programa em linguagem MATLAB, com um curto espaçamento entre eles (aproximadamente 150 ms), para que fosse possível observar a dinâmica de saída do conversor no osciloscópio (canal 2).

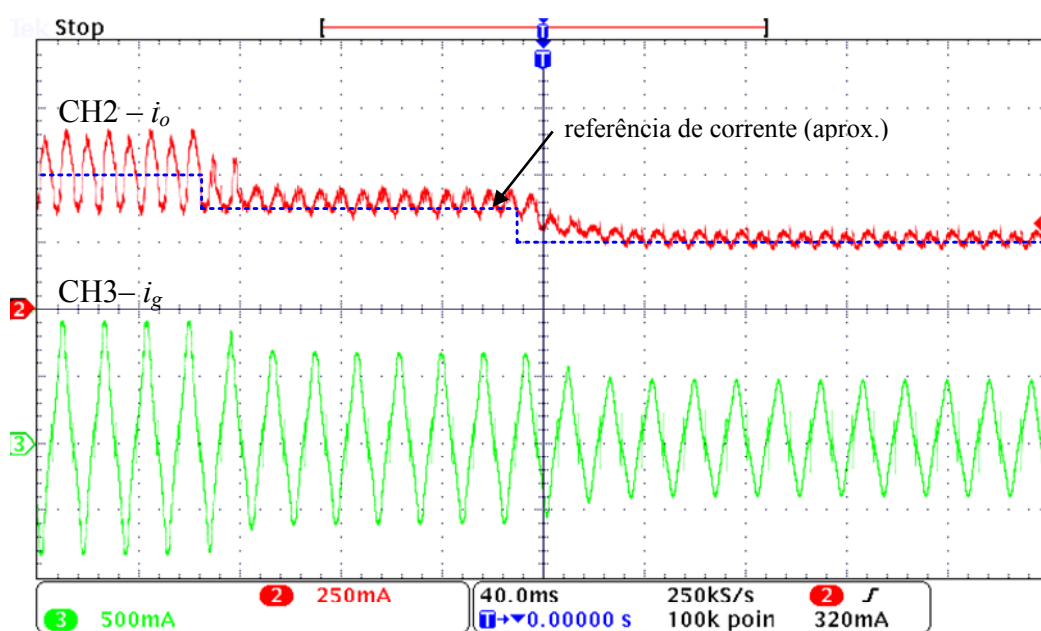


Figura 5.29 – Seguimento de referência de corrente pelo *driver* para dois degraus consecutivos comandados remotamente (de 100% para 75% da nominal, e de 75% para 50%): corrente de saída (CH2, 250 mA/div) e corrente de entrada do conversor (CH3, 500 mA/div).
Escala de tempo: 40 ms/div.

A Figura 5.29 também mostra a corrente na entrada do conversor (canal 3), que se reduz em amplitude, no entanto permanece com uma distorção harmônica dentro de níveis aceitáveis – portanto, indica que o *driver* opera com um alto fator de potência mesmo em regime dimerizado. Manter alto fator de potência e baixa distorção de corrente para um regime de potência abaixo da nominal é desejável, do ponto de vista da qualidade de energia,

no entanto não é requerido que o FP nominal seja mantido em regime dimerizado, nem pela norma NBR 16026 nem por nenhuma outra norma citada nesta tese.

5.5. CONCLUSÕES PARCIAIS

Neste capítulo, foi feita a modelagem em pequenos sinais do conversor integrado focando especificamente nas nuances de modelagem e controle para o acionamento de LEDs a partir da rede elétrica. O modelo obtido, cuja validade é razoável para prever a dinâmica de baixa frequência, foi validado via simulação e as funções de transferência obtidas foram utilizadas para sintonia de um controlador do tipo integrativo.

Foi então feita uma implementação digital do controle, utilizando uma plataforma microcontrolada de alto desempenho, no entanto de baixo custo. O microcontrolador empregado permitiu que todo o algoritmo de sincronismo e controle fosse integrado numa única plataforma digital. O módulo PWM permitiu gerar os pulsos de controle complementares e com tempo morto, necessários ao comando adequado e seguro de uma célula de comutação em meia ponte como a empregada neste conversor.

Foram detalhados os circuitos auxiliares utilizados na implementação prática do protótipo, incluindo o filtro EMI, o circuito que gera os pulsos utilizados para sincronismo, os *drivers* de MOSFET isolados, o sensor de corrente e a placa de interface.

Por fim, mostrou-se o seguimento de referência de corrente pelo controle implementado, utilizando um comando de controle da intensidade luminosa enviado remotamente via comunicação serial a partir de um computador.

6. CONCLUSÃO E PROPOSTAS DE TRABALHOS FUTUROS

Este trabalho se propôs a discutir diversos aspectos relevantes na atualidade relacionados ao acionamento adequado de LEDs de potência aplicados em sistemas de iluminação, principalmente em níveis de potência compatíveis com a iluminação pública.

No Capítulo 1 foi feito um estudo sobre as características principais dos LEDs utilizados em iluminação e o estado da arte da tecnologia na atualidade. Também foram levantadas as problemáticas da durabilidade, confiabilidade e eficiência dos conversores empregados no acionamento dos LEDs de potência (os *drivers*), questões estas que vêm ganhando espaço na literatura científica na busca de uma maturação da tecnologia dentro do escopo da eletrônica de potência empregada nos *drivers*, uma vez que existem as necessidades de compatibilizar a vida útil dos sistemas eletrônicos com a vida útil dos LEDs em si e de aumentar a eficiência de conversão para permitir uma maior viabilidade técnica e econômica da tecnologia.

No Capítulo 2, foi feito um estudo teórico e experimental das características térmicas, fotométricas e elétricas dos LEDs de potência e como estas características interagem entre si em um sistema SSL. Foi verificado que existem pontos que podem ser considerados ótimos para operação e projeto dos sistemas de dissipação, tendo-se em vista a maximização do fluxo luminoso e da eficácia luminosa dos módulos de LED. A caracterização dinâmica dos módulos de LED também permitiu verificar quais são as influências negativas no desempenho fotométrico do sistema que resulta da operação com uma ondulação de corrente de baixa frequência, ondulação esta que é inerente aos sistemas de conversão eletrônica conectados à rede elétrica (i.e., os *drivers* de LEDs). Concluiu-se que uma ondulação relativa de corrente de até 50% não causa modulação de iluminância (*flicker*) de 120 Hz que poderia ser detectado ou causar efeitos nocivos em observadores humanos, ao mesmo tempo em que também não reduz significativamente o fluxo e a eficácia luminosa dos LEDs. Este dado inédito pode contribuir para um projeto mais otimizado do circuito eletrônico de alimentação, com reduzidas capacitâncias e outros elementos de filtragem, implicando em aumento da densidade de potência dos conversores e de sua vida útil.

O Capítulo 3 apresentou um estudo sobre as estruturas básicas que podem ser utilizadas para compor um *driver* para LEDs conectado a rede, supondo dois estágios de conversão cascadeados – um estágio de correção do fator de potência (PFC) e um estágio de

controle de potência (PC). Foi dado foco à síntese de conversores cujo estágio PC é composto por um conversor ressonante simples, do tipo de carga ressonante (um inversor de alta frequência associado a um filtro ressonante e um retificador de alta frequência), uma vez que se visava propor estruturas que permitem o aumento da eficiência do *driver* por meio do uso de comutação suave. Foram também estudadas algumas alternativas topológicas para compor o estágio PFC, com foco na técnica que utiliza modo de condução descontínua (DCM) para permitir uma regulação mais simples do fator de potência do *driver*. Em seguida foram estudadas quais estruturas de inversores de alta frequência, filtros ressonantes e retificadores de alta frequência poderiam compor o estágio PC de conversão ressonante. Foi feito, então, um estudo experimental de um conversor série ressonante acionando um arranjo de LEDs, de modo a verificar seu desempenho na prática quanto à propagação da ondulação de baixa frequência e eficiência de conversão. Concluiu-se que o conversor série ressonante contribuía para atenuar a ondulação percentual de tensão que é transmitida do barramento para os LEDs, o que implica em reduzida ondulação de corrente na carga. Este conversor ressonante, operando como abaixador, permite que o barramento opere em uma tensão mais elevada, o que implica em reduzidas capacitâncias de filtragem na saída do estágio PFC como já demonstrado em trabalhos anteriores.

Já de posse das análises dos capítulos prévios, no Capítulo 4 foi proposto uma aplicação de tal estudo sistemático, visando a síntese de um conversor ressonante com alto fator de potência que pudesse cumprir às demandas específicas da alimentação de LEDs de potência. Foram utilizadas duas das estruturas mais simples estudadas – um retificador boost sem ponte de diodos e um conversor série ressonante não isolado – ambos compartilhando uma célula de comutação em meia ponte para formar uma solução integrada. Neste protótipo de *driver*, foi possível utilizar somente capacitores de filme metalizado, cuja vida útil esperada é compatível com a vida útil dos LEDs. Também, devido ao uso de conversão ressonante com comutação suave do tipo ZVS e retificação sem ponte (com reduzidas perdas de condução), o conversor obteve uma eficiência global bastante elevada ($> 92\%$) em plena carga (100 W), ainda que cumprindo os requisitos normatizados de fator de potência e conteúdo harmônico da corrente de entrada.

Por fim, no Capítulo 5, foi feito o desenvolvimento da modelagem em pequenos sinais e controle do conversor, visando a implementação do sistema completo operando em malha fechada em uma plataforma digital. Foram descritos detalhadamente os passos de implementação prática do protótipo, utilizando um microcontrolador. Implementou-se uma

forma rudimentar de dimerização utilizando modulação por amplitude (i.e., variando-se a referência de corrente média do controlador) em dois patamares adicionais de carga: 75% e 50% da corrente nominal de 500 mA. Os comandos de dimerização puderam ser feitos remotamente, via comunicação serial, a partir de um computador de controle da luminária.

Para trabalhos futuros, propõe-se estudar alternativas de topologias de *drivers* que sejam mais adequadas para a alimentação de cargas com LEDs de potência cujas características são diversas às utilizadas no protótipo proposto – por exemplo, os módulos de alta corrente e baixa tensão do tipo COB. Estes LEDs podem ser bastante adequados para outras aplicações, como refletores, projetores ou lâmpadas integrais para substituição de incandescentes e fluorescentes compactas, portanto o estudo de *drivers* mais eficientes e de longa duração para esses casos desperta interesse. Além disto, continuidade ao estudo de conversores ressonantes acionando LEDs pode ser, também, no campo de novos materiais semicondutores, empregando, por exemplo, os transistores de alta mobilidade de elétrons (*high-electron-mobility transistors*, HEMT), como aqueles baseados em semicondutores GaN. Neste caso, os conversores ressonantes poderiam ser miniaturizados devido à capacidade de operação em elevadas frequências desses transistores. O estudo de técnicas mais avançadas de dimerização que podem ser aplicadas em conversores ressonantes para LEDs (e.g., *burst-mode*, PWM, *bilevel*, etc.) também é atraente, uma vez que esses temas ainda foram pouco explorados na literatura.

PRODUÇÃO CIENTÍFICA RESULTANTE DESTA DOUTORADO

Artigos publicados em periódicos internacionais:

ALMEIDA, P. S.; BRAGA, H. A. C. Single-switch non-resonant electronic ballast to integrate a low-cost fluorescent lighting system. **IET Power Electronics (Print)**, v. 5, p. 1510, 2012.

ALMEIDA, P. S.; DALLA COSTA, M. A.; ALONSO, J. M.; BRAGA, H. A. C. Application of series resonant converters to reduce ripple transmission to LED arrays in off-line drivers. **IET Electronics Letters**, 49, n. 6, 2013.

ALMEIDA, P. S. ; DALLA COSTA, M. A. ; ALONSO, J. M. ; BRAGA, H. A. C. . Off-line Soft-Switched LED Driver based on an Integrated Bridgeless Boost Asymmetrical Half-Bridge Converter. **IEEE Transactions on Industry Applications**, 51, n. 1, 2015.

ALMEIDA, P. S. ; BENDER, V. C. ; BRAGA, H. A. C. ; DALLA COSTA, M. A.; MARCHESAN, T. B. ; ALONSO, J. M. . Static and Dynamic Photoelectrothermal Modeling of LED Lamps including Low-Frequency Current Ripple Effects. **IEEE Transactions on Power Electronics**, 30, n.7, 2015.

Artigos aceitos para publicação em periódicos internacionais:

ALMEIDA, P. S. ; CAMPONOGARA, D. ; DALLA COSTA, M. A.; BRAGA, H. A. C.; ALONSO, J. M. . Matching LED and driver lifespans: A review of different techniques. **IEEE Industrial Electronics Magazine**, 2015. *Aceito em 11/06/2014.*

Artigos publicados em periódico nacional:

ALMEIDA, P. S.; SOARES, G. M.; BRAGA, H. A. C. A Novel Single-switch High Power Factor LED Driver Topology with High-frequency PWM Dimming Capability. **Eletrônica de Potência**, v. 18, p. 855-863, 2013.

ALMEIDA, P. S.; SOARES, G. M.; BRAGA, H. A. C. Storage Capacitance Minimization in LED Drivers based on Photometrical Constraints and Converter Integration. **Eletrônica de Potência**, v. 18, p. 962-971, 2013.

RODRIGUES, C. R. B. S. ; ALMEIDA, P. S. ; SOARES, G. M. ; BRAGA, M. F. ; BRAGA, H. A. C. . A Novel Linear Circuit For Current Equalization In LED Strings. **Eletrônica de Potência**, v. 18, p. 1109-1117, 2013.

Artigos publicados em congressos internacionais:

RODRIGUES, M. C. B. P.; MOURA, A. L. M.; BORGES, L. M.; ALMEIDA, P. M.; ALMEIDA, P. S.; VALLE, R. L.; FERREIRA, R. A.; FERREIRA, A. A.; BARBOSA, P. G.; BRAGA, H. A. C. **Proposal of a Hybrid dc/ac Microgrid Based on Renewable Energy Sources for a Sustainable Smart Building**. Power Electronics South America, 2012.

ALMEIDA, P. S.; SOARES, G. M.; BRAGA, H. A. C.; PINTO, D. P. **High Power Factor LED Driver Based on the Cuk Converter**. Power Electronics South America, 2012.

ALMEIDA, P. S.; RODRIGUES, C. R. B. S.; MOURA, A. L. M.; BRAGA, H. A. C. **High-Power-Factor LED Driver Based on Integrated Boost-Buck Converter**. Power Electronics South America, 2012.

ALMEIDA, P. S.; SOARES, G. M.; BRAGA, H. A. C.; PINTO, D. P. **Integrated Sepic-Buck-Boost Converter as an Off-line LED Driver without Electrolytic Capacitors**. 38th Annual Conference of the IEEE Industrial Electronics Society (IECON), 2012.

SOARES, G. M.; ALMEIDA, P. S.; BRAGA, H. A. C.; PINTO, D. P. **A Single-Stage High Efficiency Long-Life Off-line LED Driver Based on the DCM Cuk Converter**. 38th Annual Conference of the IEEE Industrial Electronics Society (IECON), 2012.

ALMEIDA, P. S.; JORGE, J. M.; BOTELHO, D.; BRAGA, H. A. C.; PINTO, D. P. **Proposal of a Low-Cost LED Driver for a Multistring Street Lighting Luminaire**. 38th Annual Conference of the IEEE Industrial Electronics Society (IECON), 2012.

SOARES, G. M.; ALMEIDA, P. S.; BRAGA, H. A. C.; PINTO, D. P. **A Comparative Study Between Two Single-stage LED Drivers: a Sole Converter Versus an Integrated Topology**. International Conference on Industry Applications (INDUSCON), 2012.

ALMEIDA, P. S.; BRAGA, H. A. C. **Off-line Flyback LED Driver with PWM Dimming and Power Factor Correction Employing a Single Switch**. International Conference on Industry Applications (INDUSCON), 2012.

BRAGA, H. A. C.; ALMEIDA, P. S.; DIAS, M. P. **On the use of a Low Frequency Boost Rectifier as a High Power Factor LED Driver**. International Conference on Industry Applications (INDUSCON), 2012.

ALMEIDA, P. S.; MELLO, A. L. C.; DALLA COSTA, M. A., ALONSO, J. M., BRAGA, H. A. C. **Off-line Soft-Switched LED Driver based on an Integrated Bridgeless Boost – Half-Bridge Converter**. 48th IAS Annual Meeting. Orlando, FL, 2013.

BENDER, V. C.; BARTH, N. D.; FLORES, G. C.; DALLA COSTA, M. A.; MARCHESAN, T. B.; ALMEIDA, P. S.; BRAGA, H. A. C. **Electrothermal Methodology Applied to Flicker Analysis in Off-line LED Systems**. IEEE International Conference on Industrial Electronics (IECON), Viena, 2013.

ALMEIDA, C. C.; ALMEIDA, P. S.; MONTEIRO, N. R. C.; PINTO, M. F.; BRAGA, H. A. C. **LED-based electronic system to support plant physiology experiments**. IEEE 23rd International Symposium on Industrial Electronics (ISIE), 2014, Istanbul, 2014.

CAMPOS, M. F. C.; SOARES, G. M.; ALMEIDA, P. S.; BRAGA, M. F.; ALBUQUERQUE, V. M.; BRAGA, H. A. C. **Sistema de Iluminação LED Baseado em um Barramento CC e Conversores com Dimerização Bi-nível**. International Conference on Industry Applications (INDUSCON), 2014.

ALMEIDA, C. C.; ALMEIDA, P. S.; PINTO, M. F.; VALLE, R. L.; MARTINS, C. H. N.; BRAGA, H. A. C. **A Fast Dynamics and PWM-Dimmable LED Driver for Accurate Control of Illumination in Plants Physiology Experiments**. International Conference on Industry Applications (INDUSCON), 2014.

Artigos publicados em congressos nacionais:

ALMEIDA, P. S.; CAMPOS, M. F. C.; BOTELHO, D. F.; SOARES, G. M.; JORGE, J. M.; BRAGA, H. A. C.; PINTO, D. P. **Proposta de um Conversor de Baixo Custo para uma Luminária LED Modular Aplicada em Iluminação Pública**. Congresso Brasileiro de Automática (CBA), 2012.

RODRIGUES, M. C. B. P.; MOURA, A. L. M.; BORGES, L. M.; ALMEIDA, P. M.; ALMEIDA, P. S.; VALLE, R. L.; FERREIRA, R. A.; FERREIRA, A. A.; BARBOSA, P. G.; BRAGA, H. A. C. **Microrrede Híbrida CC/CA Baseada em Fontes de Energia Renovável Aplicada a um Edifício Sustentável**. Congresso Brasileiro de Automática (CBA), 2012.

ALMEIDA, P. S.; MELLO, A. L. C.; ALBUQUERQUE, V. M.; SOARES, G. M.; PINTO, D. P.; Braga, H. A. C. **Improved state-space averaged representation of LED drivers considering the dynamic model of the load**. Brazilian Power Electronics Conference (COBEP), Gramado, 2013.

ALMEIDA, P. S.; DALLA COSTA, M. A.; ALONSO, J. M.; Braga, H. A. C. **Small-signal modeling and control of an integrated bridgeless boost Half-bridge converter for LED driving**. Brazilian Power Electronics Conference (COBEP), Gramado, 2013.

Depósito de patente nacional:

ALMEIDA, P. S.; BRAGA, H. A. C. **Controlador de luminosidade de LEDs com fator de potência unitário e preservação de características cromáticas**. Patente: Privilégio de Inovação. Número do registro: BR1020130106097, Depósito: 30/04/2013, Instituição de registro: INPI - Instituto Nacional da Propriedade Industrial.

REFERÊNCIAS

- ABNT. **Requisitos de desempenho de dispositivo de controle eletrônico CC ou CA para módulos de LED**. Associação Brasileira de Normas Técnicas. [S.l.]. 2012a.
- ABNT. **Requisitos particulares para dispositivos de controle eletrônico alimentados em CC ou CA para os módulos de LED**. Associação Brasileira de Normas Técnicas. [S.l.]. 2012b.
- ALMEIDA, P. S. **Conversor Integrado Sepic-Buck-Boost Aplicado ao Acionamento de LEDs de Potência em Iluminação Pública**. Dissertação (Mestrado em Engenharia Elétrica). Universidade Federal de Juiz de Fora (UFJF). Juiz de Fora, MG. 2012b.
- ALMEIDA, P. S. et al. **An Experimental Study On The Photometrical Impacts Of Several Current Waveforms On Power White LEDs**. Proc. of 11th COBEP. Natal, RN: [s.n.]. 2011.
- ALMEIDA, P. S. et al. **Integrated SEPIC buck-boost converter as an off-line LED driver without electrolytic capacitors**. 38th Annual Conference of the IEEE Industrial Electronics Society (IECON). Montreal, Canadá: [s.n.]. 2012a. p. 4551-4556.
- ALMEIDA, P. S. et al. Storage Capacitance Minimization in LED Drivers based on Photometrical Constraints and Converter Integration. **Eletrônica de Potência**, 18, Março/Maio 2013a. 962-971.
- ALMEIDA, P. S. et al. Application of series resonant converters to reduce ripple transmission to LED arrays in off-line drivers. **IET Electronics Letters**, 49, n. 6, 2013b.
- ALMEIDA, P. S. et al. **Off-line Soft-Switched LED Driver based on an Integrated Bridgeless Boost – Half-Bridge Converter**. 48th IAS Annual Meeting. Orlando, FL: [s.n.]. 2013c. (no prelo).
- ALMEIDA, P. S. et al. Static and Dynamic Photoelectrothermal Modeling of LED Lamps including Low-Frequency Current Ripple Effects. **IEEE Transactions on Power Electronics**, PP, n. 99, 2014a.
- ALONSO, J. M. et al. **Analysis and Design of the Integrated Double Buck-Boost Converter Operating in Full DCM for LED Lighting Applications**. IEEE International Conference on Industrial Electronics (IECON). Melbourne: [s.n.]. 2011. p. 2804-2809.
- ALONSO, J. M. et al. Analysis and Design of the Integrated Double Buck–Boost Converter as a High-Power-Factor Driver for Power-LED Lamps. **IEEE Transactions on Industrial Electronics**, 59, Abril 2012a.
- ALONSO, J. M. et al. **Reducing storage capacitance in off-line LED power supplies by using integrated converters**. IEEE Industry Applications Society Annual Meeting (IAS). [S.l.]: [s.n.]. 2012b. p. 1-8.

- ALONSO, J. M. et al. A Straightforward Methodology to Modeling High Power Factor AC–DC Converters. **IEEE Transactions on Power Electronics**, 28, n. 10, Outubro 2013. 4723-4731.
- ARIAS, M. et al. Design of a Soft-Switching Asymmetrical Half-Bridge Converter as Second Stage of an LED Driver for Street Lighting Application. **IEEE Transactions on Power Electronics**, 27, Março 2012.
- ARIAS, M. et al. High-Efficiency Asymmetrical Half-Bridge Converter Without Electrolytic Capacitor for Low-Output-Voltage AC–DC LED Drivers. **IEEE Transactions on Power Electronics**, 28, n. 5, 2013a. 2539-2550.
- ARIAS, M. et al. High-Efficiency LED Driver Without Electrolytic Capacitor for Street Lighting. **IEEE Transactions on Industry Applications**, 49, n. 1, Fevereiro 2013b. 127-137.
- ARORA, A. et al. **Failures of electrical/electronic components: Selected case studies**. IEEE Symposium on Product Compliance Engineering. [S.l.]: [s.n.]. 2007. p. 1-6.
- BARBI, I.; SOUZA, F. P. D. **Conversores CC-CC isolados de alta frequência com comutação suave**. 1. ed. Florianópolis: [s.n.], v. 1, 1999.
- BENDER, V. C. **Metodologia de Projeto Eletrotérmico de LEDs Aplicada ao Desenvolvimento de Sistemas de Iluminação Pública**. Dissertação (Mestrado em Engenharia Elétrica). Universidade Federal de Santa Maria (UFSM). Santa Maria, RS. 2012.
- BENDER, V. C. et al. Design Methodology for Light-Emitting Diode Systems by Considering an Electrothermal Model. **IEEE Transactions on Electron Devices**, 60, n. 11, Novembro 2013a. 3799-3806.
- BENDER, V. C. et al. **Electrothermal Methodology Applied to Flicker Analysis in Off-line LED Systems**. IEEE International Conference on Industrial Electronics (IECON). [S.l.]: [s.n.]. 2013b.
- BISOGNO, F. E. et al. **A Line Power-Supply for LED Lighting using Piezoelectric Transformers in Class-E Topology**. IEEE International Power Electronics and Motion Control Conference (IPEMC). [S.l.]: [s.n.]. 2006. p. 1-5.
- BO, Z. et al. **Design of Boost-Flyback Single-Stage PFC Converter for LED Power Supply without Electrolytic Capacitor for Energy-Storage**. Power Electronics and Motion Control Conference (PEMC). [S.l.]: [s.n.]. 2009. p. 1668 - 1671.
- BRITTO, J. R. et al. **LED Lamp Driver using a Converter with Wide Range Conversion Microcontroller-Based**. 34th Annual Conference of the IEEE Industrial Electronics Society (IECON). [S.l.]: [s.n.]. 2008. p. 1988-1993.
- BUIATTI, G. M. et al. Condition Monitoring of Metallized Polypropylene Film Capacitors in Railway Power Trains. **IEEE Transactions on Instrumentation and Measurement**, 58, Outubro 2009.
- BULLOUGH, J. D. et al. Detection and acceptability of stroboscopic effects from flicker. **Lighting Research and Technology**, Outubro 2011b. 477-483.

- BULLOUGH, J. et al. Effects of flicker characteristics from solid-state lighting on detection, acceptability and comfort. **Lighting Research and Technology**, 43, n. 3, Setembro 2011a. 337-348.
- BUSO, S. et al. Performance Degradation of High-Brightness Light Emitting Diodes Under DC and Pulsed Bias. **IEEE Transactions on Device and Materials Reliability**, 8, Junho 2008.
- BUSO, S.; MATTAVELLI, P. **Digital Control in Power Electronics**. 1. ed. Lincoln, Nebraska: Morgan & Claypool Publishers, v. 1, 2006.
- CAMPONOGARA, D. et al. Off-line LED driver for street lighting with an optimized cascade structure. **IEEE Transactions on Industry Applications**, PP, n. 99, 2013.
- CHEN, W.; HUI, S. Y. R. Elimination of an Electrolytic Capacitor in AC/DC Light-Emitting Diode (LED) Driver With High Input Power Factor and Constant Output Current. **IEEE Transactions on Power Electronics**, 27, Março 2012.
- CHOI, W.-Y.; YOO, J.-S. A Bridgeless Single-Stage Half-Bridge AC/DC Converter. **IEEE Transactions on Power Electronics**, 26, n. 12, Dezembro 2011. 3884-3895.
- DALLA COSTA, M. A. et al. A Single-Stage High-Power-Factor Electronic Ballast Based on Integrated Buck Flyback Converter to Supply Metal Halide Lamps. **IEEE Transactions on Industrial Electronics**, 55, Março 2008.
- DOE. **Solid-State Lighting Research and Development: Multi-Year Program Plan**. U. S. Department of Energy. [S.l.], p. 1-137. 2012a.
- DOE. **Solid-State Lighting Research and Development: Manufacturing Roadmap**. U. S. Department of Energy. [S.l.], p. 1-93. 2012b.
- DOE. **Solid-State Lighting Fact Sheet: Lifetime and reliability**. U. S. Department of Energy. [S.l.]. 2013.
- DUPUIS, R. D.; KRAMES, M. R. History, Development, and Applications of High-Brightness Visible Light-Emitting Diodes. **Journal of Lightwave Technology**, 26, n. 9, Maio 2008.
- DYBLE, M. et al. **Impact of Dimming White LEDs: Chromaticity Shifts due to Different Dimming Methods**. 5th International Conference on Solid State Lighting. [S.l.]: [s.n.]. 2005. p. 1-10.
- ENERGY STAR. **Program Requirements for Solid State Lighting Luminaires - Eligibility Criteria**. [S.l.], p. 1-23. 2008. (v. 1.1).
- ENGLEITNER, R. **Análise Estática Normalizada e Modelagem de Pequenos Sinais do Conversor Classe-E utilizando Transformadores Piezoelétricos**. Dissertação (Mestrado em Engenharia Elétrica). Universidade Federal de Santa Maria (UFSM). Santa Maria, RS. 2011.

ERICKSON, R.; MAKSIMOVIC, D. **Fundamentals of Power Electronics**. 2. ed. [S.l.]: Springer, 2004.

FORTUNATO, M. **Ensure Long Lifetimes from Electrolytic Capacitors: A Case Study in LED Light Bulbs (Application Note 5591)**. Maxim Integrated. [S.l.], p. 1-4. 2013.

GACIO, D. et al. **Effects of the junction temperature on the dynamic resistance of white LEDs**. IEEE Applied Power Electronics Conference and Exposition (APEC). Orlando, FL: [s.n.]. 2012. p. 1708-1715.

GARCIA, J. et al. **Electronic Driver without Electrolytic Capacitor for Dimming High Brightness LEDs**. IEEE International Conference on Industrial Electronics (IECON). [S.l.]: [s.n.]. 2009. p. 3518 - 3523.

GARCIA, J. et al. A Novel Flyback-Based Input PFC Stage for Electronic Ballasts in Lighting Applications. **IEEE Transactions on Industry Applications**, 49, n. 2, Março/Abril 2013. 769-777.

GU, L. et al. Means of Eliminating Electrolytic Capacitor in AC/DC Power Supplies for LED Lightings. **IEEE Transactions on Power Electronics**, 24, Maio 2009.

GUSSEMÉ, K. D. et al. Input-Current Distortion of CCM Boost PFC Converters Operated in DCM, 54, n. 2, Abril 2007. 858-865.

HELD, G. **Introduction to Light Emitting Diode Technology and Applications**. [S.l.]: CRC Press, 2008.

HILL, B. et al. Comparative analysis of the quantization of color spaces on the basis of the CIELAB color-difference formula. **ACM Trans. Graph.**, 16, 1997. 109-154.

HUBER, L. et al. Performance Evaluation of Bridgeless PFC Boost Rectifiers. **IEEE Transactions on Power Electronics**, 23, n. 3, Maio 2008.

HUI, S. Y. et al. A Novel Passive Offline LED Driver With Long Lifetime. **IEEE Transactions on Power Electronics**, 25, 2010.

HUI, S. Y.; QIN, Y. X. A General Photo-Electro-Thermal Theory for Light Emitting Diode (LED) Systems. **IEEE Transactions on Power Electronics**, 24, Agosto 2009.

IEC. **IEC 61000-3-2 - Limits for Harmonic Current Emissions (equipment input current ≤ 16 A per phase)**. International Electrotechnical Commission. [S.l.]. 2006.

IEEE. **PAR1789 - Recommending practices for modulating current in High Brightness LEDs for mitigating health risks to viewers**. IEEE. [S.l.]. 2010.

ISHIZAKI, S. et al. Lifetime estimation for high power white LEDs. **Journal of Light & Visual Environment**, 31, 2007.

JALBRZYKOWSKI, S.; CITKO, T. Current-Fed Resonant Full-Bridge Boost DC/AC/DC Converter. **IEEE Transactions on Industrial Electronics**, 55, n. 3, Março 2008. 1198-1205.

- JANG, Y.; JOVANOVIĆ, M. M. Bridgeless High-Power-Factor Buck Converter. **IEEE Transactions on Power Electronics**, 26, n. 2, Fevereiro 2011. 602-611.
- JEONG, G.-Y. High efficiency asymmetrical half-bridge converter using a self-driven synchronous rectifier. **IET Power Electronics**, 1, n. 1, 2008. 62-71.
- KIM, M. H. et al. Origin of efficiency droop in GaN-based light-emitting diodes. **Applied Physics Letters**, 91, 2007.
- KONG, P.; WANG, S.; LEE, F. C. Common Mode EMI Noise Suppression for Bridgeless PFC Converters. **IEEE Transactions on Power Electronics**, 23, Janeiro 2008. 291-297.
- LAI, C. M.; SHYU, K. K. A single-stage AC/DC converter based on zero voltage switching LLC resonant topology. **IET Electric Power Applications**, 1, n. 5, 2007. 743-752.
- LAUBSCH, A. et al. High-Power and High-Efficiency InGaN-Based Light Emitters. **IEEE Transactions on Electron Devices**, 57, n. 1, Janeiro 2010.
- LEE, S. et al. A Three-Phase Current-Fed Push–Pull DC–DC Converter With Active Clamp for Fuel Cell Applications. **IEEE Transactions on Power Electronics**, 26, n. 8, Agosto 2011. 2266-2277.
- LEE, T.-X. et al. **Light Extraction Analysis of GaN-based LEDs**. Conference on Lasers and Electro-Optics. Long Beach, CA: [s.n.]. 2006. p. 1-2.
- LEHMAN, B. et al. **Proposing measures of flicker in the low frequencies for lighting applications**. IEEE Energy Conversion Congress and Exposition (ECCE). [S.l.]: [s.n.]. 2011. p. 2865-2872.
- LIU, C. P. et al. Synthesis of Input-Rectifierless AC/DC Converters. **IEEE Transactions on Power Electronics**, 19, n. 1, Janeiro 2004. 176-182.
- LIU, J. C. P. et al. A PFC Voltage Regulator With Low Input Current Distortion Derived From a Rectifierless Topology. **IEEE Transactions on Power Electronics**, 21, n. 4, Júlio 2006. 906-911.
- LO, Y.-K. et al. Phase-Shifted Full-Bridge Series-Resonant DC-DC Converters for Wide Load Variations. **IEEE Transactions on Industrial Electronics**, 58, n. 6, Junho 2011. 2572-2575.
- LUCIA, O. et al. Series Resonant Multiinverter with Discontinuous-Mode Control for Improved Light-Load Operation. **IEEE Transactions on Industrial Electronics**, 58, n. 11, 2011. 5163-5171.
- LUMILEDS. **LUXEON Rebel General Purpose White LEDs**. Folha de dados (datasheet). Philips. [S.l.]. 2012.
- MAHDAVI, M.; FARZANEHFARD, H. Bridgeless SEPIC PFC Rectifier With Reduced Components and Conduction Losses. **IEEE Transactions on Industrial Electronics**, 58, n. 9, Setembro 2011. 4153-4160.

- MARTINEZ, R.; ENJETI, P. N. A High-Performance Single-phase Rectifier with Input Power Factor Correction. **IEEE Transactions on Power Electronics**, 11, Março 1996. 311-317.
- MENEGHINI, M. et al. A Review on the Physical Mechanisms That Limit the Reliability of GaN-Based LEDs. **IEEE Transactions on Electron Devices**, 57, Janeiro 2010.
- MOK, K. T. et al. **A single-stage bridgeless power-factor-correction rectifier based on flyback topology**. IEEE 33rd International Telecommunications Energy Conference (INTELEC). [S.l.]: [s.n.]. 2011. p. 1-6.
- NEMA. **ANSI C82.77-2002 - Harmonic Emission Limits — Related Power Quality Requirements for Lighting Equipment**. National Electrical Manufacturers Association. [S.l.], p. 1-24. 2002.
- PARLER, S. G. Deriving Life Multipliers for Electrolytic Capacitors. **IEEE Power Electronics Society Newsletter**, v. 16, n. 1, 2004a.
- PARLER, S. G. Reliability of CDE Aluminum Electrolytic Capacitors. **Cornell Dubilier**, 2004b. Disponível em: <<http://www.cde.com/resources/technical-papers/reliability.pdf>>. Acesso em: Junho 2014.
- PONIKVAR, D. A circuit for mains synchronization has two separate outputs for each half-period. **Design Ideas**, p. 52-54, Março 2013.
- RODRIGUES, C. R. B. S. et al. **An Experimental Comparison Between Different Technologies Arising for Public Lighting: LED Luminaires Replacing High Pressure Sodium Lamps**. Proc. of 20th IEEE/IES ISIE. Gdansk: [s.n.]. 2011.
- RODRIGUEZ, C.; AMARATUNGA, G. A. J. Long-Lifetime Power Inverter for Photovoltaic AC Modules. **IEEE Transactions on Industrial Electronics**, 55, Julho 2008.
- SÁ JR., E. M. **Estudo de Estruturas de Reatores Eletrônicos para LEDs de Iluminação**. Tese (Doutorado em Engenharia Elétrica). Universidade Federal de Santa Catarina (UFSC). Florianópolis, SC. 2010.
- SABZALI, A. J. et al. New Bridgeless DCM Sepic and Cuk PFC Rectifiers With Low Conduction and Switching Losses. **IEEE Transactions on Industry Applications**, 47, n. 2, Março/Abril 2011. 873-881.
- SAHID, M. R. et al. **A New AC-DC Converter using Bridgeless SEPIC**. 36th Annual Conference of the IEEE Industrial Electronics Society (IECON). [S.l.]: [s.n.]. 2010. p. 286-290.
- SAHID, M. R. et al. **A bridgeless Cuk PFC converter**. IEEE Applied Power Electronics Colloquium (IAPEC). [S.l.]: [s.n.]. 2011. p. 81-85.
- SANDERS, S. R. et al. Generalized averaging method for power conversion circuits. **IEEE Transactions on Power Electronics**, 6, n. 2, Abril 1991. 251-259.
- SARJEANT, W. et al. **Capacitors**, 26, n. 5, Maio 1998. 1368-1392.

SCHUBERT, E. F. **Light-Emitting Diodes**. Cambridge: Cambridge University Press, 2003.

SICHIROLLO, F.; BUSO, S.; SPIAZZI, G. **A high efficiency and high power factor offline converter for solid state street lighting applications**. IEEE Energy Conversion Congress and Exposition (ECCE). [S.l.]: [s.n.]. 2012. p. 1188-1195.

SIERRA, J. A.; KAISER, W. Comparison of Fluorescent Lamp Stabilization Methods in the Current-Fed Push–Pull Inverter. **IEEE Transactions on Industry Applications**, 36, n. 1, Janeiro/Fevereiro 2000. 105-110.

SIMONETTI, D. S. L. et al. The Discontinuous Conduction Mode Sepic and Cuk Power Factor Preregulators: Analysis and Design. **IEEE Transactions on Industrial Electronics**, 44, Outubro 1997.

SOARES, G. M. et al. **A comparative study between two single-stage LED drivers: A sole converter versus an integrated topology**. IEEE/IAS International Conference on Industry Applications (INDUSCON). [S.l.]: [s.n.]. 2012.

SOARES, G. M. et al. **A single-stage high efficiency long-life off-line LED driver based on the DCM Cuk converter**. 38th Annual Conference of the IEEE Industrial Electronics Society (IECON). Montreal, Canadá: [s.n.]. 2012. p. 4509-4514.

STEVENS, J. et al. The Service Life of Large Aluminum Electrolytic Capacitors: Effects of Construction and Application. **IEEE Transactions on Industry Applications**, 38, n. 5, Maio 2002. 1441-1446.

STEVENSON, R. The LED's dark secret. **IEEE Spectrum**, Agosto 2009.

STOKES, M. et al. Precision requirements for digital color reproduction. **ACM Trans. Graph.**, 11, 1992. 406-422.

TSE, C. K. Zero-Order Switching Networks and Their Applications to Power Factor Correction in Switching Converters. **IEEE Transactions on Circuits and Systems - I: Fundamental Theory and Applications**, 44, n. 8, Agosto 1997.

TSE, C. K. Circuit theory of power factor correction in switching converters. **International Journal of Circuit Theory and Applications**, 31, 2003. 157–198.

TSE, C. K.; CHOW, M. H. L. Theoretical Study of Switching Power Converters with Power Factor Correction and Output Regulation. **IEEE Transactions on Circuits and Systems - I: Fundamental Theory and Applications**, 47, n. 7, Julho 2000.

VORPÉRIAN, V. Simplified Analysis of PWM Converters Using Model of PWM Switch Part I: Continuous Conduction Mode. **IEEE Transactions on Aerospace and Electronic Systems**, 26, n. 3, Maio 1990. 490-496.

WEI, H.; BATARSEH, I. **Comparison of Basic Converter Topologies for Power Factor Correction**. IEEE Southeastcon '98. Orlando, FL: [s.n.]. 1998. p. 348 - 353.

- WILKINS, A.; VEITCH, J.; LEHMAN, B. **LED lighting flicker and potential health concerns**: IEEE standard PAR1789 update. IEEE Energy Conversion Congress and Exposition (ECCE). [S.l.]: [s.n.]. 2010. p. 171-178.
- WYSZECKI, G.; STILES, W. S. **Color Science: Concepts and Methods, Quantitative Data and Formulas**. 2. ed. New York: John Wiley, 1982.
- YAM, F. K.; HASSAN, Z. Innovative Advances in LED Technology. **Microelectronics Journal**, n. 36, 2005. 129-137.
- YANG, Y. et al. **Comparison of Inductor-Half-Bridge and Class-E resonant topologies for piezoelectric transformer applications**. IEEE Energy Conversion Congress and Exposition (ECCE). [S.l.]: [s.n.]. 2009. p. 776-782.
- YE, S. et al. Phosphors in phosphor-converted white light-emitting diodes: Recent advances in materials, techniques and properties. **Materials Science & Engineering**, 6 Agosto 2010.
- YU, W. et al. High-Efficiency DC–DC Converter With Twin Bus for Dimmable LED Lighting. **IEEE Transactions on Power Electronics (Letters)**, 26, n. 8, Agosto 2011.
- YUAN, B. et al. A Current-Fed Multiresonant Converter with Low Circulating Energy and Zero-Current Switching for High Step-Up Power Conversion. **IEEE Transactions on Power Electronics**, 26, n. 6, Junho 2011. 1613-1619.
- ZHANG, J. et al. A Hybrid Driving Scheme for Full-Bridge Synchronous Rectifier in LLC Resonant Converter. **IEEE Transactions on Power Electronics**, 27, n. 11, Novembro 2012. 4549-4561.
- ZHOU, Y. et al. **A Remaining Useful Life Prediction Method based on Condition Monitoring for LED Driver**. IEEE Conference on Prognostics and System Health Mangement (PHM). [S.l.]: [s.n.]. 2012. p. 1-5.
- ZORPETTE, G. Let There Be Light. **IEEE Spectrum**, Setembro 2002.
- ŽUKAUSKAS, A. et al. **Introduction to Solid-State Lighting**. [S.l.]: John Willey & Sons, 2002.